

เฉลิมพล สงพราหมณ์ 2550: การออกแบบและสร้างการบีบอัดสัญญาณภาพวิดีโอบน
อุปกรณ์ FPGA ปริญญาวิศวกรรมศาสตรมหาบัณฑิต สาขาวิศวกรรมไฟฟ้า ภาควิชา
วิศวกรรมไฟฟ้า ปรธานกรรมการที่ปรึกษา: ผู้ช่วยศาสตราจารย์ชูเกียรติ การะเกตุ,
Ph.D. 98 หน้า

วิทยานิพนธ์นี้นำเสนอการออกแบบและสร้างอุปกรณ์ลดขนาดสัญญาณภาพบนชิพ
FPGA ทั้งนี้เนื่องมาจากการที่สัญญาณภาพ Video มีขนาดข้อมูลที่ทำให้การเก็บข้อมูลนั้น
ต้องการพื้นที่ในการจัดเก็บมากด้วย จึงทำให้ไม่มีความคล่องตัว ในการที่จะนำข้อมูลนั้นไป
Presentation หรือส่ง E-mail โดยเฉพาะอย่างยิ่ง ในกรณีที่เป็นการติดต่อสื่อสารด้วยสัญญาณภาพ
Video ด้วยแล้วจำเป็นต้องใช้ช่องสัญญาณที่กว้างมาก ๆ การออกแบบการลดขนาดสัญญาณภาพ
จึงช่วยให้การติดต่อสื่อสารมีความต้องการใช้ช่องสัญญาณที่ลดลง สำหรับการติดต่อสื่อสารข้อมูล
ความเร็วต่ำ เช่น โทรภาพ (Video Telephony) โดยการออกแบบได้ใช้วิธี Haar Wavelet
Transform ซึ่งเป็นทฤษฎีทางคณิตศาสตร์ที่มีเนื้อหาของการแปลงรูปภาพ และนำมาเข้ารหัส
Huffman ที่จะช่วยในการลดขนาด Entropy ของสัญญาณภาพ

การออกแบบดังกล่าวได้ใช้ภาษา VHDL โปรแกรมลงในชิพ FPGA เนื่องจาก ชิพ FPGA
เป็นชิพในลักษณะของ Programmable Device ที่สามารถโปรแกรมให้เป็นวงจรดิจิทัลใด ๆ ก็ได้
ซึ่งในปัจจุบันความจุเกิดภายในตัวชิพ FPGA นั้น ได้เพิ่มระดับจากไม่กี่พันเกต ไปจนถึงล้านเกต
ดังนั้นจึงรองรับวงจรทางดิจิทัลที่สลับซับซ้อนได้ รวมถึงมีความเร็วสูงในการทำงานเมื่อเทียบกับ
ไมโครโปรเซสเซอร์ทั่วไป โดยผลจากการทดลองบีบอัดไฟล์ข้อมูลภาพขนาด 91 Kbytes สามารถ
ลดขนาดข้อมูลลงได้ถึง 65% มีประสิทธิภาพในการบีบอัดไฟล์ข้อมูล (Compression Ratio)
เท่ากับ 2.94 ใช้เวลาเพียง 0.172 วินาที โดยจะเร็วกว่าเมื่อเปรียบเทียบกับโปรแกรมใน PC ซึ่งใช้
เวลา 0.6 วินาที และในปัจจุบันการออกแบบชิพ FPGA นั้นเป็นที่นิยมทำกันและมีแนวโน้มที่จะ
นำมาใช้งานกันมากขึ้นเรื่อย ๆ


ลายมือชื่อนิติสิต


ลายมือชื่อประธานกรรมการ

8 มี.ค. / 2550