บทที่ 1
บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

การออกแบบวงจรรวมหรือไอซี (Integrated Circuit) เป็นส่วนหนึ่งของอุตสาหกรรมไมโครอิเล็กทรอนิกส์ (microelectronics) ไมโครอิเล็กทรอนิกส์ซึ่งเกี่ยวข้องกับการออกแบบและผลิตแผ่นวงจรรวม ความก้าวหน้าในการออกแบบวงจรมีประสิทธิภาพมากขึ้น นั้นคือมีขนาดที่เล็กลงและการใช้พลังงานที่ต่ำ ระบบสามารถที่จะทำงานได้ดีหรือดีขึ้นกว่าเดิม อุตสาหกรรมในปัจจุบันมีแนวโน้มในการผลิตเครื่องมือใช้งานขนาดเล็กแบบพกพา ซึ่งโดยทั่วไปใช้งานด้วยแรงดันแหล่งจ่ายจากแบตเตอร์รี่แห้ง และไม่ต้องการเปลี่ยนแบตเตอร์รี่บ่อย เครื่องมือแบบพกพาจึงต้องออกแบบให้มีการใช้แรงดันต่ำ ทำให้อุปกรณ์ต่างๆรวมถึงวงจรรวมที่ใช้ในเครื่องมือแบบพกพาใช้แรงดันต่ำด้วย โดยการใช้ ทฤษฎีของการป้อนกลับกระแส (Current Feedback)ในการออกแบบวงจร

1.2 วัตถุประสงค์ของวิทยานิพนธ์

เป็นการออกแบบวงจรขยายป้อนกลับกระแสแรงดันต่ำ (Low Voltage Current Feedback)โดยการใช้โปรแกรม PSPICE (OrCAD) ในการจำลองวงจรการทำงานของออปแอมป์โดยการใช้ทฤษฎีการป้อนกลับกระแส และในวงจรการทำงานทั้งหมดใช้ทรานซิสเตอร์ชนิดมอส MOS ออกแบบวงจรให้สามารถควบคุมการทำงานอยู่ที่แรงดันต่ำ วิเคราะห์สัญญาณตามคุณสมบัติของ ออปแอมป์ว่าวงจรทำงานสามารถทำงานได้ที่แรงดันตามที่ได้ออกแบบเอาไว้หรือไม่

1.3 สมมติฐานของการศึกษา

ในการจำลองวงจรได้นำทฤษฎีของวงจรขยายป้อนกลับกระแส(Current Feedback Amplifier) ซึ่งโดยตามทฤษฎีแล้ว CFA คือความเร็วในการทำงาน เนื่องจาก CFA มีคุณสมบัติของค่า Slew Rate (SR) เนื่องจาก ในวงจรจะมีกระแส ที่จะชาร์ทเข้าสู่คาปาซิเตอร์ในวงจร ได้โดยตรงทำให้ CFA มีค่า SR มีค่าสูงมาก ในการจำลองวงจรทั้งหมด ใช้ทรานซิสเตอร์ชนิดมอส ซึ่งคุณสมบัติของมอส เป็นทรานซิสเตอร์ ที่มีอินพุตอิมพิแดนซ์สูงทำให้มีความต้องการกำลังสถิตเพียงเล็กน้อย ซึ่งสามารถที่จะออกแบบเป็นวงจรเชิงเส้นต้องการแรงดันกำลังต่ำ ๆ การออกแบบวงจรที่เป็นแบบโฟลดคาสโคด (Folded cascade) ซึ่งสามารถควบคุมกระแสให้ระบบทำงานภายใต้ แรงดันต่ำที่ได้กำหนดไว้

1.4 ทฤษฎีและแนวคิดที่ใช้ในวิทยานิพนธ์

การออกแบบวงจรขยายสัญญาณป้อนกลับกระแส โดยการใช้ทรานซิสเตอร์มอส MOS ซึ่งแบ่งออกเป็นสองชนิด คือ PMOS และ NMOS ในการเลือกใช้มอส สามารถเลือกใช้ขนาดของความกว้างของแชลเนลและซับสเตท (W) โดยกำหนดความกว้างของอยู่ 0.5 μm (L) ภายในคุณสมบัติของทรานซิสเตอร์ทำให้สามารถกำหนดอัตราการขยายของตัวทรานซิสเตอร์ในแต่ละภาคของวงจรได้และนำการต่อวงจรแบบโฟลดคาสเคด (Folded–cascade) เป็นการออกแบบวงจรให้ทำงานเป็นคู่เพื่อให้สามารถสร้างการไบอัสกระแสลูปด้วยตัวเอง ให้ทำงานในสภาวะแรงดันต่ำได้ ควบคุมการจ่ายกระแสด้วยวงจร Current mirror และ ในภาควงจรขยายสัญญาณของวงจร ออกแบบเป็น class AB

1.5 ขอบเขตของวิทยานิพนธ์

การออกแบบวงจรป้อนกลับกระแสที่แรงดันต่ำ ที่ประกอบไปด้วยวงจร Input buffer, Output buffer และ Current mirror โดยการเลือกใช้ ทรานซิสเตอร์มอสชนิด PMOS และ NMOS ซึ่งทำการศึกษาให้วงจรทำงานที่แรงดันต่ำ อยู่ที่ ± 0.75 โดยทำการทดลองต่อวงจรขยายแบบ Non-inverting และ Inverting ศึกษาคุณสมบัติของวงจรด้านกระแสตรง (DC-characteristic) ความสัมพันธ์ทรานสเฉียนท์ ซึ่งศึกษาทั้งที่จ่ายอินพุตเป็นสัญญาณรูปซายน์ (Sinusoidal input) ขนาด 0.2 V และจ่ายอินพุตเป็นสัญญาณสี่เหลี่ยม (Rectangular pulse) ขนาด 0.1 V เปลี่ยนแปลงเป็นสองความถี่คือ 10 MHz และ 100 MHz และศึกษาการเปลี่ยนแปลงของขนาดเมื่อเปรียบเทียบกับความถี่ Frequency response หาจุดคัทออฟที่ -3 dB เพื่อวิเคราะห์ความกว้างของแบนด์วิดธ์

1.6 ขั้นตอนการศึกษา

บทที่ 1 บทนำ ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ หลักการใหม่ของวิทยานิพนธ์ และขั้นตอนการศึกษา

บทที่ 2 พื้นฐานของวงจรขยายป้อนกลับกระแส โครงสร้างภายใน ที่เป็นแบบจำลองของ CFA การออกแบบวงจร Current mirror ภาคอินพุต ภาคขยายสัญญาณ ภาคเอาท์พุตและ บัฟเฟอร์ต่างๆ การควบคุมกระแสภายในวงจร การมีเสถียรภาพของวงจรCFA บล็อกไดอะแกรมอธิบายวงจร

บทที่ 3 คุณสมบัติของทรานซิสเตอร์มอส ทั้งแบบ PMOS และ NMOS โครงสร้างภายใน ศึกษาการนำไปใช้งาน ที่เป็นแบบเพิ่มพูนที่ทำงานกับวงจรสัญญาณขนาดเล็ก วิเคราะห์กราฟการทำงานของทรานซิสเตอร์มอส และสมการที่เกี่ยวข้อง การต่อวงจรขยายและวงจรสมมูล

บทที่ 4 ผลการทดสอบ วิเคราะห์สัญญาณที่ต่อวงจรขยายแบบ Non-inverting และ Inverting ที่แหล่งจ่ายแรงดันต่ำ (± 0.75 V)

บทที่ 5 สรุปผลการวิจัย