บทที่ 7

สรุปการวิจัยและข้อเสนอแนะ

ตัวเข้ารหัสสัญญาณภาพสีแดง เขียว น้ำเงิน เป็นสัญญาณภาพสีเบ็ดเสร็จแบบใช้วงจรเชิงเลขทั้งหมดที่นำเสนอออกแบบโดยการโมเดลวีเอชดีแอลบรรยายพฤติกรรมของฮาร์ดแวร์จากต้นแบบที่เป็นระบบเชิงอุปมาน มีวัตถุประสงค์เพื่อการนำไปประยุกต์ใช้กับระบบที่เป็นเชิงเลข โดยเฉพาะกับการสร้างสัญญาณภาพทดสอบสำหรับการปรับแต่งที่ใช้ในอุตสาหกรรมการผลิตเครื่องรับโทรทัศน์ ทั้งนี้ตัวเข้ารหัสฯที่นำเสนอยังสามารถนำไปใช้กับระบบอื่นๆที่ใช้ภาพในการแสดงการทำงานของระบบ เช่น ระบบดีซีเอส (Distributed Control System:DCS) หรือเครื่องใช้ไฟฟ้าเพื่อความบันเทิง เป็นต้น

ขั้นตอนของการออกแบบเริ่มจากการศึกษาการทำงานของระบบเชิงอุปมานต้นแบบจากนั้นแปลงให้อยู่ในรูปของระบบเชิงเลขที่แบ่งเป็นส่วนการทำงานย่อย โดยใช้ทฤษฎีของการประมวลผลสัญญาณร่วมกับทฤษฎีการออกแบบวงจรเชิงเลขรวมไปถึงทฤษฎีการสังเคราะห์สัญญาณโดยใช้ระบบเชิงเลขโดยตรง (Direct Digital Synthesis : DDS) [14], [15] การจำลองการทำงานในระดับของการออกแบบขั้นตอนการคำนวณ (Algorithm) ช่วยในการพิจารณาผลของความคลาดเคลื่อนของระบบเพื่อหาจุดที่เหมาะสมของการออกแบบคือประหยัดทรัพยากรและได้มาซึ่งความคลาดเคลื่อนที่ยอมรับได้ ส่วนการจำลองการทำงานในระดับฟังก์ชั่นและไทม์มิ่งช่วยในการตรวจสอบความถูกต้องของการโมเดลวีเอชดีแอล

การออกแบบด้วยสถาปัตยกรรมไปป์ไลน์ทำให้ระบบสามารถทำงานได้ที่ความถี่ในการประมวลผลสูงขึ้น ในขณะที่ใช้ทรัพยากรเท่าเดิม เนื่องจากสถาปัตยกรรมของอุปกรณ์เอฟพีจีเอที่ใช้เป็นชนิดตารางเปิดดู (Look Up Table:LUT) ซึ่งมีฟลิปฟลอปต่ออยู่กับทุกๆลอจิกเอเลเมนท์ (Logic Element : LE) การสร้างรีจิสเตอร์ซึ่งเป็นอุปกรณ์ที่สำคัญในการออกแบบตัวประมวลผลแบบไปป์ไลน์จึงไม่ต้องใช้ลอจิกเกตเพิ่ม ปัจจัยที่สำคัญอีกประการหนึ่งที่จะทำให้ประหยัดทรัพยากรก็คือการแบ่งงานย่อยให้มีความสมมาตร [23]

ขั้นตอนสุดท้ายของการออกแบบคือการวัดหาคุณสมบัติของสัญญาณที่ได้จากระบบฮาร์ดแวร์ด้วยเครื่องมือวัดทดสอบ โดยใช้เกณฑ์ในการพิจารณาคุณสมบัติของสัญญาณตามมาตรฐานเดียวกันกับเครื่องมือวัดทดสอบซึ่งเป็นที่ยอมรับในงานอุตสาหกรรม[8] จากผลการทดลองแสดงให้เห็นว่าเครื่องต้นแบบที่สร้างขึ้นสามารถทำงานได้ถูกต้องและสัญญาณที่ได้อยู่ในเกณฑ์ที่ยอมรับได้ โดยการ

เปรียบเทียบค่าความคลาดเคลื่อนที่ได้จากการวัดด้วยเครื่องมือวัดทดสอบกับค่าความคลาดเคลื่อนที่ยอมรับได้จากคู่มือการสอบเทียบ [7], [18]

ก่อนที่จะได้ผลการทดลองอันเป็นที่น่าพอใจ ในขั้นตอนของการออกแบบได้พบกับปัญหาบางประการเช่น ปัญหาของการศึกษาสถาปัตยกรรมภายในอุปกรณ์เอฟพีจีเอไม่ละเอียดพอ ในตอนแรกไม่ได้นำสถาปัตยกรรมแบบไปป์ไลน์มาใช้ในการออกแบบพบว่าการทำงานของระบบช้ามากจนไม่สามารถทำงานได้ที่ความถี่สุ่ม 8 เท่าของความถี่พาหะรองของสัญญาณสี เหตุผลที่ไม่ต้องการใช้สถาปัตยกรรมแบบไปป์ไลน์ในตอนแรกเนื่องจากเกรงว่าอาจจะเปลืองทรัพยากร แต่พอได้ศึกษา Data Sheet ของเอฟพีจีเอทำให้จึงทราบว่า การใช้สถาปัตยกรรมแบบไปป์ไลน์ไม่ทำให้สิ้นเปลืองทรัพยากร ดังนั้นในการออกแบบระบบที่ต้องการใช้อุปกรณ์ประเภทพีแอลดี (Programmable Logic Device: PLD) ควรศึกษาสถาปัตยกรรมภายในอย่างละเอียดจะช่วยให้การออกแบบมีประสิทธิภาพมากขึ้น ปัญหาต่อมาเป็นปัญหาของการใช้เครื่องมือ เนื่องจากระบบที่ออกแบบใช้สัญญาณนาฬิกาความถี่สูงและสัญญาณเชิงเลขเป็นระดับของทีทีแอล (TTL) ดังนั้นจึงมีสัญญาณรบกวนที่ค่อนข้างแรง การวัดสัญญาณจุดที่ไม่มีปัญหาเรื่อง Loading Effect ควรใช้สายวัด (Probe) ที่มีอิมพิแดนซ์ไม่สูงมากเพื่อป้องกันการรับ (Pickup) สัญญาณรบกวนของสายวัด ถ้าจำเป็นต้องใช้ความถี่สูงในการทำงาน ทางที่ดีควรเลือกใช้อุปกรณ์ชนิดแรงดันต่ำ เช่น อุปกรณ์ประเภทแอลวีดีเอส (Low Voltage Differential Signaling: LVDS) เป็นต้น