

วิทยานิพนธ์นี้นำเสนอการออกแบบตัวแปลงผันแอนะล็อกเป็นดิจิทัลแบบอัลกอริทึมขนาด 1 บิต ที่มีการลงรหัสแบบเกรย์ย้อนกลับ วงจรที่นำเสนอมีโครงสร้างอย่างง่าย ขนาดเล็ก และมีความเหมาะสมที่จะนำไปสร้างวงจรรวมโดยใช้เทคโนโลยีทรานซิสเตอร์แบบซิมอส ในส่วนของการออกแบบ ได้ใช้วิธีการไบแอสมอสทรานซิสเตอร์ที่ขอบของการนำกระแส เป็นผลทำให้ความเร็วในการแปลงผันสูง และลักษณะถ่ายโอนกระแสมีความเพี้ยนต่ำ การแปลงผันขนาด N บิตสามารถทำได้โดยการต่อкасาดตัวแปลงผันขนาด 1 บิตที่นำเสนอ จำนวน N วงจร จากผลการเลียนแบบการทำงานด้วยโปรแกรม PSPICE สามารถยืนยันได้ถึงสมรรถนะการทำงานของ ADC ที่ได้นำเสนอว่ามีความสอดคล้องเป็นไปตามหลักการที่นำเสนอ

ABSTRACT

187599

This thesis presents the design of one-bit cell of reverse Gray-code algorithmic analog-to-digital converter (ADC). The realization method is simple, small in size, and suitable for fabrication using CMOS technology. The design strategy is based on the MOS bias at the edge of conduction to provide a high-speed operation and a low distortion in the current transfer characteristic. The N -bit resolution can be achieved by cascading of the N proposed one-bit cells. PSPICE simulation results verifying the proposed circuit performances are in close agreement with the theoretical values.