บทที่ 4 วงจรครอสโอเวอร์เน็ตเวอร์ค

4.1 บทนำ

จากที่ได้กล่าวมาแล้วว่าในการแก้ไขปัญหาในการออกแบบระบบเสียงที่ตอบสนองความถิ่ ได้ไม่ตลอดย่านความถี่สามารถแก้ไขได้โดยการออกแบบระบบขับให้มีลำโพงเพิ่มขึ้น ซึ่งในการ ออกแบบครอสโอเวอร์เน็ตเวอร์คให้มีคุณภาพดี จะต้องกำนึงถึงคุณสมบัติที่สำคัญดังนี้ [22]

- 1.) ผลการตอบสนองทางขนาดต่อกวามถี่มีลักษณะราบเรียบตลอดย่าน
- 2.) มีผลตอบสนองทางเฟสที่สมมาตร
- 3.) มีสโลปของจุดตัดความถี่ที่ชันมาก
- 4.) มีการตอบสนองทางเฟสเป็นเชิงเส้นหรือมีผลตอบสนองกรุ๊ปดีเลย์ที่ราบเรียบ

ในระยะเวลาหลายปีที่ผ่านมาได้มีนักวิจัยหลายกลุ่มได้ทำการค้นคว้าหาทางออกแบบ วงจรกรอสโอเวอร์ให้มีคุณสมบัติตามข้อกำหนดดังกล่าวเช่น

ในปี 1984 Linkwitz ได้นำเสนอการออกแบบวงจรครอสโอเวอร์เน็ตเวอร์คที่มีผลการ ตอบสนองทางขนาครวมตลอดย่านความถี่มีค่าคงที่ [23] โดยใช้วงจรกรองแบบบัตเตอร์เวิร์ทอันดับ สองต่อคาสเคสกันซึ่งส่งผลให้ตำแหน่งในการฟังมีผลต่อการฟังลคลงและกำลังงานที่ใช้ในการขับ ลดลง

ในปี 1985 Saramaki ได้นำเสนอวิธีการออกแบบการสร้างวงจรกรองความถี่จากผลรวม และผลต่างของวงจรกรองทุกย่านความถี่ซึ่งสร้างจากวงจรกรองต้นแบบที่มีอันดับกี่ [24] ซึ่งผลรวม ทางขนาดของวงจรกรองทั้งสองมีก่ากงที่ตลอดย่านกวามถี่

ในปี 1987 Mitra ได้กล่าวถึงการได้ยินของคนเราว่าจะมีความไวต่อการฟังในช่วงรอยต่อ ตรงจุดตัดความถี่ครอสโอเวอร์ และได้นำเสนอการออกแบบ Crossover network จากผลรวม และ ผลต่างจากวงจรกรองทุกย่านความถี่สองชุดซึ่งผลที่ได้ทำให้ผลรวมทางขนาดถี่ราบเรียบตลอดย่าน ความถี่ [25]

ในปี 1998 Gracia ได้กล่าวถึงสิ่งที่ต้องคำนึงในการออกแบบวงจรครอสโอเวอร์เน็ตเวอร์ค และนำเสนอการออกแบบวงจรกรองดิจิตอลแบบ IIR [22] อันดับ 8 และอันดับ 10 โดยผลที่ได้มี คุณสมบัติที่ดีกว่าที่ Linkwitz ได้นำเสนอไว้ อย่างไรก็ตามจากงานวิจัยที่ผ่านมานั้นก็สามารถออกแบบได้ไม่ครบทุกเงื่อนไขในการ ออกแบบทั้งหมดซึ่งในวิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบดิจิตอลครอสโอเวอร์เน็ตเวอร์ค โดยใช้โครงสร้างวงจรกรองทุกย่านความถี่ผ่านต่อขนาน 2 วงจร (Two parallel all-pass filters) [26, 27] ออกแบบบนวงจรกรองความถี่ต่ำผ่านที่มีเฟสเป็นเชิงเส้นที่นำเสนอโดยเพาเวลล์ และ ชุล [28] และใช้การจำกัดความยาวของผลตอบสนองต่ออิมพัลซ์ [29] ซึ่งผลที่ได้ทำให้เฟสเป็นเชิงเส้นและ ผลตอบสนองของ กรุ๊ปดีเลย์ราบเรียบตลอดช่วงย่านความถิ่ของออดิโอ ผลรวมทางขนาดต่อความถิ่ มีค่าคงที่ตลอดย่านความถิ่ และระบบดังกล่าวไม่มีผลต่อเวลา (Linear Time Invariant) ซึ่งมีวิธีการ ออกแบบดังนี้

4.2 วงจรครอสโอเวอร์เน็ตเวอร์คจากวงจรกรองทุกความถี่ผ่านต่อขนาน 2 วงจร

วงจรกรองความถี่จากโครงสร้างของวงจรกรองทุกความถี่ต่อขนานกันได้นำเสนอโดย Mitra [26, 27] ซึ่งออกแบบจากวงจรกรองความถี่ต้นแบบไม่ว่าจะเป็นแบบ elliptic cheavbechave หรือ butterwort สามารถนำมาแยกส่วนประกอบออกมาเป็น 2 ฟังก์ชันโดยใช้วิธี pole interacting prototype [26] ซึ่งฟังก์ชันที่ได้เป็น all-pass ฟังก์ชันต่อขนานกันโดยที่ผลรวมของทั้งสองฟังก์ชัน ยังกงมีคุณสมบัติเช่นเดียวกับวงจรกรองความถี่ต้นแบบทุกประการ



รูปที่ 4.1 โครงสร้างของวงจรครอส โอเวอร์เน็ตเวอร์ค

จากรูปที่ 4.1 ในการออกแบบดิจิตอลครอสโอเวอร์เน็ตเวอร์คแบบสองทางโดยทั่วไปนั้นจะใช้ วงจรกรองความถี่สองชุด ได้แก่ วงจรกรองความถี่สูงและวงจรกรองความถี่ต่ำดังรูปที่ 4.1 (a) ซึ่ง โครงสร้างดังกล่าวจะมีข้อด้อยในเรื่องของความซับซ้อนและในการคำนวณจุดตัดความถี่ของวงจร เป็นเหตุผลหนึ่งที่ต้องคำนึงในการออกแบบรวมไปจนถึงการสร้างจริง ซึ่งจากที่ได้กล่าวมาแล้วนั้น จะเป็นว่าทั้งวงจรกรองความถี่แบบ FIR และ IIR ต่างก็มีข้อเสียที่แตกต่างกัน เช่นจำนวนของ สัมประสิทธิ์ หรือความไววงจรในการปัดเศษสัมประสิทธิ์ เป็นต้น ซึ่ง Mitra ได้กล่าวถึงโครงสร้าง ของวงจรกรองความถี่ที่สร้างจากวงจรกรองความถี่ผ่านตลอดต่อขนาน 2 วงจร (Two Parallel All-Pass Filters) [27, 28, 29] ซึ่งโครงสร้างดังกล่าวนั้นจะมีผลต่อการปัดเศษของค่าสัมประสิทธิ์ที่ต่ำ และมีโครงสร้างที่ไม่ซับซ้อนมากดังแสดงในรูปที่ 4.1 (b)

จากรูปที่4.1(b) จะเห็นได้ว่าสัญญาณที่ด้านเอาต์พุตของทั้งวงจรกรองความถี่ต่ำและวงจรกรอง ความถี่สูงจะเกิดจากผลรวมและผลต่างของวงจรกรอง $A_0(Z)$ และ $A_1(Z)$ ดังสมการที่ (4.1) และ สมการที่ (4.2) ต่อไปนี้

$$H_{HPF} = \frac{1}{2} \left(A_0(Z) + A_1(Z) \right)$$
(4.1)

$$H_{HPF} = \frac{1}{2} \left(A_0(Z) - A_1(Z) \right)$$
(4.2)

ข้อคีอีกประการหนึ่งของโครงสร้างดังกล่าวคือมีคุณสมบัติของผลตอบสนองความถี่ตลอดย่าน มี ค่าคงที่ตลอดช่วงความถี่ซึ่งเป็นคุณสมบัติประการแรกในการออกแบบวงจรครอสโอเวอร์ เน็ตเวอร์คที่ดี

4.3 การออกแบบวงจรกรองครอสโอเวอร์เน็ตเวอร์ค

ในหัวข้อที่ผ่านมาเราได้ทราบถึงเหตุผลและคุณสมบัติโครงสร้างของวงจรกรองทุกความถี่ต่อ ขนานกันแล้ว ต่อไปเป็นการออกแบบวงจรคังกล่าวโดยในการออกแบบจะกำหนคคุณลักษณะของ วงจรกรองความถี่ต่ำเป็นต้นแบบขึ้นมาก่อนโดยมีพารามิเตอร์ต่าง ๆ ได้แก่ ชนิดของโพลิโนเมียล อันคับของวงจรกรองความถี่ (Orders) จุดตัดความถี่ (Cutoff Frequency) ขนาคของลูกคลื่นในช่วง ความถี่ผ่าน (Pass band Ripple) และค่าลคทอนในช่วงความถี่หยุด (Stop band Attenuation) โดยใน ตัวอย่างการจำลองด้วยโปรแกรมได้กำหนคค่าต่าง ๆ ไว้คังนี้คือ

- วงจรกรองต้นแบบเป็น 3rd Elliptic Low Pass Filter
- จุดตัดกวามถี่ $\omega_n = 0.136 (3000 14000) เฮิรซ์ท$
- ริบเปิ้ลในย่านความถี่ผ่านเท่ากับ 0.001 เคซิเบล
- ค่าลดทอนในช่วงความถี่หยุดเท่ากับ 35 เดซิเบล

และจากข้อกำหนดทางกวามถี่จากพารามิเตอร์ข้างบนเราสามารถเขียนสมการฟังก์ชันถ่ายโอน ในโดเมนของ Z ได้ดังนี้

$$H(Z) = \frac{0.08651907 + 0.15752017Z^{-1} + 0.15752017Z^{-2} + 0.08651907Z^{-3}}{1 - 1.06030122Z^{-1} + 0.67884265Z^{-2} - 0.13046294Z^{-3}}$$
(4.3)

จากสมการที่ (4.3) เป็นฟังก์ชันถ่ายโอนของวงจรกรองความถี่ต่ำที่ได้จากการกำหนดคุณสมบัติ ข้างต้นเมื่อนำไปหาตำแหน่งโพล ซีโร ผลตอบสนองขนาดต่อความถี่ และผลตอบสนองเฟสต่อ ความถี่ดังแสดงในรูปที่ 4.2 และรูปที่ 4.3 ตามลำดับ





ร**ูปที่ 4.3** ผลการตอบสนองทางขนาดต่อความถี่ (บน) และผลตอบสนองเฟสต่อความถี่ (ล่าง) ของ วงจรกรองความถี่ต่ำต้นแบบ

4.4 การออกแบบวงจรกรองทุกความถี่ผ่านด้วยวิชี Pole interacting prototype

การออกแบบวงจรครอสโอเวอร์จากวงจรกรองทุกความถี่ผ่านขนานกันด้วยวิธีการใช้ Pole interacting prototype [26] วิธีการแยกค่าจากพึงก์ชันถ่ายโอนต้นแบบให้อยู่ในรูปของผลรวมของ สองพึงก์ชันโดยสองพึงชันถ่ายโอนใหม่จะมีคุณสมบัติเป็น all-pass พึงก์ชันโดยมีขั้นตอนการ ออกแบบดังนี้

เมื่อนำเอาเทอมส่วนจากสมการที่ (4.3) โดยนำเอาเทอมเสษมาทำการแยกหาค่ารากซึ่งจาก สมการดังกล่าวมีอันดับ 3 จะได้รากที่เป็นก่างริง 1 ก่าและรากที่เป็นกู่จำนวนเชิงซ้อน 1 กู่ ดังสมการ ที่ (4.4)

$$\delta_1 = 0.3877030 + j0.5546346$$

$$\delta_2 = 0.3877030 - j0.5546346$$

$$\delta_3 = 0.2848951$$
(4.4)

้จากนั้นทำการนำค่ารากที่ได้ไปหาฟังก์ชันถ่ายโอน $A_{_0}(Z)$ และ $A_{_1}(Z)$ ได้จาสมการ

$$A_{0}(Z) = \frac{-\delta 3 + Z^{-1}}{1 - \delta 3 Z^{-1}}$$
(4.5)

$$A_{1}(Z) = \frac{\delta 1 \cdot \delta 2 - (\delta 1 + \delta 2)Z^{-1} + Z^{-2}}{1 - (\delta 1 + \delta 2)Z^{-1} + (\delta_{1} \cdot \delta_{2})Z^{-2}}$$
(4.6)

เมื่อนำสมการ (4.4) แทนลงในสมการ (4.5) และ (4.6) จะได้พึงก์ชันถ่ายโอนของ $A_0(Z)$ และ $A_1(Z)$ ตามสมการที่ (4.7) และ (4.8) ตามลำดับ

$$A_0(Z) = \frac{-0.2848951 + Z^{-1}}{1 - 0.2848951 Z^{-1}}$$
(4.7)

$$A_{1}(Z) = \frac{0.4579332 \cdot 0.7754061Z^{-1} + Z^{-2}}{1 - 0.7754061Z^{-1} + 0.4579332Z^{-2}}$$
(4.8)

จากสมการที่ (4.7) เป็นพึงก์ชันถ่ายโอนของวงจรกรองทุกความถี่ผ่านอันดับหนึ่งโดยมี ตำแหน่งของโพล ซีโรดังรูปที่ 4.4 และผลตอบสนองขนาดและเฟสดังรูปที่ 4.5



รูปที่ 4.4 ตำแหน่งของโพลและซีโรของฟังก์ชันถ่ายโอน $A_{_0}ig(Zig)$



รูปที่ 4.5 การตอบสนองทางขนาดต่อความถี่ (บน) และผลตอบสนองเฟสต่อความถี่ (ล่าง) ของ ของฟังก์ชันถ่ายโอน $A_0(Z)$

จากสมการที่ (4.8) เป็นฟังก์ชันถ่ายโอนของวงจรกรองทุกความถี่ผ่านอันดับหนึ่งโดยมี ตำแหน่งของโพล ซีโรดังรูปที่ 4.6 และผลตอบสนองขนาดและเฟสดังรูปที่ 4.7



รูปที่ 4.6 ตำแหน่งของโพลและซีโรของฟังก์ชันถ่ายโอน $A_{\!_{
m I}}(Z)$



ร**ูปที่ 4.7** การตอบสนองทางขนาดต่อกวามถี่ (บน) และผลตอบสนองเฟสต่อกวามถี่ (ล่าง) ของ ของฟังก์ชันถ่ายโอน A_i (Z)

เมื่อแทนสมการที่ 4.7 และ 4.8 ลงในสมการ 4.1 จะได้สมการฟังก์ชันถ่ายโอนในโดเมน ของ Z ซึ่งตรงกับวงจรกรองความถี่ต่ำดังนี้

$$H_{LP}(Z) = \frac{0.0865190700 + 0.1575201758Z^{-1} + 0.1575201758Z^{-2} + 0.0865190700Z^{-3}}{1 - 1.0603012208Z^{-1} + 0.6788426531Z^{-2} - 0.1304629405Z^{-3}}$$
(4.9)

เมื่อทำการแทนสมการที่ 4.7 และ 4.8 ลงในสมการ 4.2 ก็จะ ได้สมการฟังก์ชันถ่ายโอนใน โดเมนของ Z ซึ่งตรงกับวงจรกรองกวามถี่สูงดังนี้

$$H_{HP}(Z) = \frac{-0.3714141758 + 1.0633892314Z^{-1} - 1.0633892314Z^{-2} + 0.3714141758Z^{-3}}{1 - 1.0603012208Z^{-1} + 0.6788426531Z^{-2} - 0.1304629405Z^{-3}}$$
(4.10)

จากสมการที่ 4.9 และ 4.10 จะเห็นได้ว่าค่าของเทอมส่วนของทั้งสองสมการมีค่าเท่ากันซึ่ง เมื่อนำไปพล๊อตตำแหน่งของโพลและซีโรของทั้งสองสมการจะเห็นว่าตำแหน่งของโพลนั้นมี ตำแหน่งเดียวกัน (Double) และตำแหน่งของซีโรของทั้งสองสมการจะอยู่ตรงกันข้ามกันดังแสดง ในรูปที่ 4.8 ซึ่งเรียกว่า mirror image polynomial โดยวงจรกรองความถี่สูงที่ได้จะมีคุณสมบัติ ตรงกันข้ามกับวงจรกรองความถี่ต่ำต้นแบบ



ร**ูปที่ 4.8** ตำแหน่งของโพลและซีโร ของ H_{LP}(Z) และ H_{HP}(Z) ซึ่งตำแหน่งของโพลจะอยู่ ตำแหน่งเดียวกัน (double)

เมื่อพิจารณาเฉพาะผลตอบสนองทางขนาคต่อความถี่จากสมการที่ (4.9) และ (4.10) ซึ่งเป็น วงจรกรองความถี่ต่ำและวงจรกรองความถี่สูงที่มีคุณสมบัติเช่นเคียวกับวงจรกรองความถี่ต้นแบบมี ก่าลคทอนในช่วงความถี่หยุคเท่ากับ 35 dB และเมื่อหาผลตอบสนองทางขนาครวมของทั้งสองวงจร นั้นจะมีก่าตลอคย่านความถี่เป็นไปตามคุณสมบัติของ All-pass function คังแสดงในรูปที่ 4.9 และ ทำการขยายดูเฉพาะผลตอบสนองกวามถี่รวมแสดงคังรูปที่ 4.10



รูปที่ 3.9 ผลตอบสนองของขนาดต่อกวามถี่ของวงจรกรอสโอเวอร์ที่นำเสนอ



รูปที่ 3.10 รายละเอียดผลรวมการตอบสนองของขนาดต่อความถี่เมื่อทำการขยายจากรูปที่ 3.9

จากการออกแบบวงจรครอสโอเวอร์ที่ใช้วงจรกรองทุกความถี่ที่ต่อแบบขนานจะเห็นได้ว่า มีข้อดีในเรื่องของความซับซ้อนที่ลดลง และผลตอบสนองทางขนาดต่อความถี่ราบเรียบตลอดย่าน ความถี่ แต่เมื่อนำสมการที่ 4.9 ไปหาผลการตอบสนองทางขนาด ทางเฟสต่อความถี่และ ผลตอบสนองกรุ๊ปดีเลย์ดังแสดงในรูปที่ 4.11 และ 4.12 ซึ่งจะเห็นได้ว่าผลการตอบสนองทางเฟส ไม่เป็นเชิงเส้นและกรุ๊ปดีเลย์ไม่ราบเรียบซึ่งเป็นไปตามลักษณะของวงจรกรองแบบ IIR



รูปที่ 4.11 ผลการตอบสนองทางขนาด (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรองความถี่ต่ำ



ร**ูปที่ 4.12** ผลตอบสนองของกรุ๊ปคีเลย์ของวงจรกรองความถี่ต่ำ

เมื่อนำสมการที่ 4.10 ไปหาผลการตอบสนองทางขนาด ทางเฟสต่อความถี่และ ผลตอบสนองกรุ๊ปดีเลย์ดังแสดงในรูปที่ 4.13 และ 4.14 ซึ่งจะเห็นได้ว่าผลการตอบสนองทางเฟส ไม่เป็นเชิงเส้นและกรุ๊ปดีเลย์ไม่ราบเรียบเช่นกัน



รูปที่ 4.13 ผลการตอบสนองทางขนาด (บน) และเฟสต่อความถี่ (ล่าง) ของวงจรกรองความถี่สูง



รูปที่ 4.14 ผลตอบสนองของกรุ๊ปดีเลย์ของวงจรกรองความถี่สูง

จะเห็นได้ว่าวงจรกรอสโอเวอร์เน็ตเวอร์กที่สร้างจากวงจรกรองที่กวามถี่ผ่านต่อขนานกัน นั้นมีคุณสมบัติของวงจรกรอสโอเวอร์เน็ตเวอร์กที่ดีแต่ไม่กรบทั้งหมดเนื่องจากผลการตอบสนอง ทางเฟสยังไม่เป็นเชิงเส้น และกรุ๊ปดีเลย์ไม่ราบเรียบตามเงื่อนไขในการออกแบบกรอสโอเวอร์ เน็ตเวอร์คซึ่งเป็นคุณสมบัติเฉพาะของวงจรกรองความถี่แบบ IIR ซึ่งจะมีข้อคีในเรื่องของความชัน ในช่วงทรานซิซั่นแบนค์

4.5 วงจรกรองความถี่ IIR ที่ให้ผลการตอบสนองทางเฟสเป็นเชิงเส้น

ในการออกแบบ ซึ่งการสร้างตัวกรองความถี่ IIR ที่มีผลตอบสนองทางเฟสเป็นเชิงเส้นและ สามารถประมวลผลได้ในเวลาจริงได้ถูกนำเสนอโดย เพาเวลล์และชุน [30] ดังแสดงดังรูปที่ 4.15 (a) เป็นโครงสร้างของวงจรกรองความถี่ต่อคาสเคดกัน ซึ่งระบบนี้ Rabiner [7]ได้อธิบายถึงวิธีที่ให้ ประสิทธิภาพสำหรับการสร้างที่สามารถประมวลผลในเวลาจริงโดยใช้การเชื่อมต่อระบบย่อยแบบ อนุกรมระหว่างตัวกรองที่ไม่เป็นคอลซอล (non causal filter) $H(z^{-1})$ และตัวกรองที่เป็นคอลซอล (causal filter) H(z) และรูปที่ 4.15(b) เป็นโครงสร้างวงจรกรอง IIR ที่มีผลตอบสนองเฟสเชิงเส้น ที่ประมวลผลในเวลาจริงที่ใช้วิธีกรองแบบบวกค่าของผลคูณประสานของแต่ละบล๊อคที่วางเหลื่อม กัน โดยวงจรกรองทั้งสองนี้จะเป็นตัวกรองแบบ IIR H(z) ที่มีฟังก์ชันตามที่ต้องการเช่น เอลลิปติก ฟังก์ชัน เป็นด้น



(**b**)

รูปที่ 4.15 โครงสร้างวงจร Linear-phase IIR Filter

$$A(Z) = X(Z^{-1})$$
(4.11)

$$F(Z) = H(Z) \cdot A(Z) = H(Z) \cdot X(z^{-1})$$
(4.12)

$$B(Z) = F(Z^{-1}) = H(Z^{-1}) \cdot X(Z)$$
(4.13)

$$Y(Z) = H(Z) \cdot B(Z) = H(Z) \cdot H(Z^{-1}) \cdot X(Z)$$
(4.14)

จากรูปที่ 4.15 (b) สัญญาณที่เข้ามาที่ด้านอินพุต x(n) จะถูกแบ่งออกเป็น บล๊อคที่มีการ ้จำกัดความยาวขนาด L แซมเปิ้ลและแต่ละบล็อกจะถกพลิกกลับในเชิงเวลา (time-reversed) ด้วย วงจร LIFO (Last-in first-out) ตามสมการที่ (4.11) และถูกป้อนผ่านวงจรกรองความถี่ IIR H(z)ทั้งด้านบน (top filter) และด้านล่าง (bottom filter) และผลของการคูณแบบประสาน (convolution) ้และนำสัญญาณเอาต์พุตของแต่ละบล็อกที่มีการวางเหลื่อมกันนำมารวมกันได้เป็นสัญญาณที่ด้าน เอาต์พุทจากวงจรกรองทั้งสอง A(n) และ B(n) และถูกจำกัคความยาวโคยการรีเซ็ทให้มีความยาว เท่ากับ 2L จากนั้นสัญญาณที่ได้จะถูกป้อนผ่านวงจรสวิทช์ซึ่งมีเวลาในการสวิทช์เท่ากับ L วงจร หน่วงเวลาขนาดความยาวของการหน่วงเท่ากับ 2L และนำสัญญาณทั้งสองมาบวกกันตามสมการที่ (4.12) และส่งผ่าน วงจร LIFO อีกครั้งได้สัญญาณเป็น $b_0(n)$ ตามสมการที่ (4.13) ซึ่งสัญญาณที่ ใด้นี้มาจากวงจรกรองแบบ non causal $H(z^{-1})$ และถูกป้อนเข้าวงจรกรองแบบ causal โดยใช้การ แบ่งสัญญาณออกเป็นบล็อกมีความยาว L แซมเปิ้ลและส่งผ่านวงจรกรองความถี่ IIR โดยมีการ ้จำกัดความยาวของสัญญาณเอาต์พุตเท่ากับ 2L เหมือนในวงจรกรองแบบ non causal และนำ ้สัญญาณที่ได้จากวงจรกรองทั้งสองมาบวกกันได้เป็นสัญญาณ y(n) ตามสมการที่ (4.14) โดยระบบ ้ทั้งหมดจะมีการหน่วงสัญญาณไป 3L+1 แซมเปิ้ล ซึ่งเป็นข้อเสียที่สำคัญอันหนึ่งที่ได้จากระบบของ เพาเวลล์และชุนและนอกจากนี้ข้อเสียที่สำคัญอีกข้อหนึ่งคือระบบนี้เป็นระบบเชิงเส้นแต่ แปรเปลี่ยนตามเวลาและเป็นสาเหตุที่ทำให้เกิดการแปรผันของผลตอบสนองของกรุ๊ปดีเลย์และ ผลตอบสนองทางเฟสก็จะไม่เป็นเชิงเส้น

4.6 การจำกัดความยาวของผลตอบสนองต่ออิมพัลซ์ด้วยตัวกรองค่าเรซิดิวซ์

ตัวกรองก่าเรซิดิวซ์ [31] คือวงจรกรองกวามถี่ IIR ที่ใช้โครงสร้างแบบ direct form II ซึ่งใช้ ประมาณผลตอบสนองอนันต์ต่อสัญญาณอิมพัลซ์ที่มีความยาวหลังจาก L แซมเปิ้ลเป็นต้นไป โดย มีอันดับใด ๆ ที่มากกว่าอันดับ 1 (n=1) และมีอันดับเป็นเลขคู่โดยสามารถสร้างได้จากการนำค่าราก ของโพลของวงจรกรองกวามถี่ IIR (*H*(*z*))ซึ่งอยู่ในลักษณะเป็นคู่เชิงซ้อน (complex pole) โดย เลือกจากคู่ที่มีตำแหน่งการวางใกล้เคียงกับวงกลมหนึ่งหน่วยที่มากที่สุดและผลของสัญญาณที่ได้ จากตัวกรองก่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แซมเปิ้ลจากนั้นนำสัญญาณเอาต์พุตที่ได้จากตัว กรองความถี่ IIR มาลบกับสัญญาณที่ได้จากตัวกรองก่าเรซิดิวซ์จะถูกหน่วงเวลาออกไป L แซมเปิ้ล และ ใด้เป็นสัญญาณเอาต์พุตที่มีการจำกัดความยาวหรือเป็นการใช้การตัดความยาวของ ผลตอบสนองอนันต์ต่อสัญญาณอิมพัลซ์ให้มีก่าจำกัดแทนการรีเซ็ทสัญญาณในระบบของเพาเวล และชุน และการแทนการรีเซ็ทด้วยวิชีการจำกัดความยาวจะเป็นการเปลี่ยนจากการรีเซ็ทให้เป็น ศูนย์ที่ก่าแซมเปิ้ลสุดท้ายของทุก ๆ บล็อกจากเอาต์พุตของตัวกรอง IIR ทั้งตัวบนและตัวล่างมาเป็น ค่าเรซิดิวซ์ สามารถเขียนแสดงความสัมพันธ์ระหว่างผลตอบสนองอนันต์ต่อสัญญาณอิมพัลซ์ของ ตัวกรอง IIR กับตัวกรองค่าเรซิดิวซ์เป็นไปตามสมการที่ (4.15) ถึง (4.17)

$$h_{L}(n - L) = \begin{cases} h(n) & ; n > L \\ 0 & ; n < L \end{cases}$$
(4.15)

$$H_T(Z) = H(Z) - H_L(Z) \cdot Z^{-L}$$
(4.16)

$$H_T(Z) = \sum_{n=0}^{\infty} h(n) \cdot Z^{-n} - \sum_{n=L}^{\infty} h(n) \cdot Z^{-n} = \sum_{n=0}^{L-1} h(n) \cdot Z^{-n}$$
(4.17)



รูปที่ 4.16 การจำกัดความยาวของวงจรกรองแบบ IIR โดยใช้วงจรกรองเรซิดิวซ์

ในรูป 4.16(a) เป็นผลตอบสนองต่ออิมพัลซ์ของวงจรกรองความถี่ IIR หรือได้จาก *H*(*z*) และในรูป 4.16(b) เป็นผลตอบสนองต่อ อิมพัลซ์ของวงจรกรองเรซิดิวซ์ *HL*(*z*) ซึ่งจะใช้การ ประมาณในการสร้างผลตอบสนองต่ออิมพัลซ์ของ *H*(*z*) ที่มีความยาวมากกว่า L แซมเปิ้ลขึ้นไป แต่เราต้องการการจำกัดความยาวของผลตอบสนองต่ออิมพัลซ์ไว้ที่ก่า L แซมเปิ้ล ดังนั้นจึงต้องทำ การดีเลย์สัญญาณที่ได้จาก *HL*(*z*) ดังแสดงในรูป 4.16(c) และนำผลที่ได้ไปลบออกจาก ผลตอบสนองต่ออิมพัลซ์อนันต์ของ *HL*(*z*) เราจึงได้การจำกัดความยาวของ IIR ที่มีความยาว L ดัง แสดงในรูป 4.16(d) และวงจรทั้งหมดที่ใช้ในการจำกัดความยาวของ IIR ดังแสดงไว้ในรูปที่ 4.17



รูปที่ 4.17 บล็อกไคอะแกรมของวงจรจำกัดความยาวของตัวกรอง IIR

4.7 วงจรครอสโอเวอร์เน็ตเวอร์คที่ให้ผลการตอบสนองทางเฟสเป็นเชิงเส้น

จากหัวข้อที่ผ่านมาได้กล่าวถึงการออกแบบวงจรที่ผลตอบสนองทางเฟสเป็นเชิงเส้นและ เทคนิคการใช้ตัวกรองเรซิดิวส์ ที่ออกแบบมาประมาณผลตอบสนองอิมพัลซ์ที่ความยาว L เป็นต้น ไปแทนวิธีการรีเซ็ตซึ่งส่งผลให้ระบบรวมทั้งหมด เปลี่ยนจากระบบที่เป็นเชิงเส้นที่แปรเปลี่ยนตาม เวลามาเป็นระบบเชิงเส้นที่ไม่แปรเปลี่ยนตามเวลา (Linear time invariant) ดังนั้นเมื่อนำโครงสร้าง ดังกล่าวมาออกแบบสร้างเป็นวงจรครอสโอเวอร์ซึ่งจะประกอบด้วยส่วนของวงจรกรองความถี่สูง และวงจรกรองความถี่ต่ำดังแสดงในรูปที่ 4.18 ซึ่งวิธีการดังกล่าวเรียกว่าเป็นการสร้างโดยตรงซึ่ง เห็นว่าระบบโดยรวมนั้นยังมีความซับซ้อนอยู่มาก ในรูปที่ 4.19 แสดงโครงสร้างของวงจรกรอสโอ เวอร์ที่ได้ทำการลดความซับซ้อนโดยนำเอาโครงสร้างของวงจรกรอสโอเวอร์จากวงจรทุกย่าน ความถี่ต่อขนานกันแทนวงจรกรอง *H*_{LPF}(z) และ *H*_{HPF}(z) ในส่วนของวงจรที่ non causal



รูปที่ 4.18 การนำเอาวงจรกรองเรซิดิวซ์มาเพิ่มให้กับวงจรครอสโอเวอร์เน็ตเวอร์ค



รูปที่ 4.19 วงจรครอส โอเวอร์เน็ตเวอร์คที่ใช้ โครงสร้างจากวงจร กรองทุกย่านความถี่ผ่าน

ในขั้นตอนการจำลองด้วยโปรแกรมตามรูปที่ 4.19 จะกำหนดคุณลักษณะต่าง ๆ ไว้ดังนี้กือ

- วงจรกรองต้นแบบเป็น 3rd Elliptic Low Pass Filter
- จุดตัดกวามถี่ ω_{n} = 0.136 (3000 7000) เฮิรซ์ท
- ริบเปิ้ลในย่านความถี่ผ่านเท่ากับ 0.04 เคซิเบล
- ค่าลดทอนในช่วงความถี่หยุดเท่ากับ 20 เคซิเบล

ซึ่งผลที่ได้จากการจำลองด้วยโปรแกรมในรูปที่ 4.20 แสดงตำแหน่งของโพลและซีโร ทั้งหมดของระบบซึ่งเมื่อเทียบกับต้นแบบที่ออกแบบไว้ในหัวข้อที่ผ่านมาจะเห็นได้ว่าระบบ ทั้งหมดประกอบด้วยวงจรกรองแบบ causal (ตำเหน่งของโพลและซีโรที่อยู่ใน Unit circle) และ วงจรกรองแบบ non causal (ตำเหน่งของโพลที่อยู่ใน unit circle และซีโรที่อยู่ใน unit circle) ต่อ อนุกรมกันอยู่



รูปที่ 4.20 ตำแหน่งของโพลและซีโรทั้งหมดของระบบ

เมื่อพิจารณาถึงผลตอบสนองของขนาดต่อความถี่จะเห็นได้ว่าระบบที่นำเสนอนั้นมีผลการ ตอบสนองของขนาดต่อความถี่ในช่วงแถบความถี่หยุดดีกว่าต้นแบบไว้ถึงสองเท่าและมีสโลปที่ชัน มากกว่าอันเนื่องมาจากโครงสร้างที่ได้ออกแบบไว้ซึ่งเป็นคุณลักษณะที่ต้องการในการออกแบบ กรอสโอเวอร์เน็ตเวอร์กดังแสดงไว้ในรูปที่ 4.21



รูปที่ 4.21 ผลตอบสนองขนาคต่อความถี่ต้นแบบ (เส้นบาง) และระบบที่นำเสนอ (เส้นทึบ)

จากรูปที่ 4.22 แสดงถึงผลรวมทางขนาดต่อความถี่ตลอดย่านจะเห็นได้ว่ามีค่าคงที่ตลอด ย่านความถี่ (Flat) ซึ่งได้จากคุณสมบัติจากโครงสร้างของ Two parallel All-pass functions และรูปที่ 4.23 แสดงถึงรายละเอียดเฉพาะผลตอบสนองของขนาดซึ่งจะเห็นว่าริบเปิ้ลในช่วงความถี่ผ่านนั้น จะเพิ่มขึ้นจากเดิมสองเท่าเนื่องจากผลของระบบที่นำเสนอ



รูปที่ 4.22 ผลรวมทางขนาคต่อความถี่ตลอดย่านความถึ่



รูปที่ 4.23 รายละเอียดเฉพาะริบเปิ้ลของผลตอบสนองของขนาดในช่วงความถี่ผ่านจากรูป 4.22

จากรูปที่ 4.24 และ รูปที่ 4.25 แสดงถึงผลรวมของกรุ๊ปดีเลย์ของวงจรกรองความถี่ต่ำ (เส้น ทึบ) ซึ่งเกิดจากผลรวมของกรุ๊ปดีเลย์ของวงจรกรองแบบ causal (เส้นจุด) และวงจรกรองแบบ non causal (เส้นขีด) ที่ต่อคาสเกดกันอยู่ทั้งวงจรกรองความถี่ต่ำและความถี่สูง ซึ่งจะเห็นได้ว่าผลรวม ของกรุ๊ปดีเลย์รวมทั้งหมดนั้นมีลักษณะราบเรียบ (flat) เช่นเดียวกับผลตอบสนองทางเฟสต่อความถี่ ดังแสดงในรูปที่ 4.26 และ รูปที่ 4.27



รูปที่3.24 ผลรวมของกรุ๊ปคีเลย์ของวงจรกรองความถี่ต่ำ (เส้นทึบ) กรุ๊ปคีเลย์ของวงจรกรองแบบ causal (เส้นจุค) และวงจรกรองแบบ non causal (เส้นขีค)



รูปที่ 4.25 ผลรวมของกรุ๊ปดีเลย์ของวงจรกรองความถี่สูง (เส้นทึบ) กรุ๊ปดีเลย์ของวงจรกรองแบบ causal (เส้นจุค) และวงจรกรองแบบ non causal (เส้นขีค)



รูปที่ 4.26 ผลรวมของเฟสต่อความถี่ของวงจรกรองความถี่ต่ำ (เส้นทึบ) ซึ่งเกิดจากผลตอบสนองเฟส ต่อความถี่ของวงจรกรองแบบ causal (เส้นจุด) และวงจรกรองแบบnon causal (เส้นขีด)



ร**ูปที่ 4.27** ผลรวมของเฟสต่อความถี่ของวงจรกรองความถี่สูง (เส้นทึบ) ซึ่งเกิดจากผลตอบสนองเฟส ต่อความถี่ของวงจรกรองแบบcausal (เส้นจุด) และวงจรกรองแบบnon causal (เส้นขีด)

เมื่อนำผลการทคลองคังกล่าวเทียบกับงานวิจัยของ Linkwitz [4.2] คังรูปที่ 4.28 ซึ่งจะเห็น ว่าผลตอบสนองทางขนาคต่อความถี่ที่ออกแบบนั้นมีผลรวมทางขนาคราบเรียบเช่นกันแต่งานวิจัย ของ Linkwitz จะมีส โลปความชันที่น้อยกว่า และเมื่อเทียบกับงานวิจัยของ Gacia [4.1] ซึ่งใช้วงจร กรองอันคับ 8 ซึ่งผลที่ได้ก็จะมีส โลปความชันที่น้อยกว่าเช่นกันคังแสคงในรูปที่ 4.29



รูปที่ 4.28 ผลการตอบสนองทางขนาคต่อความถี่เมื่อเทียบกับงานวิจัยของ Linkwitz



รูปที่ 4.29 ผลการตอบสนองทางขนาดต่อความถี่ เมื่อเทียบกับงานวิจัยของ Gacia

4.8 บทสรุป

ในบทนี้ได้กล่าวถึงวงจรครอส โอเวอร์เน็ตเวอร์กแบบสองทางที่สร้างจากวงจรกรองทุก ย่านความถี่ผ่านตลอดซึ่งโครงสร้างดังกล่าวมีผลต่อการปัดค่าสัมประสิทธิ์น้อยมากซึ่งเหมาะกับการ นำไปสร้างจริงรวมไปจนถึงการออกแบบครอสโอเวอร์ที่ให้เฟสเชิงเส้นด้วยวิธีการนำเอาวงจรกรอง ความถี่แบบ non causal และcausal ต่อขนานกัน มีผลให้ผลตอบสนองเฟสเป็นเชิงเส้น สโลปจุดตัด ความถี่มีความชันเพิ่มขึ้นสองเท่า ซึ่งเป็นคุณสมบัติในการออกแบบครอสโอเวอร์เน็ตเวอร์กที่ดี