

บทที่ 1

บทนำ

1.1ความเป็นมาและความสำคัญของปัญหา

ในระบบเล่นสัญญาณเสียงกลับคืน (reproduction of audio signal) สำหรับระบบเสียงไฮไฟจะเป็นการสร้างสัญญาณไฟฟ้าที่ถูกบันทึกเก็บไว้ในรูปแบบต่าง ๆ ทั้งในสื่อที่ใช้สัญญาณต่อเนื่อง เช่น tape deck, turn table การกระจายเสียงระบบ FM stereo และในสื่อที่ใช้สัญญาณดิจิทัลทั้งที่มีการบีบอัดและไม่บีบอัดสัญญาณ เช่น DAT (Digital audio tape) CD (compact disc) Laser disc และ SACD (super audio compact disc) เป็นต้น และเมื่อเราได้สัญญาณเสียงกลับคืนมาแล้วจะต้องมีการขยายสัญญาณดังกล่าวและส่งต่อไปยังระบบขับสัญญาณเสียง ซึ่งในการขยายสัญญาณย่านความถี่เสียง (Audio band) ในช่วงความถี่ 20 Hz - 20 KHz นั้นภาคขยายสัญญาณย่านความถี่เสียงสามารถปรับปรุงให้มีผลตอบสนองความถี่ให้มีขนาดของอัตราขยายคงที่ตลอดย่านความถี่ได้ แต่ในระบบไฮไฟ (Hi-Fidelity) เมื่อสัญญาณสเตอริโอ (หรือระบบกระจายเสียงรอบทิศทาง) ส่งสัญญาณมายังตัวขับสัญญาณเสียง (speaker system) โดยพื้นฐานลำโพงหนึ่งตัวที่ทำหน้าที่แปลงสัญญาณไฟฟ้าเป็นสัญญาณเสียงนั้นจะมีผลตอบสนองความถี่ที่จำกัดเนื่องจากโครงสร้างจะไม่สามารถตอบสนองความถี่ได้ตลอดย่านความถี่เสียง ดังนั้นในการแก้ปัญหาดังกล่าวจึงจำเป็นต้องใช้ลำโพงมากกว่า 1 ตัว (หลาย ๆ ตัว) มาต่อรวมกัน เช่น ระบบขับสัญญาณเสียงแบบ 2 ทางจะประกอบด้วยตัวขับ สัญญาณเสียงความถี่ต่ำ (เสียงทุ้ม) เรียกว่าวูฟเฟอร์ และตัวขับสัญญาณเสียงแหลม (เสียงสูง) เรียกว่า ทวิเตอร์ ซึ่งในการที่จะให้ลำโพงแต่ละตัวทำงานได้อย่างมีประสิทธิภาพดีนั้น จำเป็นต้องมีการแบ่งความถี่เพื่อแยกสัญญาณออกเป็นช่วง ๆ เพื่อป้อนเข้าลำโพงแต่ละตัว ซึ่งเราเรียกกังวลนี้ว่า วงจรครอสโอเวอร์เน็ตเวิร์ค

1.2 จุดมุ่งหมายและวัตถุประสงค์ของการศึกษา

วิทยานิพนธ์นี้เป็นการเสนอการออกแบบและการสร้างวงจรดิจิทัลครอสโอเวอร์เน็ตเวิร์คแบบสองทางสำหรับย่านความถี่เสียงบนชิป FPGA (Field Programmable Gate Arrays) โดยทำการสร้างโดยใช้โครงสร้างของวงจรกรองความถี่แบบ IIR (Infinite Impulse Response) ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ ซึ่งโครงสร้างดังกล่าวจะมีข้อดีคือ มีผลตอบสนองทางเฟสต่อความถี่เป็นเชิงเส้น ผลตอบสนองกรุปดีเลยมีลักษณะราบเรียบและมีความชันในช่วงทรานซิชันแบนด์ที่สูงและยิ่งไปกว่านั้น ผลรวมทางขนาดต่อความถี่ของวงจรความถี่ที่นำเสนอมีค่าคงที่ตลอดย่านความถี่ ซึ่งตรงกับคุณสมบัติของ all-pass function ของครอสโอเวอร์เน็ตเวิร์ค ซึ่งเป็นข้อพิจารณาหลักและ

เป็นประเด็นอันหนึ่งที่สำคัญมากในการออกแบบวงจรครอสโอเวอร์เน็ตเวิร์ค ซึ่งวัตถุประสงค์ของการวิจัยมีดังนี้

1. เพื่อศึกษาการทำงานของดิจิทัลครอสโอเวอร์เน็ตเวิร์ค
2. เพื่อพัฒนาสร้างดิจิทัลครอสโอเวอร์เน็ตเวิร์คให้มีโครงสร้างขนาดเล็ก ซึ่งทำให้ใช้พื้นที่ในการสร้างน้อย ทำให้การสร้างสามารถทำได้ง่ายและสามารถผลิตอุปกรณ์นี้ได้ ในราคาถูก
3. พัฒนาสร้างดิจิทัลครอสโอเวอร์เน็ตเวิร์ค นี้ให้เป็นต้นแบบสำหรับงานที่เกี่ยวข้องกับระบบเสียง
4. สามารถนำวงจรดิจิทัลฟิลเตอร์นี้ไปประยุกต์ใช้งานในระบบงานประเภทอื่น ๆ ได้

1.3 ขอบเขตการวิจัย

วิทยานิพนธ์นี้เป็นการเสนอการออกแบบและการสร้างวงจรดิจิทัลครอสโอเวอร์เน็ตเวิร์คแบบสองทางสำหรับย่านความถี่เสียงบนชิป FPGA (Field Programmable Gate Arrays) โดยใช้โครงสร้างของวงจรกรองความถี่แบบ IIR ที่มีเฟสเป็นเชิงเส้นอย่างสมบูรณ์ ซึ่งในการสร้างวงจรดังกล่าวบน FPGA นั้นได้นำเสนอการออกแบบวงจรกลับสัญญาณในเวลาจริง (Real-time time reversal) ขนาดความยาว L sample และภาคหน่วงเวลา (Delay) ซึ่งใช้หน่วยความจำมาออกแบบแทนชิปรีจิสเตอร์ซึ่งทำให้มีพื้นที่ในการออกแบบลดลง และในส่วนของวงจรกรองความถี่ IIR นั้น ใช้วิธีการประมวลผลแบบ DA (Distributed Arithmetic structure) ซึ่งการประมวลผลด้วยวิธีการดังกล่าวนี้จะเป็นวิธีที่หลีกเลี่ยงวิธีการคูณโดยตรง แต่จะนำเอาวิธีการเปิดตารางแทน (Look-up table) ซึ่งจะมีข้อดีคือทำให้ได้ความเร็วในการประมวลผลที่สูงขึ้น

1.4 ขั้นตอนของการวิจัย

ในการวิจัยออกแบบสร้างวงจรครอสโอเวอร์เน็ตเวิร์คแบบสองทางสำหรับย่านความถี่เสียงที่ให้ผลรวมทางขนาดต่อความถี่ราบเรียบตลอดย่านความถี่โดยมีขั้นตอนต่าง ๆ ของการวิจัยกำหนดไว้ตามลำดับดังนี้

1. ศึกษางานวิจัยที่มีลักษณะงานที่ใกล้เคียงกับวิทยานิพนธ์นี้ทั้งวิธีการออกแบบวงจรกรองและวิธีการที่จะสร้างจริง
2. ทดลองออกแบบวงจรครอสโอเวอร์เน็ตเวิร์คด้วยโปรแกรม MATLAB เพื่อศึกษาถึงลักษณะโครงสร้างที่จะนำไปสร้างจริง

3. นำผลที่ได้จากพัฒนามาออกแบบด้วยภาษาฮาร์ดแวร์ และตรวจสอบความถูกต้อง โดยทำการจำลองการทำงานในระดับพฤติกรรม (Behavior Simulations)
4. สังเคราะห์ (Synthesis) เป็นวงจรระดับเกต และตรวจสอบความถูกต้องโดยทำการจำลองการทำงานในระดับฟังก์ชัน (Functional Simulation)
5. วางอุปกรณ์และการเชื่อมต่อสัญญาณ และตรวจสอบความถูกต้องโดยทำการจำลองการทำงานระดับฐานเวลา (Timing Simulation)
6. นำซอฟต์แวร์ ที่ได้จากขั้นตอนที่แล้วโปรแกรมลงบน FPGA และตรวจสอบความถูกต้องในวงจร (Circuit testing) และทดสอบประสิทธิภาพ

1.5 รายละเอียดวิทยานิพนธ์

ในวิทยานิพนธ์นี้ได้แบ่งเนื้อหาออกเป็นทั้งหมด 6 บท โดยบทที่ 1 เป็นการกล่าวถึงความ เป็นมาและความสำคัญของปัญหา วัตถุประสงค์การทำวิจัย ขอบเขตการวิจัย และขั้นตอนของการ วิจัย

บทที่ 2 กล่าวถึง พื้นฐานการประมวลผลสัญญาณ โครงสร้างของตัวประมวลผลสัญญาณ เชนเลข ตัวแปรที่ใช้ในการแปลงระบบอนาลอกไปเป็นระบบเชิงเลข เงื่อนไขสำคัญต่าง ๆ ที่ใช้ในการ พิจารณาคูสมบัติของระบบเชิงเลข และหลักการที่ใช้ในการสร้างวงจรกรองเชิงเลขสำหรับ งานวิจัยนี้

บทที่ 3 กล่าวถึงเทคโนโลยีการออกแบบวงจรรวมแบบดิจิทัล โครงสร้างพื้นฐานของ อุปกรณ์เอฟพีจีเอ สถาปัตยกรรมเอฟพีจีเอ Xilinx Spartan III ตลอดจนเทคนิควิธีการการออกแบบ และติดตั้งวงจรดิจิทัลบนเอฟพีจีเอ ประวัติความเป็นมาและโครงสร้างของภาษาเวรลอค

บทที่ 4 กล่าวถึงคุณสมบัติของวงจรครอสโอเวอร์เน็ตเวิร์ค โครงสร้างของวงจรกรอง ความถี่แบบ all-pass วงจรครอสโอเวอร์เน็ตเวิร์คจากวงจรกรองทุกความถี่ผ่านต่อขนาน 2 วงจร วงจรกรองความถี่แบบ IIR ที่ให้ผลการตอบสนองทางเฟสเป็นเชิงเส้น

บทที่ 5 กล่าวถึงวิธีการออกแบบวงจรครอสโอเวอร์เน็ตเวิร์คและทดสอบการทำงาน ผล การใช้อุปกรณ์ภายในเอฟพีจีเอ ความเร็วการทำงานและความถี่สูงสุดที่สามารถทำงานได้ และผล การทดสอบการจำลองการทำงาน ผลการทดสอบชุดลอจิกในวงจร (Circuit testing) ใช้งานจริง และการวิเคราะห์ผลการทดสอบ

ส่วนบทสุดท้ายเป็นการสรุปผลการวิจัย ปัญหาและอุปสรรคในการวิจัย และข้อเสนอแนะ ในการพัฒนาสร้างดิจิทัลครอสโอเวอร์เน็ตเวิร์คต่อไป