

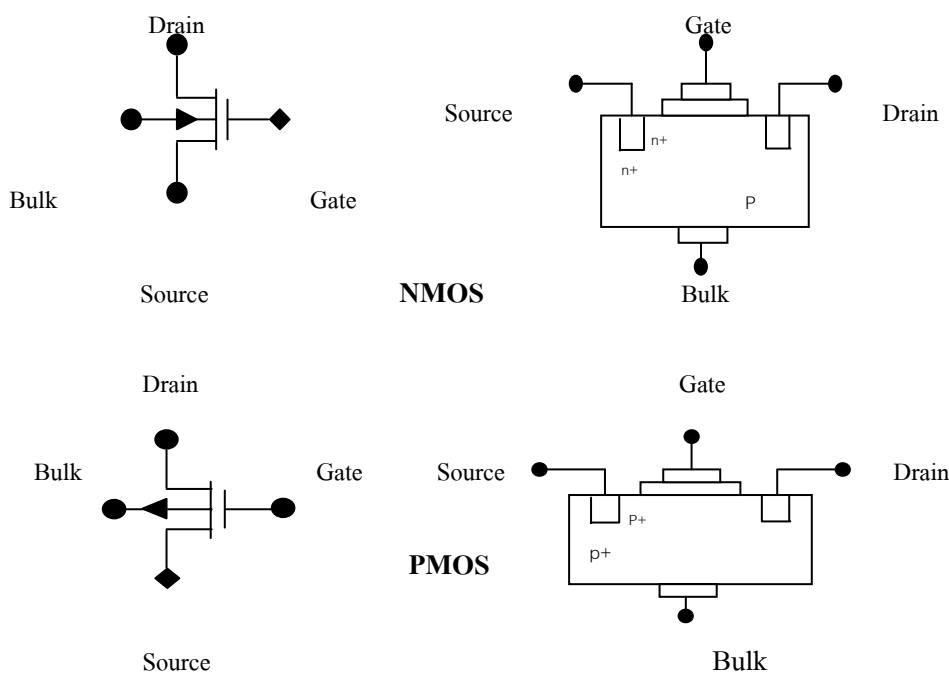
บทที่ 2

ทฤษฎีและหลักการที่เกี่ยวข้อง

2.1 หลักการออกแบบในส่วนกำเนิดสัญญาณ

ในส่วนของการสร้างสัญญาณที่จะใช้สำหรับส่งผ่านเข้าไปใน FRP Hot Stick นั้นใช้วงจรอิเล็กทรอนิกส์สร้างสัญญาณขึ้นมา และในวงจรดังกล่าวนี้ จะประกอบด้วยแผงวงจรรวมซึ่งเป็น CMOS คือ IC # CD4016B และ IC # MC14013B MC14013B Dual Type D Flip-Flop

โดยจะได้กล่าวถึงทฤษฎีพื้นฐานต่างๆที่เกี่ยวกับ CMOS และ Flip-Flop ซึ่งเกี่ยวข้องกับ IC ที่นำมาใช้งานในวงจรรวม ทั้งแสดงคุณสมบัติ และ ข้อมูลจำเพาะของ แผงวงจรรวมทั้งหมด ที่นำมาใช้งาน มอสมทรานซิสเตอร์ (MOS Transistor) เป็นสิ่งประดิษฐ์สารกึ่งตัวนำชนิดหนึ่งในตระกูลของสิ่งประดิษฐ์สารกึ่งตัวนำประเภทผล ของสนามไฟฟ้า (Field Effect Devices) ซึ่งมีลักษณะเด่นคือมีความต้องการพลังงานในขณะใช้งานต่ำ แต่มีประสิทธิภาพในการทำงานสูงเมื่อเทียบกับสิ่งประดิษฐ์สารกึ่งตัวนำประเภทอื่นๆ โดยที่มีลักษณะการใช้งานแบบเดียวกัน จึงทำให้มอสมทรานซิสเตอร์ มักเป็นที่นิยมใช้งานกันทั่วไป โดยเฉพาะในวงจรที่มีความต้องการใช้พลังงานต่ำๆ หรือในโครงสร้างของวงจรรวม (Integrated Circuit) ที่มีจำนวนตัวประกอบ (Component) มากๆ เช่น ไอซี ระดับ LSI และ VLSI ทั่วๆไป เป็นต้น



รูปที่ 2.1 แสดงสัญลักษณ์ทางวงจรและลักษณะ โครงสร้างของ MOS Transistor

จากรูปที่ 2.1 แสดงถึงโครงสร้างของสัญลักษณ์มอสทรานซิสเตอร์ และภาพตัดขวางแสดงโครงสร้างของมอสทรานซิสเตอร์ทั่วไป ประกอบด้วย 3 ส่วนคือ ส่วนเดรน (Drain region: D) ส่วนเกต (Gate region: G) และซอร์ส (Source region: S) ที่ส่วนซอร์ส เป็นบริเวณของสารกึ่งตัวนำที่ต่างชนิด (Different type) กับฐานรอง (Substrate) ทำหน้าที่เป็นแหล่งจ่ายประจุพาหะที่ทำให้เกิดกระแสไฟฟ้าของมอส (I_{ds}) ส่วนเดรนเป็นอีกบริเวณหนึ่งของสารกึ่งตัวนำที่ต่างชนิดกับฐานรอง แต่เป็นสารกึ่งตัวนำชนิดเดียวกันกับส่วนซอร์ส ทำหน้าที่เป็นทางออกไปสู่วงจรภายนอกของประจุพาหะที่มานำมาจากส่วนซอร์ส ส่วนเกตเป็นบริเวณที่เชื่อมอยู่กับ ระหว่างส่วนเดรนกับส่วนซอร์สมีโครงสร้างทั่วไป ประกอบด้วยชั้นบนสุดที่เป็นโลหะ (Metal) ตัวนำ ชั้นรองลงมาจะเป็นพวกฉนวนได้แก่จำพวกออกไซด์ (Oxide) ของสารกึ่งตัวนำที่ใช้งาน และชั้นล่างสุดเป็นสารกึ่งตัวนำ (Semiconductor) ซึ่งจะใช้เป็นฐานรองด้วยส่วนเกตนี้ จะทำหน้าที่เป็นส่วนควบคุมปริมาณประจุพาหะที่เคลื่อนจากส่วนซอร์ส ไปยังส่วนเดรนตามต้องการ จากลักษณะโครงสร้างดังกล่าวนี้ ซึ่งบริเวณส่วนเกตประกอบด้วย Metal - Oxide Semiconductor นี้ จึงเรียกทรานซิสเตอร์ ชนิดนี้ว่า มอสทรานซิสเตอร์ และจะเป็นได้ว่ากระแสที่ไหลผ่านส่วนเกตนี้ไปได้้น้อยมากๆ เนื่องจากมีชั้นฉนวน ป้องกันอยู่นั่นเอง ดังนั้นในขณะที่ใช้งานส่วนเกต จึงต้องการเพียงแหล่งจ่ายความต่างศักย์เท่านั้น จึงไม่ต้องการแหล่งจ่ายกระแสเลย จึงทำให้มอสทรานซิสเตอร์ มีความต้องการพลังงานในขณะที่ใช้งาน (Power Consumption) ต่ำนั่นเอง สำหรับส่วนเดรนและส่วนซอร์ส นั้นโดยปกติแล้วจะมีโครงสร้างเหมือนกันทุกประการ ซึ่งสามารถใช้สลับกันเป็นคุณสมบัติพิเศษ อีกประการหนึ่งของมอสทรานซิสเตอร์ เพื่อความสะดวกในการใช้งานจึงสร้างให้ส่วนซอร์สเชื่อมต่อกับ ส่วนของฐานรองกับซอร์ส (S) หรือละเว้นไม่เขียนขาของฐานรองเลยโดยให้เข้าใจเองว่าส่วนของฐานรองต่ออยู่กับส่วนซอร์สดังกล่าวมอสทรานซิสเตอร์แบ่งเป็น 2 ชนิดตามประจุไฟฟ้าที่เกิด ดังนี้

1. PMOS p-channel MOS ซึ่งมีการเคลื่อนที่ของประจุบวกหรือโฮล (hole) จึงกำหนดให้ส่วน D และ S เป็นสาร กึ่งตัวนำชนิดพี (p-type semiconductor) ดังนั้นถ้ากระแสจะเคลื่อนที่ระหว่าง D และ S ได้นั้นบริเวณ ช่องทางเดินกระแส จะต้องมีความเป็นสารกึ่งตัวนำชนิดพี

2. NMOS หรือ n-channel MOS ซึ่งมีการเคลื่อนที่ของประจุลบ หรืออิเล็กตรอน (electron) จึงกำหนดให้ส่วน D และ S เป็นสารกึ่งตัวนำชนิดเอ็น (n-type semiconductor) ดังนั้นถ้ากระแสอิเล็กตรอนจะเคลื่อนที่ระหว่าง D และ S ได้บริเวณ ช่องทางเดินกระแสจะต้องมีความเป็นสารกึ่งตัวนำชนิดเอ็น

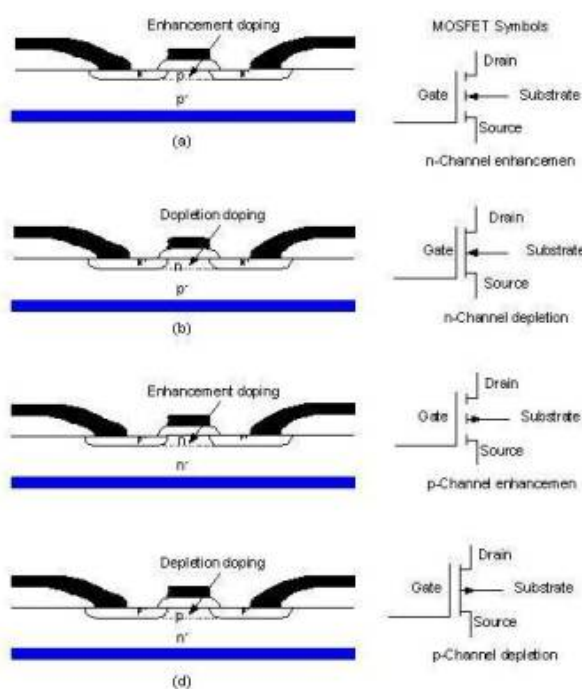
การแบ่งมอสทรานซิสเตอร์ ตามลักษณะของการควบคุมปริมาณประจุพาหะ มี 4 แบบคือ

1. เอ็นแชนเนล เอ็นฮานซ์เมนต์โหมด มอสทรานซิสเตอร์ (n-channel enhancement mode MOS transistor) หมายถึง เอ็นแชนเนลมอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบอัสที่เกตมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นชนิดพีในขณะที่ใช้งานจึงจำเป็นต้องเหนี่ยวนำให้สารกึ่งตัวนำ ชนิด พี บริเวณช่องทางเดินกระแสเปลี่ยนเป็นสารกึ่งตัวนำชนิดเอ็น ก่อนโดยการใช้ศักดาที่เกตเป็นบวก

2. เอ็น แชนแนล ดีพลีชัน โหมด มอสทรานซิสเตอร์ (n-channel depletion mode MOS transistor) หมายถึง เอ็นแชนแนลมอสทรานซิสเตอร์ที่อยู่ในสภาวะปกติก่อนให้ไบอัสที่เกต มีสารกึ่งตัวนำ ในบริเวณช่องทางเดินกระแสชนิดเอ็น ทำให้เกิดเชื่อมต่อเนื้อสารกึ่งตัวนำระหว่างส่วนซอสกับส่วนเดรน อันเป็นผลให้เกิดกระแสครีฟท์นี้ จึงสามารถทำให้ทั้งในทางที่ทำให้ค่าปริมาณกระแสครีฟท์เพิ่มขึ้น โดยการให้ศักดาไฟฟ้าที่เกตเป็นลบเมื่อเทียบกับฐานรอง

3. พีแชนแนล เอ็นฮานซ์เมนต์ โหมด มอสทรานซิสเตอร์ (p-channel enhancement mode MOS transistor) หมายถึง พีแชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะก่อนให้ไบอัสที่เกตมีสารกึ่งตัวนำในบริเวณช่องทางเดินกระแสเป็นเอ็น ดังนั้นในขณะที่ใช้งานจึงควบคุมปริมาณกระแสให้ไหลมากขึ้นได้ โดยการให้ศักดาที่เกตเป็นลบเมื่อเทียบกับฐานรอง เท่านั้น

4. พีแชนแนล ดีพลีชัน โหมด มอสทรานซิสเตอร์ (p-channel depletion mode MOS transistor) หมายถึง พีแชนแนล มอสทรานซิสเตอร์ ที่ในสภาวะปกติก่อนให้ไบอัสที่เกตมีสารกึ่งตัวนำในบริเวณช่องทางเดินของกระแสเป็นชนิดพี ดังนั้นในทำนองเดียวกันกับกลุ่มเอ็นแชนแนล ดีพลีชันมอสทรานซิสเตอร์ ปริมาณของค่ากระแสครีฟท์ จะถูกควบคุมให้ไหลมากขึ้นได้โดยการให้ศักดาไฟฟ้าที่เกตเป็นลบเมื่อเทียบกับฐานรอง หรือควบคุมให้ปริมาณกระแสครีฟท์ให้น้อยลงโดยการให้ศักดา ไฟฟ้าที่เกตเป็นบวก



รูปที่ 2.2 แสดงลักษณะ โครงสร้างและสัญลักษณ์ของมอสทรานซิสเตอร์ทั้ง 4 แบบ

เมื่อให้ไบอัสเหมาะสมกับส่วนต่างๆ ของมอสทรานซิสเตอร์ แล้วประจุพาหะจากส่วนซอสจะเคลื่อนผ่านช่องทางเดิน กระแส (Channel) ในส่วนเกต (ซึ่งเป็นส่วนหนึ่งของฐานรองที่อยู่ใกล้ๆ กับผิวสัมผัสระหว่างออกไซด์ ส่วนเกตกับ ฐานรอง ที่เกิดการเปลี่ยนแปลงชนิด ของสารกึ่ง

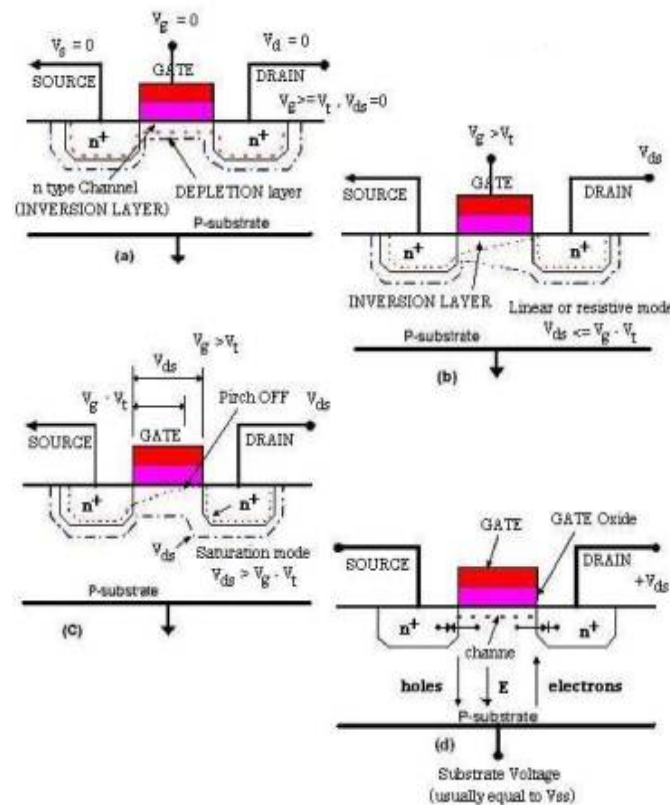
ตัวนำไปเป็นชนิดเดียวกับสารกึ่งตัวนำ ส่วนเดรน และส่วนซอสแล้ว ไปยังส่วนเดรน การเคลื่อนที่ของประจุพาหะดังกล่าว เกิดจากสนามไฟฟ้าที่ตกคร่อมจากส่วนซอส ถึงส่วนเดรน เนื่องมาจากความต่างศักย์ระหว่างส่วนทั้งสองนั้น ดังนั้น กระแสดังกล่าวจึงเป็นกระแสครีฟท์ ซึ่งจะขึ้นอยู่กับสนามไฟฟ้าที่ตกคร่อมนั้น โดยที่ขนาดของสนามไฟฟ้ดังกล่าว จะขึ้นอยู่กับขนาดของความต่างศักย์ และระยะห่างระหว่างส่วนเดรนกับส่วนซอสนั่นเอง กระแส ครีฟท์ที่เกิดขึ้นนี้ จะถูกประมาณการว่า เกิดจากการเคลื่อนที่ของประจุพาหะส่วนมากที่มีอยู่ในสารกึ่งตัวนำชนิดนั้นเพียงชนิดเดียว ด้วยเหตุนี้ มอสทรานซิสเตอร์จึงถูกเรียกว่า ยูนิโพลาร์ทรานซิสเตอร์ (Unipolar Transistor) และเนื่องจากประจุพาหะส่วนมาก ในสารกึ่งตัวนำมีเพียง 2 ชนิด คือ ประจุลบที่อยู่ในสารกึ่งตัวนำชนิดเอ็นและประจุบวกที่อยู่ในสารกึ่งตัวนำชนิดพี ดังนั้นจึงอาจทำให้มีการแบ่งมอสทรานซิสเตอร์ตามชนิดของประจุพาหะที่ทำให้เกิดกระแส โดยการพิจารณาที่ชนิดของประจุพาหะที่บริเวณ ช่องทางเดินกระแสในขณะที่เกิดกระแสครีฟท์ ได้เป็น 2 ชนิด คือ เอ็นแชลแนล มอสทรานซิสเตอร์ และพีแชลแนล มอสทรานซิสเตอร์ ดังที่ได้กล่าวมาแล้ว

2.2 Basic CMOS Design

CMOS (complementary MOS) ภายในวงจรประกอบไปด้วยทรานซิสเตอร์แบบ MOS ชนิดที่ทำงานโดยอาศัยประจุบวก ประกอบกับทรานซิสเตอร์แบบ MOS ที่ทำงานโดยอาศัยประจุลบ วงจร CMOS กินกำลังไฟน้อยมากเนื่องจากกระแสไหลผ่านทรานซิสเตอร์ NMOS กับ PMOS แทบไม่มี

NMOS สร้างโดยการแพร่สารเจือชนิด n ให้มีความหนาแน่นสูงจนเป็น n^+ ลงบน substrate ที่เป็นสาร p เกิดเป็นบริเวณ ที่เรียกว่า source และ drain ตามลำดับ บริเวณแคบๆ ที่อยู่ระหว่าง source และ drain เรียกว่า channel เหนือ channel ขึ้นไปเป็นส่วนที่เรียกว่า gate ประกอบด้วย ชั้นบางๆ ของ gate oxide ที่สร้างจาก SiO_2 และชั้นของ polysilicon ที่สร้างจาก polycrystalline silicon

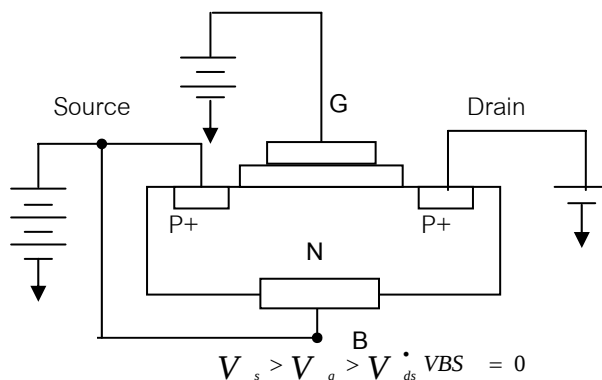
ในรูปที่ 2.3 จะแสดงถึงสภาพปกติของมอสทรานซิสเตอร์ที่กำลังพิจารณา ในขณะที่สารกึ่งตัวนำบริเวณช่องทางเดินกระแสเป็นชนิดพี ทำให้ส่วน S (source) กับ D (Drain) แยกออกจากกันทางไฟฟ้า ขณะที่ $V_g = 0$ ถึงแม้ว่าจะมีความต่างศักย์ไฟฟ้าเกิดขึ้นระหว่าง D กับ S ($V_{ds} > 0$) ประจุพาหะส่วนมากก็จะเคลื่อนที่จาก S ไป D ไม่ได้ ก็จะไม่มีการแสไหลจาก D ไป S เพราะว่า ที่รอยต่อ channel กับ D และ channel กับ S จะเหมือน diode ที่ต่อ reverse bias อยู่เราเรียก MOS ตอนนี้อยู่ในสภาวะ OFF หรือ อยู่ใน cut off region นั่นคือกระแส $I_{ds} = 0$ ต่อมาเมื่อป้อน $V_g > 0$ จะทำให้เกิดสนามไฟฟ้ามีทิศในแนวตั้งจาก gate ไปยัง substrate เนื่องจาก gate oxide เป็น insulator ดังนั้น จะไม่มีการแสไหลจาก gate ลงมา substrate แต่ผลจากสนามไฟฟ้าจะทำให้ประจุบวก (hole) ในบริเวณ channel ถูกผลักลงไปยังล่าง และ



รูปที่ 2.3 แสดง NMOS ที่สภาวะต่างๆ โดยที่ B หรือ Substrate ต่อลง GND

ประจุลบ (electron) ถูกดึงขึ้นมาสะสม หาก V_g มีค่าสูงพอถึงค่าหนึ่ง จะทำให้ channel ซึ่งเดิมเป็น p-type เปลี่ยนไปเป็น n-type ทำให้กระแสไหลจาก drain ไปยัง source ได้ ขณะนี้เองเราเรียกว่า เกิด inversion layer ในบริเวณ channel ค่าของ V_z ที่ทำให้เกิดสภาวะดังกล่าว เรียกว่า threshold voltage หรือ V_g ดังนั้น กล่าวได้ว่า NMOS จะ on เมื่อ $V_g > V_z$ หรือ $V_g - V_z - V > 0$ เมื่อ NMOS อยู่ในสภาวะ on แล้วเราพบว่า การเพิ่มค่าของ V_{ds} จะส่งผลต่อรูปร่างและคุณสมบัติของ inversion layout กล่าวคือ ถ้า $V_{ds} = V_g - V_z$ inversion layer จะเชื่อม drain และ source ถึงกันและพบว่าค่าของกระแส I_{ds} จะขึ้นกับค่าของทั้ง V_g และ V_{ds} เรียก MOS ในสภาวะนี้ว่า อยู่ใน unsaturated region หรือ linear or resistive mode ถ้า $V_{ds} > V_g - V_z$ ผลของสนามไฟฟ้าในแนวนอนอันเนื่องมาจาก V_{ds} จะทำให้ inversion layer ไม่สามารถขยายมาถึง drain ได้ จะสุดแค่จุดที่เรียกว่า pinch off อย่างไรก็ตามการนำกระแสยังเกิดขึ้นได้แต่ค่ากระแส I_{ds} จะขึ้นกับค่า V_g เพียงอย่างเดียวไม่ขึ้นกับค่า V_{ds} อีกต่อไป เรียก MOS ในสภาวะนี้ว่า อยู่ใน saturation region สรุปได้ว่าถึงแม้จะเพิ่มแรงดัน V_{ds} ให้มากขึ้นอีก แต่ความต่างศักย์ไฟฟ้าระหว่างปลายทั้งสองของสารกึ่งตัวนำ บริเวณ ช่องทาง เดินกระแส ก็ยังคงมีค่าประมาณเท่าเดิม ดังนั้นกระแส I_{ds} จึงมีค่าคงที่ กราฟความสัมพันธ์ระหว่างกระแส I_{ds} กับแรงดัน V_{ds} ขึ้นตอนต่างๆ แสดงในรูปที่ 4 การทำงานของ PMOS ก็เป็นไปในลักษณะเช่นเดียวกับ NMOS แต่ว่าทุกอย่างจะกลับเป็นตรงกันข้าม กล่าวคือ PMOS จะมี drain และ source ที่เป็น p^+ และ substrate ที่เป็น n ค่า V_z ของ PMOS จะ

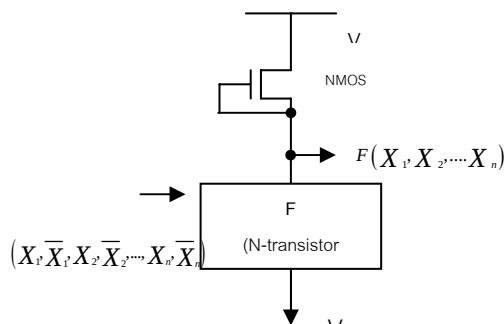
เป็นค่าลบและจะต้องป้อน V_g ให้มีค่าเป็นลบ มากกว่า V_z นั่นคือ $V_g - V_z < 0$ จึงจะทำให้ channel ซึ่งเป็น n-type เปลี่ยนเป็น p-type และ MOS อยู่ในสภาวะ on สักคาที่ source จะป้อนให้สูงกว่าที่ drain ดังนั้นกระแสจะไหลจาก source ไปหา drain



รูปที่ 2.4 การต่อสัปดาห์ MOS โดย substrate และ source จะต่อกันและต่อเข้ากับ Vdd

2.3 วงจรคอมบิเนชันลอจิกของเอ็นมอส (NMOS Combination Logic)

โครงสร้างของวงจรคอมบิเนชันแบบเอ็นมอสนี้จะประกอบด้วย 2 ส่วนสำคัญ คือส่วนแรกจะเป็นทรานซิสเตอร์เอ็นมอสแบบดีฟลิทชัน ซึ่งจะต่ออยู่กับ V_{dd} ทำหน้าที่เป็นเหมือนอุปกรณ์พูลอัพ (pull up) ส่วนที่สองจะเป็นกลุ่มของทรานซิสเตอร์เอ็นมอสแบบเอ็นฮานซ์เมนต์ ซึ่งต่อกันเป็นวงจรตามลักษณะของสมการลอจิก ที่ต้องการ ส่วนนี้จะต่อกับกราวด์ และทำหน้าที่เป็นอุปกรณ์พูลดาวน์ (pull down) ดังรูปที่ 2.5

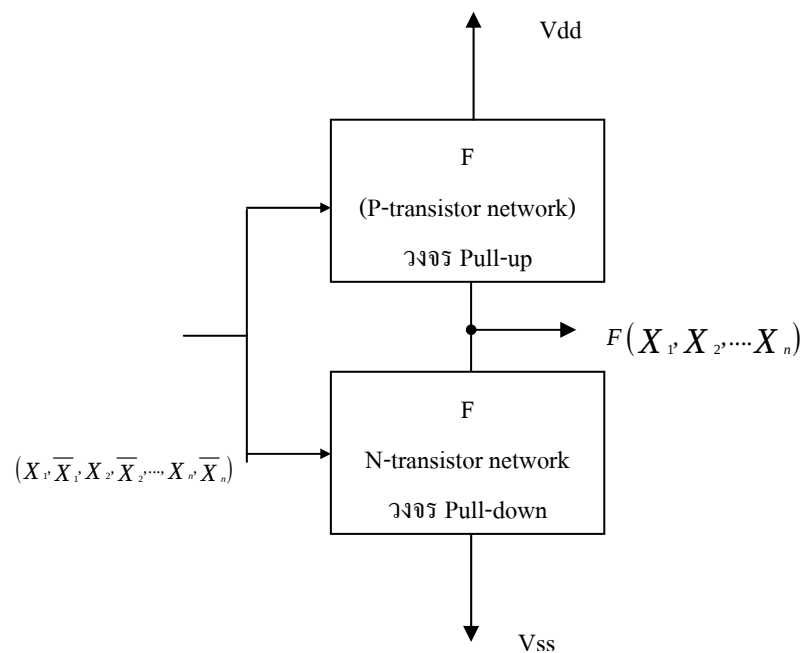


รูปที่ 2.5 โครงสร้างของวงจรคอมบิเนชันแบบเอ็นมอส

จากรูปที่ 2.5 ในส่วนของทรานซิสเตอร์เอ็นมอสแบบดีฟลิทชัน ทำตัวเสมือนเป็นตัวความต้านทานควบคุมการจ่ายกระแสไฟฟ้า ให้กับวงจร แต่ไม่ได้มีส่วนเกี่ยวข้องกับการควบคุมลอจิกของเอาต์พุตการควบคุมลอจิกของเอาต์พุตเป็นหน้าที่ของวงจร พูลดาวน์ ซึ่งจะ ต้อง ทำงานตามค่า ลอจิกของอินพุตที่เข้ามา ถ้าลอจิกของอินพุตทำให้กลุ่มวงจรนี้เปิดวงจร (Switch off) เอาต์พุตก็จะได้ลอจิก “1” แต่ถ้าลอจิกของอินพุต ทำให้กลุ่มวงจรนี้ปิดวงจร (switch on) เอาต์พุตก็จะได้ลอจิก “0” แทน ดังนั้นการจะสร้างวงจร คอมบิเนชันลอจิก สำหรับวงจรแบบเอ็นมอสในลักษณะนี้ เราจะได้ทำได้โดยการสร้างกลุ่มวงจรของทรานซิสเตอร์แบบ เอ็นมอสตามสมการลอจิกที่ต้องการ

2.4 วงจรคอมบิเนชันลอจิกของซีมอส (CMOS Combination Logic)

วงจรคอมบิเนชันแบบซีมอสจะใช้กลุ่มของวงจรทรานซิสเตอร์แบบพีมอสแบบเอ็นฮานซ์เมนต์ เป็นอุปกรณ์พูลอัพแทน ทรานซิสเตอร์เอ็นมอสแบบดีฟิสิฟิชั่นของวงจรคอมบิเนชัน แบบเอ็นมอส ดังนั้นการออกแบบจึงออกแบบทรานซิสเตอร์เอ็นมอส และพีมอส ที่ถูกควบคุมด้วยอินพุตตัวเดียวกัน มีการปิดเปิดไม่พร้อมกันในแต่ละค่าลอจิกของอินพุต ดังรูปที่ 6



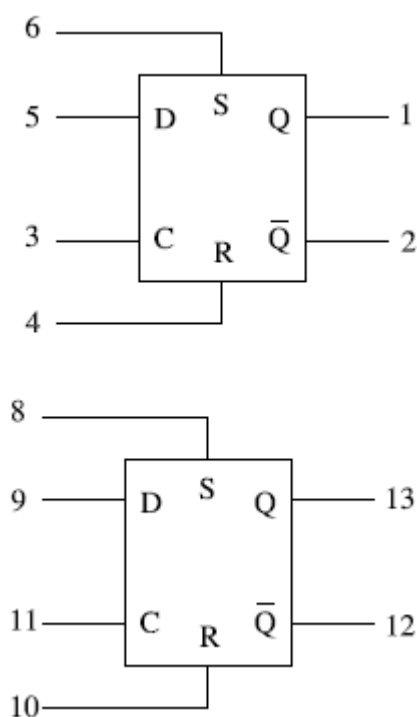
รูปที่ 2.6 CMOS Combination Logic Structure

ในกลุ่มวงจรทรานซิสเตอร์ เอ็นมอสเป็นอุปกรณ์พูลดาวน์ที่มีโครงสร้างตามที่กล่าวไว้ใน วงจรคอมบิเนชันลอจิกแบบเอ็นมอส สำหรับในกลุ่มวงจรของทรานซิสเตอร์ พีมอสเป็นอุปกรณ์ พูลอัพแสดงการหาโครงสร้างได้จากฟังก์ชัน $F = X + \overline{Y}$ จึงต้องออกแบบความสัมพันธ์ของวงจร พีมอสกับฟังก์ชันเอาต์พุตโดยที่ ความสัมพันธ์นั้นเกิดจากการที่เอ็นมอสทรานซิสเตอร์ กับพีมอสทรานซิสเตอร์ที่ถูกควบคุมด้วยอินพุตตัวเดียวกัน จะต้องไม่มีโอกาสปิดวงจรหรือเปิดวงจร พร้อมกัน ในแต่ละค่าลอจิก ของอินพุต

2.5 ฟลิป-ฟลอป (Flip-Flop)

Flip-Flop เป็น Multivibrator ชนิด Bistable คือมี Output คงที่อยู่ที่ 2 สถานะ สำหรับ Output ทั้ง สองเราจะตั้งเงื่อนไขว่า Output หนึ่งจะเป็น Complement ของอีก Output หนึ่ง ในกรณี

ใด ๆ ก็ตามหาก Output หนึ่งไม่เป็น Complement ของอีก Output หนึ่งแล้ว เราจะไม่ยอมให้เกิดขึ้น Output ทั้งสองดังกล่าว จะยังคงอยู่ในสถานะอันใดอันหนึ่งจนกว่าจะมี Input pulse มากระตุ้นถึงจะทำให้มีการเปลี่ยนแปลงสถานะไป เราใช้ Flip-Flop กันอย่างกว้างขวางในอุปกรณ์ดิจิทัล ซึ่งในที่นี้เราจะกล่าวเฉพาะ Flip Flop ที่สร้างขึ้นมาจากวงจร Gate เท่านั้น วงจร Flip-Flop ที่พบในอุปกรณ์ดิจิทัลนั้นจะมีหลายแบบ โดยในส่วนของงานวิจัยการออกแบบตัวตรวจสอบอุปกรณ์ที่ใช้ทำงาน ร่วมกับระบบไฟฟ้าแรงสูงโดยไม่ปิดระบบจ่ายไฟนี้ จะใช้ MC14013B Dual Type D Flip-Flop สร้างความถี่ที่จะใช้สำหรับส่งผ่านสัญญาณเข้าไปใน Hot Stick นั้นเป็นการสร้างคลื่นความถี่วิทยุ 10 - 20 MHz โดยการใช้วงจรอิเล็กทรอนิกส์ในการกำเนิดความถี่ขึ้นมา โดยใช้ร่วมกับ IC เบอร์ CD40106B

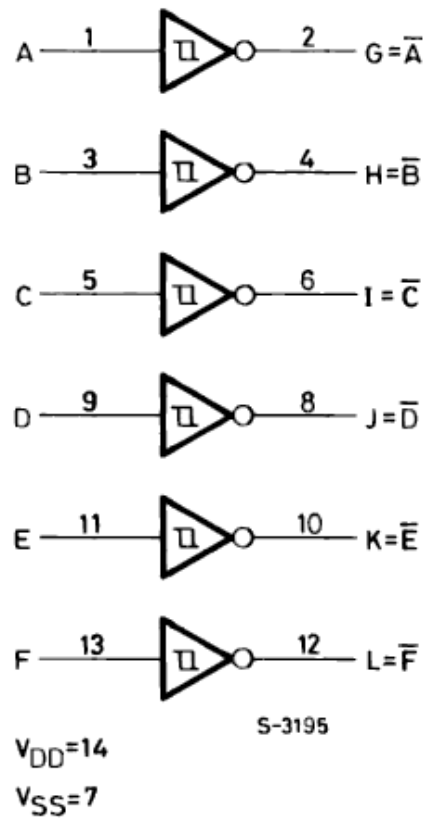


รูปที่ 2.7 Block Diagram MC14013B Dual Type D Flip-Flop

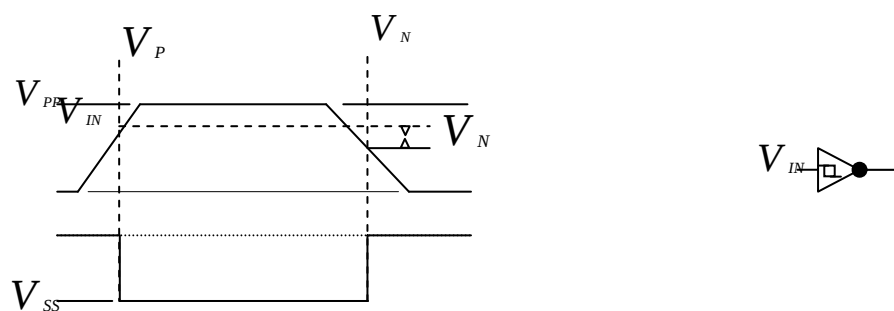
2.6 IC ที่ใช้งานในวงจรสร้างสัญญาณของเครื่องตรวจสอบ FRP Hot Stick

1. IC # CD40106B
2. CMOS Hex. Schmitt Triggers.
3. High-Voltage types. (20 Volt Rating)

CD40106B. ประกอบด้วย 6 วงจร Schmitt Triggers. แต่ละวงจรทำงานเป็น Inverter ด้วยการกระตุ้นที่ Input เมื่อสัญญาณ Input เปลี่ยนจากบวกเป็นลบ คือ Positive-going voltage (V_p) และ Negative-going voltage (V_N) จะเกิด Hysteresis voltage (V_H) ดังรูปที่ 2.8



รูปที่ 2.8 IC # CD40106B



รูปที่ 2.9 IC # CD40106B

CD40106B. มีทั้งแบบขา 2 แถว (dual-in-line) 14ขา เซรามิก (ต่อท้ายด้วย F3A)

ขา 2 แถว (dual-in-line) 14 ขา พลาสติก (ต่อท้ายด้วย E)

ขา 2 แถว (small-out-line) 14 ขา (ต่อท้ายด้วย M, MT, M96 และ NSR)

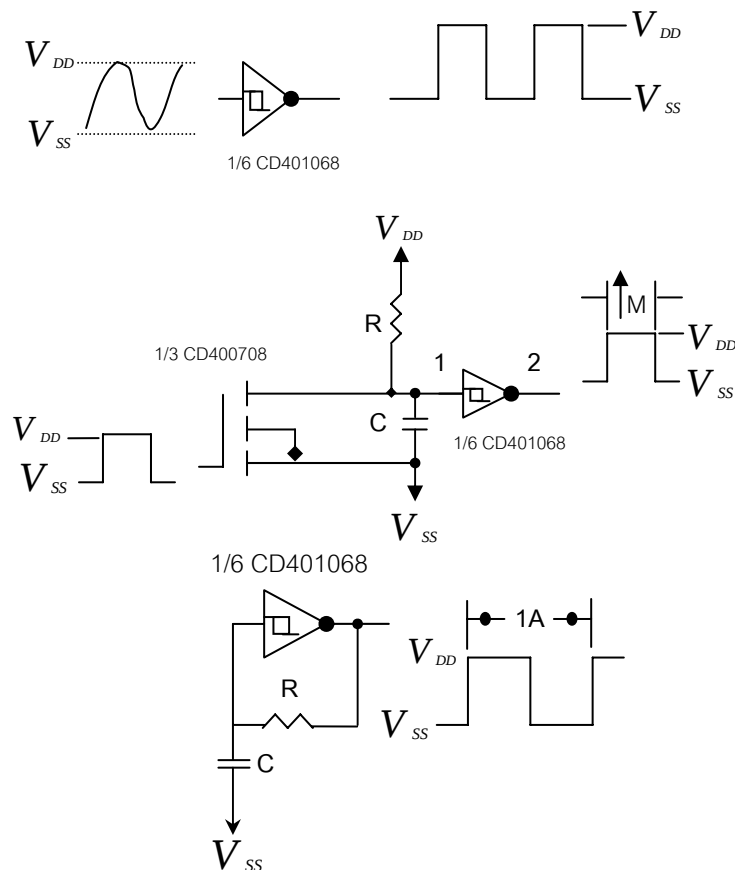
ขา 2 แถว (small-out-line) 14 ขา (ต่อท้ายด้วย PW และ PWR)

ลักษณะ โดยทั่วไป

1. ทำการ Schmitt-trigger โดยไม่มีอุปกรณ์ภายนอก
2. Hysteresis Voltage (typ.) 0.9V ที่ $V_{DD} = -5V, 2.3V$ ที่ $V_{DD} = 10V$ และ 3.5 V ที่ $V_{DD} = 15V$.
3. ทนการรบกวนมากกว่า 50%
4. ไม่จำกัดเวลาของ Input ขึ้นและลง ลักษณะของ Output เป็นมาตรฐาน
5. ทดสอบ 100% กระแสคงที่ ที่ 20V
6. กระแส Input สูงสุด 1micro Amp. ที่ 18Volts ระดับอุณหภูมิเต็มพิสัย, 100nA ที่ 18V
7. กระแส V_{DD} to V_{SS} ต่ำขณะที่ Input ลงอย่างช้าๆ -5V, 10V และ 15V parametric ratings

การนำไปใช้งาน

1. สร้างรูปคลื่นและพัลส์ ระบบสัญญาณรบกวนสูง
2. โมโนสเตเบิลมัลติไวเบรเตอร์ และ อะสเตเบิลมัลติไวเบรเตอร์

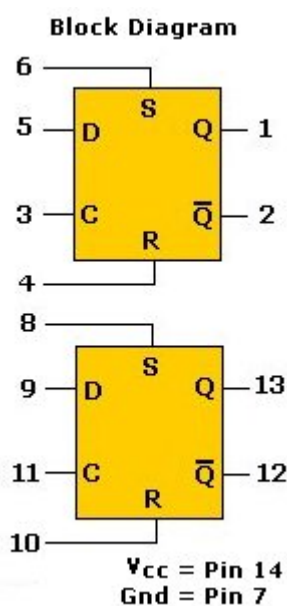


รูปที่ 2.10 Wave shaper, Monostable multivibrator, Astable multivibrator

IC # MC14013B Dual Type D Flip- Flop (สำหรับใช้งานแทน CD4013B โดยตรง) โดยเป็น อุปกรณ์ที่มีโครงสร้างเป็น MOS P-Channel Enhancement Mode. Input แต่ละตัวของ Flip-Flop มี Data (D), Direct set (S), Direct Reset (R) และ Clock (C) และ Output Q และ Q-not 1 คู่ อุปกรณ์อาจใช้เป็นแบบ Shift- register หรือ แบบ T Flip- Flop สำหรับวงจรนับและ toggle. MC14013B CMOS SSI เป็น Complimentary MOS ที่ต้องการพลังงานต่ำ อุปกรณ์นี้มีวงจรป้องกัน

ความเสียหายจาก High static voltage หรือ สนามไฟฟ้า อย่างไรก็ตามต้องมีการระมัดระวังเพื่อหลีกเลี่ยงการใช้งานที่เกินค่า Maximum rated voltages แก้ววงจรที่มี อิมพีแดนซ์สูงนี้ สำหรับการทำงานที่ถูกต้อง V_{in} และ V_{out} ควรที่จะต้องอยู่ในช่วง $V_{ss} \leq (V_{in} \text{ or } V_{out}) \leq V_{DD}$ Input ที่ไม่ได้ใช้งานจะต้องต่อไว้กับ แรงดันที่กำหนดไว้เช่น V_{cc} หรือ Gnd ส่วนของ Output ที่ไม่ได้ใช้งานจะต้องเปิดไว้ ระดับแรงดัน Supply (V_{cc}) 3-18 VDC ทำงานกับไฟฟ้าสถิต มี Diode ป้องกันทุก Input ออกแบบเป็น Logic Edge-Clocked Flip-Flop สถานะของ Logic ไม่นั่นอนจะเปลี่ยนไปตามสัญญาณ Clock high หรือ low ข้อมูลจะส่งไปที่ Output เฉพาะ ขอบขาบวก ของ Clock pulse อาจจะขับเป็น Two Low-power TTL Loads หรือ One Low-power Schottky TTL Loads ที่อุณหภูมิสูง เกินอัตราใช้แทนได้ตรงกันทุกขา กับ CD4013B เก็บที่อุณหภูมิ -65°C to $+150^{\circ}\text{C}$ (T_{stg}) ใช้พลังงาน 500 mW (P_D) อุณหภูมิ 260°C (T_P) (บัดกรีได้นาน 8 วินาที) ระดับแรงดัน Supply (V_{DD}) -0.5 to $+18.0$ VDC. (แรงดันเทียบกับกราวด์) ระดับแรงดัน Input, Output (V_{in} , V_{out}) -0.5 to $V_{DD}+0.5$ VDC (CD or Transient) ระดับกระแส Input, Output (I_{in} , I_{out}) ± 10 mA (DC or Transient) ต่อ pin.

ตารางที่ 2.1 Truth Table IC # MC14013B Dual Type D



Truth Table

Inputs				Outputs	
clock [†]	data	reset	set	Q	$\bar{Q}$
	0	0	0	0	1
	1	0	0	1	0
	X	0	0	Q	$\bar{Q}$
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	1	1

X = Don't Care
† = Level Change

no change

รูปที่ 2.11 IC # MC14013B Flip- Flop

2.7 การรักษาสถียรภาพและเพิ่มความแรงของสัญญาณ

2.7.1 วงจรรักษาสถียรภาพของสัญญาณ Controlled Oscillator

เนื่องจากวงจรที่นำเสนอนี้ เป็นวงจรที่ออกแบบใช้สำหรับการตรวจสอบความเป็นฉนวนของอุปกรณ์ที่จะนำไปใช้เกี่ยวกับงานด้านไฟฟ้าแรงสูง คือ FRP Hot Stick ฉะนั้นวงจรนี้จะต้องมีความเที่ยงตรงในการตรวจสอบอุปกรณ์ดังกล่าว เนื่องจากในวงจรกำเนิดสัญญาณจะผลิตสัญญาณออกมาเพียงอย่างเดียว โดยจะไม่มีการรักษาเสถียรภาพของสัญญาณที่ออกมา จึงจะต้องมีความจำเป็นที่จะต้องมีการออกแบบวงจรรักษาเสถียรภาพ เพื่อที่จะใช้ในการวัด และการตรวจสอบให้มีความแม่นยำมากขึ้น.

2.7.2 ความสำคัญของวงจรรักษาเสถียรภาพ

1. รักษาความสมดุลหรือระดับของสัญญาณที่ผลิตออกมา.
2. ชดเชย และตัดออกในกรณีที่ความถี่ที่ผลิตออกมาน้อยเกินไปและมากเกินไป
1. ทำให้การวัดค่ามีความเที่ยงตรงมากขึ้น

2.7.3 คุณสมบัติต่างๆของอุปกรณ์ที่นำไปประกอบวงจร

ในที่นี้จะกล่าวถึงอุปกรณ์หลักๆ นั่นคือ Op-Amp ซึ่งมีรายละเอียดดังต่อไปนี้

1. คุณสมบัติของ Op –Amp หรือ โอเปอเรชั่นแนล แอมพลิฟาย
2. คุณลักษณะเด่นของออปแอมป์
3. การนำเอา Op-Amp มาใช้งานในวงจรแบบต่างๆ เช่นวงจรแบบกลับเฟส (Inverting Amplifier) วงจรขยายแบบไม่กลับเฟส (Non-Inverting Amplifier) วงจรบัฟเฟอร์ (Buffer) และวงจรกรองความถี่ (Filter Oscillator)
4. คุณสมบัติของ IC Op-Amp เบอร์ LM158 ที่ใช้ในวงจรรักษาเสถียรภาพของความถี่
5. การทำของวงจรออสซิลเลเตอร์ควบคุมแรงดัน
6. รายละเอียดต่างๆจะได้แสดงดังต่อไปนี้

2.7.4 คุณสมบัติของ Op –Amp หรือ โอเปอเรชั่นแนล แอมพลิฟาย

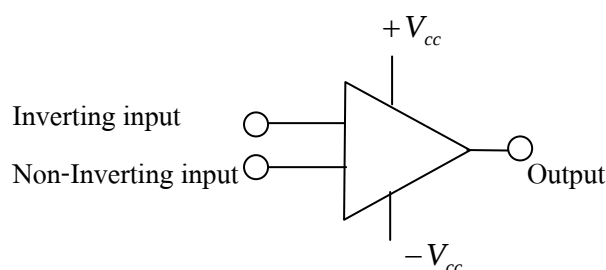
โอเปอเรชั่นแนล แอมพลิฟาย หรือ ออปแอมป์ (Op-amp) เป็นลิเนียร์ไอซี ชนิดหนึ่งที่รวมเอาข้อดีของวงจรขยายไว้ จึงได้ให้ชื่อว่า โอเปอเรชั่นแนล แอมพลิฟาย ในปัจจุบันออปแอมป์มีราคาถูก ดังนั้นการใช้งานจึงเป็นที่นิยมมากขึ้น ครั้งแรกคำว่าออปแอมป์ใช้เรียกกันเฉพาะวงจรดิฟเฟอเรนเชียลแอมพลิฟาย (Differential Amplifier) วัตถุประสงค์ที่ออกแบบเพื่อนำไปใช้งานกับวงจรในภาคอะนาล็อกของคอมพิวเตอร์เท่านั้น ซึ่งออปแอมป์ดังกล่าวนี้จะทำหน้าที่ ในส่วนของภาคประมวลผล เช่น กระบวนการการบวก ลบ คูณ หาร และการรวมสัญญาณที่มาอย่างต่อเนื่อง ซึ่งมีราคาค่อนข้างสูงมากจึงไม่มีการนำมาใช้งานมากนัก และในระยะต่อมาเมื่อได้มีเทคโนโลยีของการผลิตไอซีให้มีขนาดเล็กลงได้และราคาของออปแอมป์จึงได้ถูกลงมาก โดยทฤษฎีและหลักการที่เกี่ยวข้องต่อไปนี้จะได้กล่าวถึงออปแอมป์พอสังเขปเท่านั้น โดยจะเน้นไปในทางประโยชน์ของการใช้งานเพื่องานวิจัยนี้จะได้รู้จักกับวงจรต่างๆ ที่สามารถนำวงจรนี้ไปใช้งาน หรือเมื่อได้พบกับ

วงจรจริงก็สามารถเข้าใจถึงพื้นฐานการทำงานได้ และอาจจะนำเอาหลักการเหล่านี้ไปแก้ไขปัญหาที่เกิดขึ้นกับวงจรนั้น ๆ

ได้บ้างออปแอมป์ได้รวมเอาข้อดีในวงจรขยายมาไว้ในตัว สำหรับออปแอมป์ที่มีคุณสมบัติตามที่คาดหวัง หรือ ออปแอมป์ในอุดมคติ (Ideal Op-amp) จะต้องมีความสมบัติดังนี้

1. มีอัตราขยายเป็นอนันต์ หรือ อินฟินิตี้
2. มีอินพุตอิมพีแดนซ์เป็นอนันต์ มีเอาต์พุตอิมพีแดนซ์เท่ากับศูนย์ ($Z_o = 0$)
4. สามารถตอบสนองความถี่ตั้งแต่ 0 Hz ถึงความถี่อนันต์
5. สามารถขยายสัญญาณได้ทั้ง AC, DC

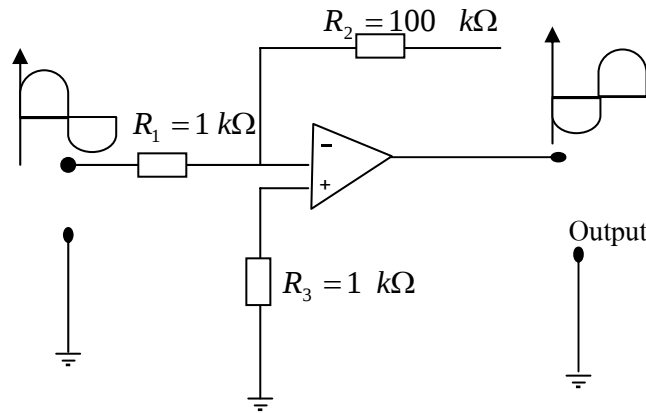
เมื่อเราได้พิจารณาถึงคุณสมบัติของออปแอมป์ในอุดมคติแล้วจะพบว่าออปแอมป์ได้รวมเอาข้อดีของวงจรขยายไว้ได้อย่างครบถ้วน เนื่องจากมีอัตราขยายเป็นอินฟินิตี้ และสามารถขยายสัญญาณได้ทั้ง เอซี และ ดีซี การนำไปใช้งานในบางครั้งเมื่อต้องการลดอัตราขยายก็สามารถทำได้โดยการป้อนกลับ หรือ การฟีดแบ็ค (Feedback) เพื่อมาลดอัตราขยายลง และข้อดีอีกประการหนึ่งก็คือ ในกรณีอิมพีแดนซ์ทางอินพุตมีอิมพีแดนซ์สูงมากจึงทำให้เหมือนไม่มีกระแสอินพุตไหลเลย ลักษณะเช่นนี้จึงทำให้วงจรทางอินพุตไม่ไหลตรงส่งกำลังในส่วนหน้า เช่นเดียวกับที่เอาต์พุตมีอิมพีแดนซ์เป็นศูนย์เมื่อนำไปเชื่อมต่อกับวงจรอื่น ก็ไม่มีผลทำให้วงจรอื่นทำงานผิดพลาดเลยแม้แต่น้อยไอซีออปแอมป์ เป็นไอซีที่แตกต่างไปจากลิเนียร์ไอซีทั่วไป คือ ไอซีออปแอมป์มีอินพุต 2 อินพุต และมีเอาต์พุตเพียงทางเดียวคล้ายกับ ดิฟเฟอเรนเชียลแอมป์ และมีอินพุตขาหนึ่งเรียกว่าอินเวอร์ตติ้งอินพุต (Inverting Input) หรือ ขาลบ สัญญาณที่ส่งเข้ามายังอินพุตขานี้ จะถูกอินเวอร์ต หรือกลับขั้วเป็นตรงกันข้ามเมื่อผ่านออปแอมป์ ไปยังเอาต์พุตแล้วเช่น เมื่อเราป้อนอินพุตบวกเข้าไปก็จะได้เอาต์พุตออกมาเป็น ลบ หรือถ้าเป็น เอซี เอาต์พุตที่ได้ก็จะต่างเฟสกับอินพุตอยู่ 180 องศา อินพุตอีกขาหนึ่งคือ นอนอินเวอร์ตติ้งอินพุต (Non – Inverting I/P) หรือขาบวก สัญญาณที่เข้ามายังอินพุตขานี้ เมื่อผ่านออปแอมป์แล้วเอาต์พุตที่ได้ก็ยังคงเหมือนเดิม หรือเรียกว่าอินเฟส



รูปที่ 2.12 Op-Amp

2.7.5 การเอา Op-Amp มาใช้ในวงจร แบบต่าง ๆ

1. วงจรขยายแบบกลับเฟส (Inverting Amplifier)



รูปที่ 2.13 วงจรขยายแบบกลับเฟส

ในวงจรขยายอินเวอร์ตนั้นเราสามารถที่จะกำหนดอัตราขยายของวงจรได้ โดยการใช่วงจรเนกาตีฟฟีดแบ็ค โดยเมื่อเราป้อนสัญญาณเข้าทางขาอินเวอร์ตติ้งอินพุทเมื่อขยายสัญญาณออกมาจะกลับเฟสเป็นตรงกันข้าม สัญญาณตรงกันข้ามนี้ก็จะถูกป้อนกลับผ่าน R_2 เข้ามายังขาอินเวอร์ตติ้งอีกครั้งหนึ่ง ตรงจุดนี้จะทำให้สัญญาณเกิดการหักล้างกัน อัตราการขยายก็จะลดลง ถ้ารีซิสเตอร์ที่เป็นตัวป้อนกลับมีค่ามาก สัญญาณที่ตกคร่อมก็จะมีมากทำให้สัญญาณป้อนกลับ มีขนาดเล็กอัตราการขยายออกจึงสูงถ้ารีซิสเตอร์ที่ป้อนกลับมีค่าน้อย สัญญาณป้อนกลับไปได้มากอัตราการขยายก็จะลดลง ฉะนั้นการที่จะให้วงจรขยายนี้มีอัตราการขยายเป็นกี่เท่าสามารถกำหนดได้โดยค่าของรีซิสเตอร์ที่ป้อนกลับเข้าป้อนนั่นเองซึ่งสามารถหาอัตราการขยายได้จากสูตร $A_v = \frac{R_1}{R_2}$

2.7.6 วงจรขยายแบบไม่กลับเฟส (Non-Inverting Amplifier)

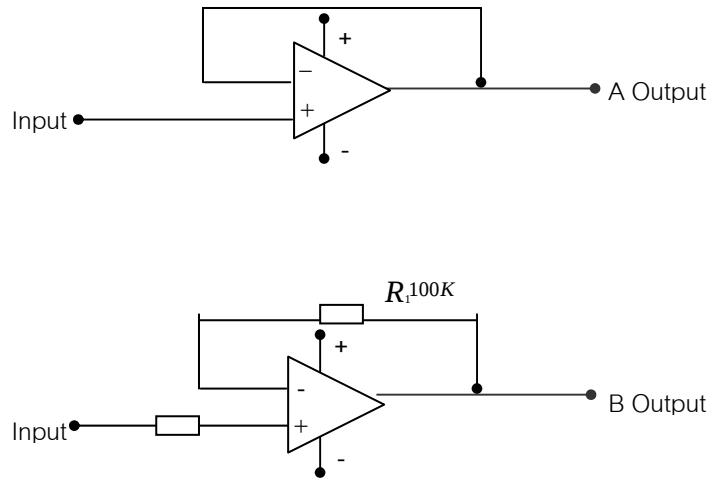
วงจรขยายนี้ เป็นวงจรขยายอีกแบบหนึ่งที่ต้องการเฟสในการขยายอินเฟส ดังนั้นการป้อนสัญญาณจึงต้องป้อนเข้าที่ขาอินเวอร์ตติ้ง ซึ่งเมื่อขยายออกที่เอาต์พุทแล้วจะได้สัญญาณเอาต์พุทที่มีเฟสเหมือนเดิม ดังนั้นในวงจรขยายแบบไม่กลับเฟสนี้ การฟีดแบ็คเพื่อลดอัตราการขยายจึงยังคงต้องป้อนไปยังขาอินเวอร์ตติ้ง เพื่อให้เกิดการหักล้างของสัญญาณกันหาย ในตัวไอซีออปแอมป์ จึงได้อัตราการขยายของวงจรเขียนเป็นความสัมพันธ์ได้ว่าอัตราขยาย

$$1. A_v = \frac{R_2 + R_3}{R_3}$$

$$2. A_v = \frac{R_2}{R_3} + 1$$

2.7.7 วงจรบัฟเฟอร์ (Buffer)

วงจรบัฟเฟอร์ หรือวงจรกันชน เป็นวงจรที่ใช้เชื่อมวงจรสองวงจรเข้าด้วยกัน เพราะคุณสมบัติของออปแอมป์ ทางอินพุตแอมป์ ทั้งทางอินพุต และทางเอาต์พุต เมื่อมีการเชื่อมต่อกับวงจรอื่นแล้วจะไม่ทำ



รูปที่ 2.14 วงจรบัฟเฟอร์ (Buffer)

ให้วงจรอื่นมีผลแตกต่างไปจากเดิมแต่อย่างใด แต่วงจรบัฟเฟอร์นั้นจะต้องจัดให้มีอัตราขยายเป็น 1 เท่า หรือเท่ากับสัญญาณเดิม (ระบบไอซีที่ต่างตระกูลกัน หรือ ทรานซิสเตอร์ที่ไม่แมทซ์อินพุตแอมป์กับ คือวงจรที่จำเป็นต้องใช้บัฟเฟอร์) จะได้อัตราขยายเท่ากับ $A_v = 1$

2.7.8 วงจรกรองความถี่ (Filter)

การใช้วงจร อาร์-ซี ฟิลเตอร์ (R-C Filter) เข้ามาเป็นเนกาตีฟฟีดแบ็คการขยายสัญญาณของวงจรออปแอมป์จะกรองเอาความถี่ เฉพาะบางความถี่ออกไปเท่านั้น ซึ่งจะสามารถหาความถี่ที่ใช้งาน ได้จากสูตร

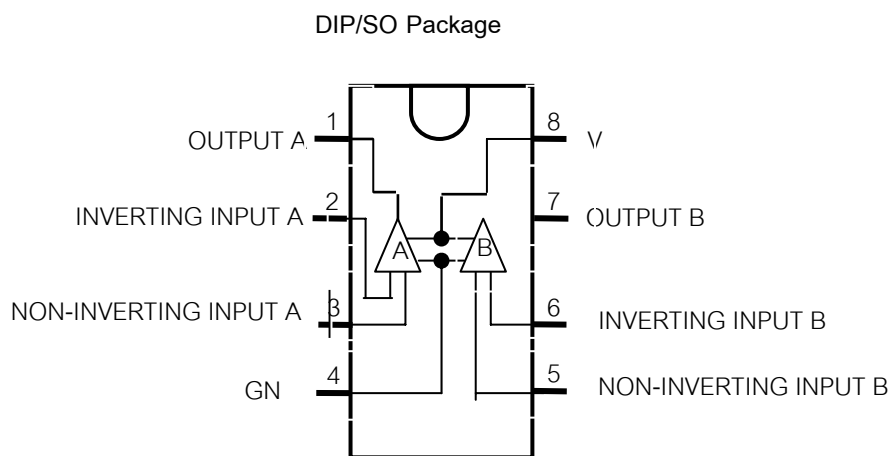
$$1 = \frac{1}{2\pi R_2 C_1 H_Z}$$

และสามารถที่จะประยุกต์ใช้งานวงจรนี้ในวงจรกรองความถี่ต่างๆ ได้เช่น ภาครองความถี่ไอเอฟ วงจรดักจับความถี่ วงจรออสซิลเลเตอร์ และในเครื่องเสียงก็ยังใช้เป็นระบบแยกความถี่ของเครื่องขยายแบบไบแอมป์ และไตรแอมป์ ซึ่งวงจรแยกความถี่แบบนี้เป็นวงจรขั้นสูงขึ้นไปเราเรียกววงจรแยกความถี่รวม ๆ ว่า “แอคทีฟฟิลเตอร์” (Active Filter) ซึ่งการจัดวงจรแอคทีฟฟิลเตอร์เป็นได้

2.7.9 คุณสมบัติของ IC Op-Amp เบอร์ LM158 ที่ใช้ในวงจรรักษาสีสัญญาณของความถี่

ในรุ่นของ LM158 จะประกอบด้วย 2 ส่วนที่อิสระออกจากกันได้แก่ส่วนของอัตราขยายกำลังสูง และในส่วนของการขยายโดยใช้การชดเชยจากความถี่ภายใน ซึ่งออกแบบมาใช้งานโดยเฉพาะ แหล่งจ่ายไฟแบบเดี่ยวที่มีช่วง Voltage ที่ใช้งานกว้าง โดยจะสามารถทำงานจาก

แหล่งจ่ายไฟที่แยกออกจากกันได้ และรวมถึงการใช้กับแหล่งจ่ายไฟ ที่กินกระแสต่ำ จะไม่เกี่ยวข้องกับใดๆ กับจำนวนของแหล่งจ่ายไฟ ที่จะใช้เลย



รูปที่ 2.15 Voltage controller oscillator LM158

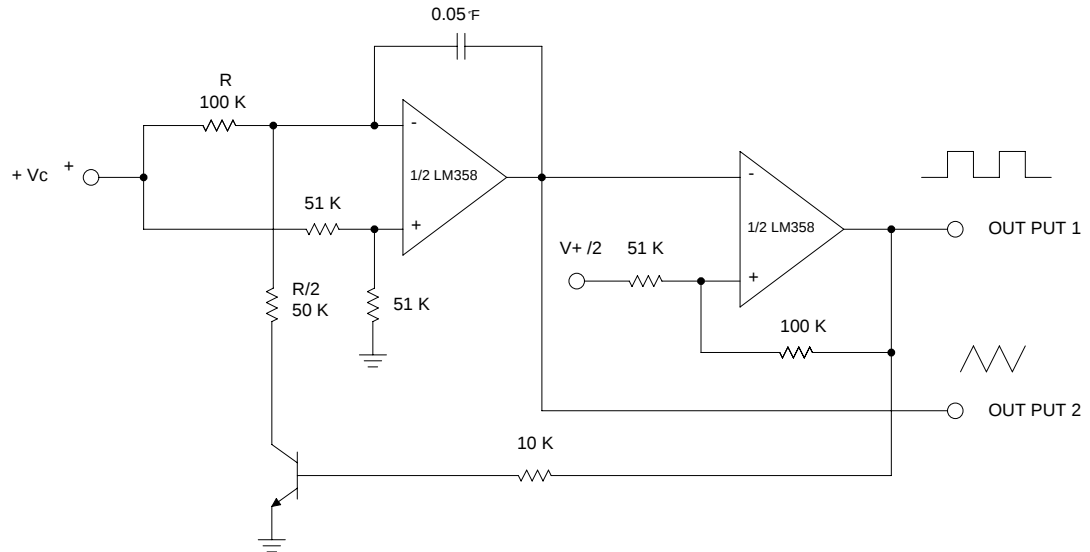
การนำมาประยุกต์ใช้ ได้แก่ ภาควิชาของเครื่องแปลงกำลัง, ส่วนอัตราขยายการแสดตรงและวงจร Op Amp ทั่วไป ที่ปัจจุบันสามารถนำมาใช้ได้กับระบบแหล่งจ่ายไฟเดี่ยว มีดังนี้

1. ในรูปแบบของ 8-Bump micro SMD
2. มีการชดเชยด้วยความถี่ภายในเพื่อให้ได้อัตราขยายรวมคูที่ Detail and Data support
3. มีอัตราขยายสูงถึง 100 dB เมื่อใช้กับ DC Voltage คูที่ Detail and Data support
4. มี Bandwidth ช่วงกว้าง (อัตราขยายรวม) มากถึง 1 Mite (เมื่อมีอุณหภูมิเป็นตัวชดเชย)
5. แหล่งจ่ายไฟเดี่ยวที่มีช่วงระหว่าง : 3V ถึง 32V
6. หรือแหล่งจ่ายไฟคู่ที่มีช่วงระหว่าง: $\pm 5V$ ถึง + 16V
7. ใช้กับแหล่งจ่ายไฟกระแสต่ำมากๆ ได้ประมาณ $500 \mu A$ ทั้งนี้ต้องขึ้นอยู่กับแหล่งจ่ายไฟ
8. สามารถป้อน Voltage ได้ต่ำ ถึง 2mV
9. ช่วงของแรงดันที่ป้อนเข้าปกติจะรวมถึง Grand ด้วย
10. ช่วงความต่างของ Voltage ที่ป้อนเข้ามามีค่าเท่ากับแหล่งจ่ายไฟ
11. ค่า Voltage ที่ออกมาจะมีค่าอยู่ระหว่าง: DV ถึง + 1.5 V

2.7.10 การทำของวงจรออสซิลเลเตอร์ควบคุมแรงดัน Voltage controlled oscillator (VCO)

ในหลักการพื้นฐานของ Oscillator มีดังนี้

1. จำเป็นต้องใช้การขยายเพื่อแทนที่การสูญเสียในวงจร
2. จำเป็นต้องใช้วงจรจ่ายกำหนดความถี่เพื่อตั้งค่าความถี่การออสซิลเลตตามต้องการ
3. จำเป็นต้องใช้สัญญาณป้อนกลับ(บวก) แบบคืนค่ากำลังเพื่อรักษาการออสซิลเลตให้คงอยู่
4. ออสซิลเลเตอร์ต้องจุดสตาร์ทในตัวในไม่มีสัญญาณอินพุต



รูปที่ 2.16 Voltage Controlled Oscillator (VCO)

ออสซิลเลเตอร์ที่ควบคุมแรงดัน คืออุปกรณ์ที่เปลี่ยนค่าส่วนประกอบกำหนดความถี่ได้อย่างรวดเร็วโดยอัตโนมัติแรงดันสัญญาณควบคุมความถี่ของ VCO ปริมาณการเปลี่ยนความถี่เป็นสัดส่วนโดยตรงกับระดับของแรงดันอินพุตที่ใช้งานพื้นฐาน VCO คือออสซิลเลเตอร์คลื่นไซน์ที่เปลี่ยนแปลงการป้อนกลับด้วยวิธีการทางอิเล็กทรอนิกส์ ฉะนั้นจึงเปลี่ยนความถี่อินพุตด้วย อีกเทคนิคหนึ่งคือ การสร้างคลื่นสี่เหลี่ยมแทนคลื่นไซน์โดยใช้วงจรกรองผ่านต่ำ (LP) กำจัดความถี่ฮาร์มอนิกที่ไม่ต้องการออกจากคลื่นไซน์ โดยจากรูปจะเป็น VCO รุ่นหนึ่งที่ใช้ ส่วนประกอบของ LM358 ซึ่งเป็นอุปกรณ์ออปแอมป์แบบพินสี่ หรือ ควอด (quad) ใช้วงจรขยาย A1 เป็นวงจรอินทิเกรตที่มีเอาต์พุตคลื่นสามเหลี่ยม ซึ่งการคำนวณความลาดจากขั้วอินพุตบวกที่เพิ่มขึ้น มีวงจรขยาย A2 เป็นวงจรเปรียบเทียบที่มีเอาต์พุตเป็นแรงดันบวกหรือลบคงที่ โดยมีการคำนวณจากขั้วอินพุตบวกเพิ่มขึ้นถ้าเอาต์พุตวงจรเปรียบเทียบเริ่มสูงขึ้น ทรานซิสเตอร์จะถูกขับให้อิ่มตัว ถ้าไม่คำนึงถึง $V_{ce(sat)}$ แรงดันที่ขั้วอินพุตกลับเฟส A1 จะเท่ากับ $1/3 V_c$ (แรงดันควบคุม) ทั้งนี้เพราะการวางจอร์แบ่งแรงดันของ $R - R/2$ วงจอร์แบ่งตัวต้านทาน $51 k\Omega$ จะตั้งค่าแรงดันอินพุตไม่กลับเฟสไว้ที่ $1/2 V_c$ ซึ่งทำให้เกิดสัญญาณลาดเอียงไปลบที่เอาต์พุต 2 เมื่อแรงดันเอาต์พุตในวงจรอินทิเกรตลดต่ำกว่าแรงดันที่ขั้ว (+) ของ A2 จะขึ้น high และวงจรจะทำงานซ้ำๆ (+) ของวงจรเปรียบเทียบมีแรงดันอินพุต กำหนดจาก $V^+/2$ และแรงดันป้อนกลับจาก เอาต์พุตเปลี่ยนแปลงระหว่าง 2 ค่าแรงดันขั้ว (+) ของ A2 ก็เปลี่ยนแปลงระหว่าง 2 ค่าเช่นกัน ฉะนั้นจึงพอสรุปได้ว่าคาบคลื่นสามเหลี่ยมและความถี่ รวมทั้งความถี่ เอาต์พุตวงจรเปรียบเทียบคำนวณค่าจาก V_c ถ้า V_c เปลี่ยนไปความถี่เอาต์พุตก็จะเปลี่ยนไปด้วย V_c อาจเปลี่ยนจาก $0 V$ ถึง $2 (V^+ - 1.5 V)$ และจะให้ย่านความถี่กว้างคลื่นสี่เหลี่ยมผลลัพธ์ที่เอาต์พุต 1 อาจถูกกรองผ่านวงจรกรอง LP ที่กำจัดส่วนประกอบความถี่ที่ไม่ต้องการออกไป จึงทำให้ได้คลื่นไซน์ที่ต้องการ.