174859

หัวข้อวิทยานิพนธ์	การออกแบบการแปลงเวฟเล็ตโดยใช้อัลกอริทึมลิฟติ้งบน FPGA
นักศึกษา	นาย ไกรฤกษ์ โง้วสุวรรณ
รหัสนักศึกษา	46061003
ปริญญา	วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา	วิศวกรรมคอมพิวเตอร์
พ.ศ.	2549
อาจารย์ผู้ควบคุมวิทยานิพนธ์	ผศ. ดร. อรฉัตร จิตต์โสภักตร์

บทคัดย่อ

งานวิจัยนี้จะนำเสนอการออกแบบการแปลงเวฟเล็ตโดยใช้สมการของ Daubachies4 (D4) แบบ Lifting บน FPGA ในการออกแบบสามารถจำแนกโครงสร้างของโมดูลแปลงเวฟเล็ตออกได้เป็นสองประเภท ซึ่งโครงสร้างทั้งสองจะถูกออกแบบในลักษณะของเลขจำนวนจริง และเลขจำนวนเต็ม ในส่วนการออกแบบโมดูลที่ใช้คำนวณเลขจำนวนจริงจะอ้างอิงตามมาตรฐาน IEEE 754 แบบ 32 บิต จากนั้นก็นำโมดูลที่ใช้ในการคำนวณต่างๆ มาทำการจัดเรียงตามสมการของ Daubachies4 (D4) โดยที่โครงสร้างแปลงเวฟเล็ตที่ได้ออกแบบนั้นจะใช้ความสามารถการประมวลผลแบบขนานของ FPGA เพื่อให้สามารถทำการคำนวณค่าสัมประสิทธิ์ที่ได้จากตัวกรองความถี่ต่ำ และความถี่สูงได้พร้อมกันทำให้เวลาในการประมวลผลลดลง ในการเปรียบเทียบประสิทธิภาพของการแปลงเวฟเล็ตแต่ละแบบ Lifting ที่ได้ออกแบบในงานวิจัยนี้จะทำการเปรียบเทียบกับการแปลงเวฟเล็ตแบบใช้ Scaling Function และ Wavelet Function โดยการเปรียบเทียบจะพิจารณาจากค่า PSNR, Zero Moment และความเร็วที่โมดูลสามารถทำงานตลอดจนทรัพยากรที่ใช้ในการออกแบบ FPGA นอกจากนี้จะกล่าวถึงประสิทธิภาพ และความสามารถของแต่โครงสร้างในการวิเคราะห์ภาพ

174859

Thesis Title	A Design of Wavelet Transform Using Lifting Algorithm on FPGA
Student	Mr. Krairuek Ngowsuwan
Student ID	46061003
Degree	Master of Engineering
Programme	Computer Engineering
Year	2006
Thesis Advisor	Asst. Prof. Dr.Orachat Chitsobhuk

ABSTRACT

This thesis presents designs of wavelet algorithm using lifting algorithm for Daubachies4 (D4) functions on FPGA. Two main structures of Daubachies4 (D4) using lifting technique are implemented in both integer and floating point format. A 32-bit floating point computational module used in the proposed architecture is designed based on IEEE754 standard. The computational modules are arranged according to each Daubechies4 structure. A parallel architecture can be designed and implemented on FPGA to improve compute coefficients for low pass and high pass filters simultaneously and thus can reduce processing time. The efficiency of the proposed structures of Daubachies4 (D4) using lifting technique is compared to that of using scaling function and wavelet function. Several criteria are used to compare the efficiency of both structures such as PSNR, zero moment, required resources, and processing speed. We compare the quantitative measurement as stated above and discuss the difference in quality and ability of each structure in image analysis.