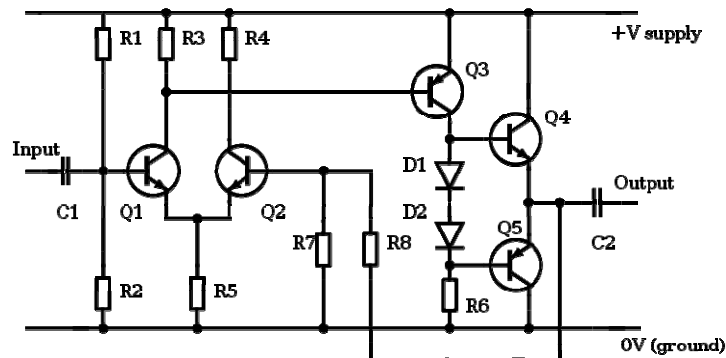


บทที่ 4

ทฤษฎีและการออกแบบวงจรขยายกำลังความถี่สูง

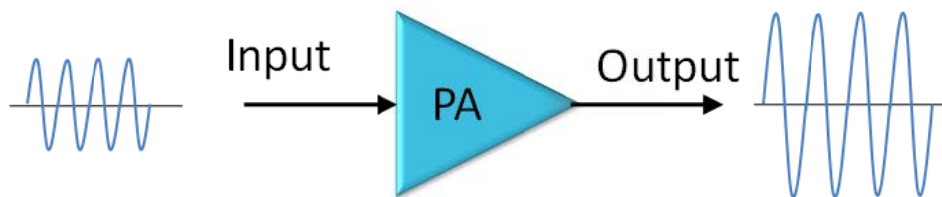
4.1 วงจรขยายกำลัง (Power Amplifier Circuit)

วงจรขยายกำลังความถี่สูงหรือ Power Amplifier เป็นวงจรที่ทำหน้าที่ขยายกำลังสัญญาณอินพุตไฟกระแสสลับ (Alternating Current: AC) ให้เพิ่มขึ้น Power Amplifier ที่ดีนั้นจะสามารถขยายสัญญาณอินพุตที่มีขนาดแรงดันไฟฟ้าต่ำ ซึ่งโดยปกติจะมีขนาดเป็นหน่วยมิลลิโวลต์ ให้มีความเพี้ยนน้อยที่สุด



ภาพที่ 4.1 ตัวอย่างวงจรขยายสัญญาณทางปฏิบัติ [13]

สำหรับระบบการแพร่ภาพโทรทัศน์ดิจิทัลของประเทศไทยที่ได้ทำการวิจัยในครั้งนี้ เป็นระบบการส่งสัญญาณแบบดิจิทัลในย่านความถี่ UHF (470-860 MHz) Band IV และ V [14] ซึ่งเป็นย่านความถี่สูง ดังนั้น Power Amplifier จึงต้องทำหน้าที่ขยายแรงดัน ขยายกำลังของสัญญาณไซน์ให้เอาต์พุตที่ได้มีค่ากำลังสัญญาณที่สูงขึ้น รวมไปถึงต้องมีการตอบสนองด้านความถี่สูงด้วย



ภาพที่ 4.2 หลักการขยายกำลังสัญญาณของ Power Amplifier

จากภาพที่ 4.2 เป็นการขยายกำลังสัญญาณในอุดมคติ คือ เมื่อมีสัญญาณเข้ามาที่ด้านอินพุต Power Amplifier จะทำการขยายสัญญาณออกทางด้านเอาต์พุตให้มีกำลังสัญญาณมากกว่าเดิม จากภาพที่ 4.2 เป็นตัวอย่างที่แสดงให้เห็นว่าด้านเอาต์พุตของ Power Amplifier จะมีแอมพลิจูดที่สูงมากขึ้น แต่ในทางปฏิบัติไม่สามารถเป็นไปได้อย่างสมบูรณ์เนื่องจากมีปัจจัยอย่างอื่นที่มีส่วนทำให้เอาต์พุตของสัญญาณ

เปลี่ยนไป (มีสัญญาณรบกวน) ซึ่งสามารถพิจารณาได้จากค่าอัตราขยาย (Gain) ของ Power Amplifier ดังสมการที่ 4.1

$$\text{Gain} = P_{\text{out}}/P_{\text{in}} \text{ [dB]} \quad (4.1)$$

เมื่อ P_{in} คือ กำลังสัญญาณด้านขาเข้า (อินพุต)

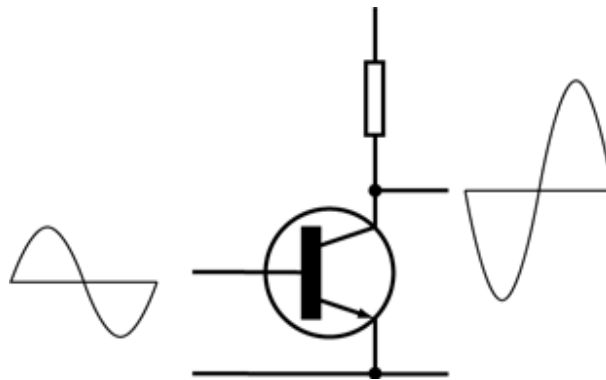
P_{out} คือ กำลังสัญญาณด้านขาออก (เอาต์พุต)

Power Amplifier สามารถแบ่งออกได้หลายคลาส ดังนี้ [15]

4.1.1 คลาส A

ข้อดีของคลาส A คือ จะเกิดความเพี้ยนน้อย สัญญาณเอาต์พุตจะเปลี่ยนตามสัญญาณอินพุตที่ป้อนเข้ามาครบทั้ง 360° ของ cycle

ข้อเสียของคลาส A คือ จะให้ประสิทธิภาพในการขยายกำลังน้อย โดยปกติจะไม่เกิน 35% เช่น ถ้า กำลังของอินพุตเป็น 1 วัตต์ จะได้กำลังทางด้านเอาต์พุตไม่เกิน 0.3 วัตต์ และไม่นิยมใช้กับสัญญาณที่มีขนาดใหญ่ การสวิงของแรงดันเอาต์พุต (Peak-to-Peak) จะถูกจำกัดให้น้อยกว่าแรงดันของแหล่งจ่ายไฟ จุดสูงสุดของเอาต์พุตจะน้อยกว่าครึ่งหนึ่งของแรงดันของแหล่งจ่ายไฟ

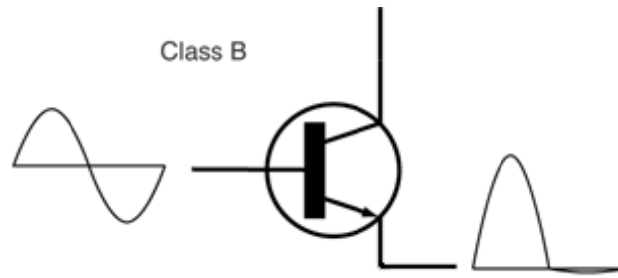


ภาพที่ 4.3 วงจรขยายกำลังคลาส A

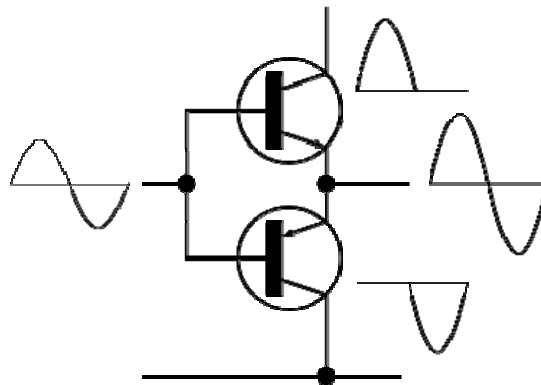
4.1.2 คลาส B

วงจรขยายกำลังคลาส B จะทำการขยายสัญญาณเพียงครึ่งหนึ่งของสัญญาณอินพุตเท่านั้น โดยปกติคลาส B จะใช้ทรานซิสเตอร์ 2 ตัว ต่อกันแบบ push-pull ซึ่งจะทำให้ได้เอาต์พุตครบทั้ง cycle ดังภาพที่ 4.4

เอาต์พุต Peak ของคลาส B จะเท่ากับเอาต์พุต Peak-to-Peak ของคลาส A ดังนั้นถ้าต่อคลาส B แบบ push-pull ดังแสดงตามภาพที่ 4.5 จะได้เอาต์พุตเป็นสองเท่าของคลาส A หรือจะให้กำลังมากกว่าคลาส A นั้นเอง คลาส B amplifier จะให้ประสิทธิภาพประมาณ 78.5% มักนิยมใช้เป็นวงจรขยายกำลังมากกว่าเป็นวงจรขยายแรงดัน (Voltage Amplifier)



ภาพที่ 4.4 วงจรขยายกำลังคลาส B



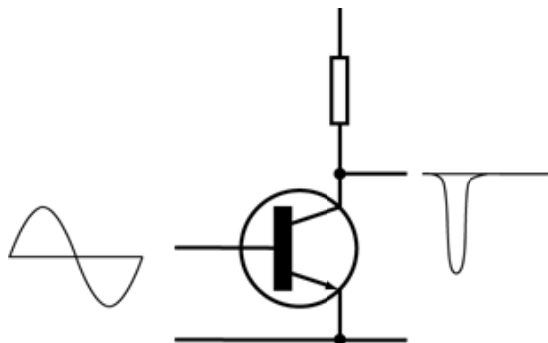
ภาพที่ 4.5 วงจรขยายกำลังคลาส B แบบ push-pull

4.1.3 คลาส AB

วงจรขยายกำลังคลาส AB ใช้เพื่อลดผลกระทบของความผิดเพี้ยนที่เกิดจาก crossover โดยการต่อแบบ push-pull เหมือนคลาส B แต่ทรานซิสเตอร์จะต้องถูกไบอัสเพียงพอในช่วงของการเปลี่ยนตัวทรานซิสเตอร์ คลาส AB จะให้ ประสิทธิภาพประมาณ 25% ถึง 78.5% ซึ่งน้อยกว่าคลาส B เนื่องจากต้องใช้กระแสมากกว่าคลาส B

4.1.4 คลาส C

ใช้ในงานที่ต้องการกำลังสูงและจะทำงานที่น้อยกว่า 180° ของ อินพุตไซเคิล ดังนั้น สัญญาณเอาต์พุตจะไม่เหมือนกับสัญญาณอินพุต วงจรขยายกำลังคลาส C มักใช้ในวงจรด้าน RF



ภาพที่ 4.6 วงจรขยายกำลังคลาส C

4.2 การวัดประสิทธิภาพของ Power Amplifiers [15]-[20]

4.2.1 Output Gain

อัตราการขยายของสัญญาณและการวัดประสิทธิภาพของเครื่องขยายสัญญาณส่วนมากจะวัดในหน่วย dBm สามารถอยู่อธิบายในรูปสมการได้ดังนี้

$$G \text{ [dB]} = 10 \log_{10} (P_{\text{watt}}) \quad (4.2)$$

เมื่อ G คือ กำลังในหน่วย dB

P คือ กำลังในหน่วย Watt ($1 \text{ W} = 1,000 \text{ mW}$)

กรณีที่ P ที่อยู่ในหน่วย mW ถ้าต้องการหาอัตราการขยายกำลังของสัญญาณในหน่วย dBm ทำได้ โดย

$$G \text{ [dBm]} = 10 \log_{10} (P_{\text{watt}}) + 30 \quad (4.3)$$

หมายเหตุ $1 \text{ W} = 30 \text{ dBm}$

ตัวอย่างเช่น เมื่อกำหนดให้ $P = 100 \text{ mW}$ จงหาค่าอัตราการขยายในหน่วย dBm

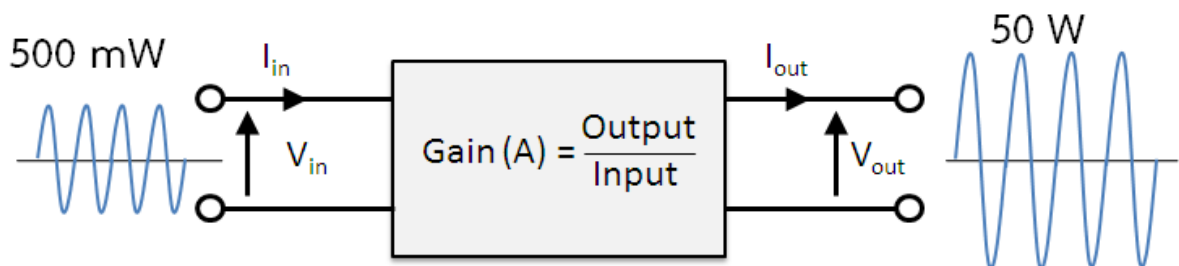
ขั้นตอนแรก แปลงค่าให้อยู่ในหน่วย watt จะได้ $100/1000 = 0.1 \text{ W}$

ขั้นตอนที่สอง หาอัตราการขยายจากสมการ 4.3 จะได้

$$G \text{ [dBm]} = 10 \log_{10} (0.1) + 30$$

$$G \text{ [dBm]} = 20 \text{ dBm}$$

ดังนั้นเมื่อวัดประสิทธิภาพ Output Gain ของเครื่องขยายสัญญาณที่ดี ต้องมีความแตกต่างระหว่างของสัญญาณด้านขาออกและสัญญาณด้านขาเข้าที่มีค่าสูง ดังแสดงในภาพที่ 4.7



ภาพที่ 4.7 ตัวอย่างการขยายสัญญาณ

จากภาพที่ 4.7 เมื่อสัญญาณขาเข้ามีกำลังงาน 500 mW และสัญญาณขาออกมีกำลังงาน 50 W เมื่อเปลี่ยนให้อยู่ในหน่วย dBm คือ 27 dBm และ 37 dBm ตามลำดับ แสดงว่าเครื่องขยายมีอัตราการขยายเท่ากับ 10 dBm คำนวณได้จาก

$$\text{Gain [dBm]} = \text{Output [dBm]} - \text{Input [dBm]} \quad (4.4)$$

4.2.2 Power added efficiency

เป็นวัดประสิทธิภาพของการขยายสัญญาณที่เพิ่มขึ้น สามารถอธิบายดังสามารถต่อไปนี

$$\eta_{PA} = (P_o - P_i) / (V_{Supply})^2 \times 100 \% \quad (4.4)$$

η_{PA} คือ Power add efficiency

P_o คือ กำลังสัญญาณส่งออก dBm

P_i คือ กำลังสัญญาณส่งเข้า dBm

V_{Supply} คือ ค่าความต่างศักย์ที่ป้อนให้เครื่องขยายสัญญาณ

Power add efficiency เป็นการวัดในส่วนกำลังที่เพิ่มขึ้นจากเดิมเปรียบเทียบกับความต่างศักย์ที่ป้อนให้วงจร ซึ่งในวงจร RF ซึ่งมีขนาดเล็กและเป็นวงจรที่ใช้กำลังไฟฟ้าในการทำงานต่ำ ดังนั้น ความต่างศักย์ที่ป้อนให้วงจร (V_{supply}) เพื่อให้วงจรทำงาน จึงมีผลต่อประสิทธิภาพของเครื่องขยายด้วย วงจรที่มีประสิทธิภาพควรมีค่า Power add efficiency สูง

4.2.3 Total efficiency

เป็นการวัดประสิทธิภาพโดยรวมของเครื่องขยายสัญญาณ สามารถอธิบายได้ตามสมการดังต่อไปนี้

$$N_{tot} = (P_o / (V_{Supply})^2) \times 100 \% \quad (4.5)$$

N_{tot} คือ Total efficiency

P_o คือ กำลังสัญญาณส่งออก dBm

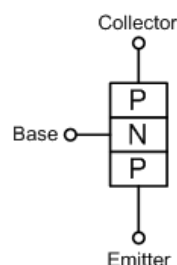
V_{Supply} คือ ค่าความต่างศักย์ที่ป้อนให้เครื่องขยายสัญญาณ

Total efficiency เป็นการวัดประสิทธิภาพของสัญญาณที่ส่งออก เทียบกับความต่างศักย์ไฟฟ้าที่ป้อนให้เครื่องขยายสัญญาณ วงจรที่มีประสิทธิภาพควรมีค่า Total efficiency สูง

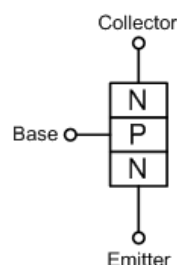
4.3 อุปกรณ์อิเล็กทรอนิกส์กำลังพื้นฐาน [20]

4.3.1 ทรานซิสเตอร์

ทรานซิสเตอร์สร้างมาจากวัสดุประเภทสารกึ่งตัวนำชนิด P และชนิด N มารวมกันโดยทำให้เกิดรอยต่อระหว่างเนื้อสารนี้สองรอยต่อ โดยสามารถจัดทรานซิสเตอร์ได้ 2 ชนิด คือ

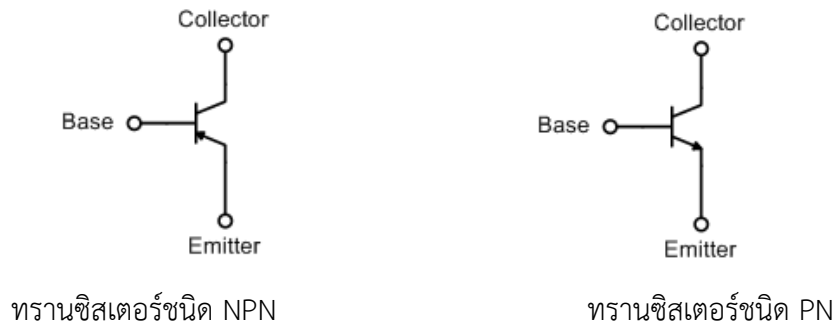


ทรานซิสเตอร์ชนิด NPN



ทรานซิสเตอร์ชนิด PN

ภาพที่ 4.8 โครงสร้างทรานซิสเตอร์



ภาพที่ 4.9 สัญลักษณ์ของทรานซิสเตอร์

รอยต่อจากเนื้อสารทั้ง 3 นี้ มีจุดต่อเป็นขาทรานซิสเตอร์ เพื่อใช้เชื่อมโยงหรือบัดกรีกับอุปกรณ์อื่นดังนั้นทรานซิสเตอร์จึงมี 3 ขา มีชื่อเรียกว่า คอลเลคเตอร์ (สัญลักษณ์ C) อิมิตเตอร์ (สัญลักษณ์ E) และ เบส (สัญลักษณ์ B) รูปร่างโครงสร้างและสัญลักษณ์ของทรานซิสเตอร์ดังภาพที่ 4.7 และ 4.8 ตามลำดับ

- ค่าพิคัดของทรานซิสเตอร์

ค่าพิคัดของทรานซิสเตอร์มีหลายประเภท ในหัวข้อนี้จะกล่าวถึงค่าพิคัดเฉพาะบางประเภทอันเป็นพื้นฐาน สำคัญสำหรับการนำทรานซิสเตอร์ไปใช้งานให้ได้ประสิทธิภาพสูงสุด และหลีกเลี่ยงไม่ให้เกิดความเสียหายใด ๆ ซึ่งได้แก่ พิกัดเบตา ไฟฟ้ากระแสตรง, พิกัดแอลฟาไฟฟ้ากระแสตรง, พิกัดกระแสไฟฟ้าสูงสุด และพิคัดแรงดันไฟฟ้าสูงสุด

- เบตาไฟฟ้ากระแสตรง β (DC BETA)

พิคัดบีต้าไฟฟ้ากระแสตรงของทรานซิสเตอร์ซึ่งมักเรียกสั้น ๆ ว่าบีต้า เป็นอัตราส่วนของ I_C ต่อ I_B เขียน เป็นสมการได้ดังนี้ คือ

$$\beta = \frac{I_C}{I_B} \quad (4.5)$$

วงจรทรานซิสเตอร์ส่วนมากมีสัญญาณอินพุตจ่ายให้ขั้วเบส และสัญญาณเอาต์พุตออกจากขั้วคอลเลคเตอร์ บีต้าของทรานซิสเตอร์จึงเป็นสัญลักษณ์แทนอัตราขยายกระแส DC (DC Current Gain) ของทรานซิสเตอร์ สามารถหาค่ากระแสคอลเลคเตอร์และกระแสอิมิตเตอร์ได้ดังนี้

$$I_C = \beta \times I_B \quad (4.6)$$

$$I_E = I_B + I_C \quad (4.7)$$

$$I_E = I_B + (\beta \times I_B) \quad (4.8)$$

$$I_E = I_B(1 + \beta) \quad (4.9)$$

เราใช้ปีต้าและกระแสไฟฟ้าที่ชั่วใดชั่วหนึ่งหาค่ากระแสไฟฟ้าที่ชั่วอื่น ๆ ได้

- แอลฟาไฟฟ้ากระแสตรง (DC Alpha)

กัตแอลฟาของทรานซิสเตอร์ ซึ่งมักเรียกสั้น ๆ ว่า แอลฟา (α) คือ อัตราส่วน I_C ต่อ I_E เขียนเป็น สมการได้ ดังนี้

$$\alpha = \frac{I_C}{I_E} \quad (4.10)$$

เมื่อนำกฎกระแสไฟฟ้าของเคอร์ชอฟฟ์มารวมพิจารณา จะเห็นได้ว่าความสัมพันธ์ระหว่างกระแสไฟฟ้าที่ชั่วทั้งสามของทรานซิสเตอร์เป็นดังสมการคือ

$$I_E = I_B + I_C \quad (4.11)$$

$$I_C = I_E - I_B \quad (4.12)$$

เนื่องจาก I_C มีค่าต่ำกว่า I_E (เป็นปริมาณเท่ากับ I_B) ดังนั้น Alpha หรือ I_C/I_E จึงมีค่าต่ำกว่า 1 เขียนสาการ I_C ได้ดังนี้

$$I_C = \alpha \times I_E \quad (4.13)$$

จากความสัมพันธ์ดังกล่าว หาค่า I_B ได้ดังนี้

$$I_B = I_E - I_C \quad (4.14)$$

$$I_B = I_E - (\alpha \times I_E) \quad (4.15)$$

$$I_B = I_E (1 - \alpha) \quad (4.16)$$

โดยทั่วไปสเปคของทรานซิสเตอร์จะระบุค่าปีต้า แต่จะไม่มีค่าแอลฟาเนื่องจากมักใช้ค่าปีต้าสำหรับ การคำนวณในวงจรทรานซิสเตอร์มากกว่าแอลฟา

- พิกัดกระแสไฟฟ้าสูงสุด

สเปคของทรานซิสเตอร์ระบุค่าพิกัดสูงสุดของกระแสคอลเลคเตอร์ [$I_{C(max)}$] ไว้เสมอ

$I_{C(max)}$ หมายถึง กระแสคอลเลคเตอร์สูงสุดที่ทรานซิสเตอร์ทนได้โดยไม่ทำให้เกิดความร้อนจนทรานซิสเตอร์เสียหาย ดังนั้นการนำทรานซิสเตอร์ไปใช้งานต้องระวังไม่ให้ค่า I_C สูงกว่า $I_{C(max)}$ ค่า $I_{C(max)}$ จะขึ้นอยู่กับค่ากระแสเบสสูงสุด [$I_{B(max)}$] ดังนี้

$$I_{E(\max)} = \frac{I_{C(\max)}}{\beta_{(\max)}} \quad (4.17)$$

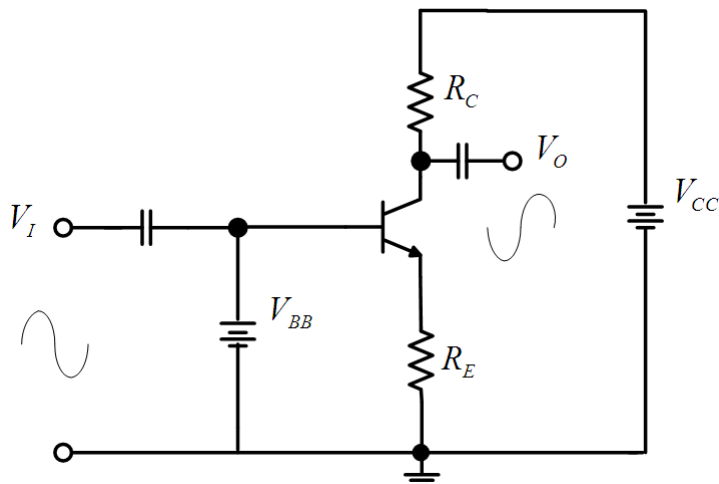
- พิกัดแรงดันไฟฟ้าสูงสุด

สเปคของทรานซิสเตอร์ส่วนมากจะระบุค่าพิกัดสูงสุดของแรงดันที่ขั้วคอลเลคเตอร์-เบส $[V_{CB(\max)}]$ $V_{CB(\max)}$ หมายถึง แรงดันไบอัสกลับที่ใช้กลับที่ใช้กับรอยต่อคอลเลคเตอร์-เบสได้โดยไม่ทำให้ ทรานซิสเตอร์เสียหาย ดังนั้นการนำทรานซิสเตอร์ไปใช้งานจึงต้องระวังไม่ให้ V_{CB} สูงกว่า $V_{CB(\max)}$

- รูปแบบการต่อใช้งานของทรานซิสเตอร์

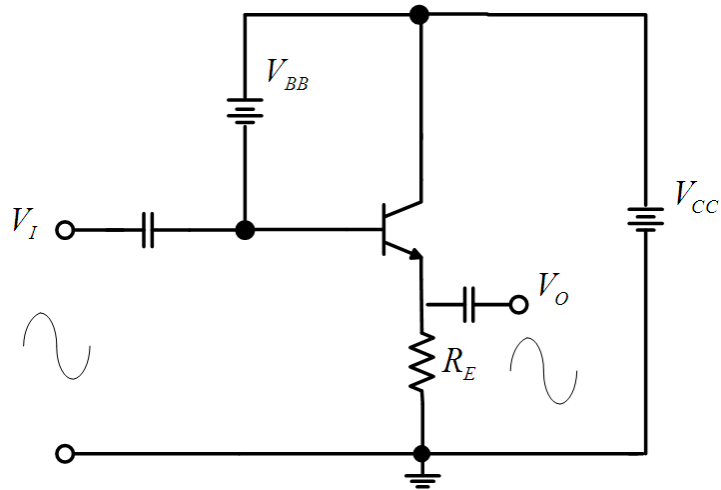
ถึงแม้ว่าทรานซิสเตอร์จะถูกนำไปใช้งานในวงจรต่าง ๆ มากมาย แต่วงจรเหล่านั้นก็ยังสามารถที่จะจัดแยกออกเป็นกลุ่มได้ 3 รูปแบบ ดังนี้

- 1) วงจรคอมมอนอีมิเตอร์ (Common Emitter) วงจรอีมิเตอร์ร่วมเป็นวงจรที่มีการป้อนสัญญาณอินพุตให้กับขั้วเบสและมีสัญญาณเอาต์พุตออกมาจากขั้วคอลเลคเตอร์ ชื่อคอมมอนอีมิเตอร์เป็นนัยแสดงว่าแหล่งจ่ายแรงดันไฟฟ้าทั้งสองมีจุดต่อร่วมกับขั้วอีมิเตอร์ วงจรอีมิเตอร์ร่วมมีอัตราขยาย กระแสและอัตราขยายแรงดันไฟฟ้าสูงและมีเฟสสัญญาณตรงข้ามกันระหว่างอินพุตกับเอาต์พุตเป็นมุม 180 องศา



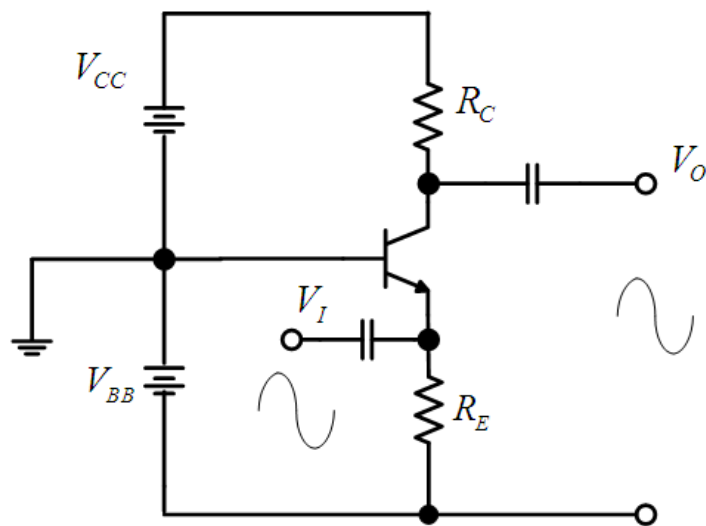
ภาพที่ 4.10 วงจรคอมมอนอีมิเตอร์

- 2) วงจรคอมมอนคอลเลคเตอร์ (Common Collector) วงจรคอมมอนคอลเลคเตอร์หรือวงจรตามสัญญาณอีมิเตอร์เป็นวงจรที่มีการป้อนสัญญาณอินพุตให้ ขั้วเบส และสัญญาณเอาต์พุตออกจากขั้วอีมิเตอร์ วงจรคอลเลคเตอร์ร่วมมีอัตราขยาย กระแสไฟฟ้าสูง แต่อัตราขยายแรงดันไฟฟ้าต่ำ และมีเฟสสัญญาณระหว่างอินพุตกับเอาต์พุตเหมือนกัน (In phase)



ภาพที่ 4.11 วงจรคอมมอนคอลเลคเตอร์

- 3) วงจรคอมมอนเบส (Common Base) เป็นวงจรที่มีการป้อนสัญญาณอินพุตให้ขั้วอิมิตเตอร์ และสัญญาณเอาต์พุตออกจากขั้วคอลเลคเตอร์ ชื่อคอมมอนเบสเป็นนัยแสดง ให้ทราบว่าขั้วเบสเป็นจุดต่อร่วมกับแหล่งจ่ายแรงดันไฟฟ้าทั้งสองวงจรเบสรวมใช้มากในงานที่ต้องการความถี่สูง มีอัตราขยายกระแสไฟฟ้าต่ำ อัตราขยายแรงดันไฟฟ้าสูง และมีเฟสสัญญาณระหว่างอินพุตกับเอาต์พุตเหมือนกัน (In phase)

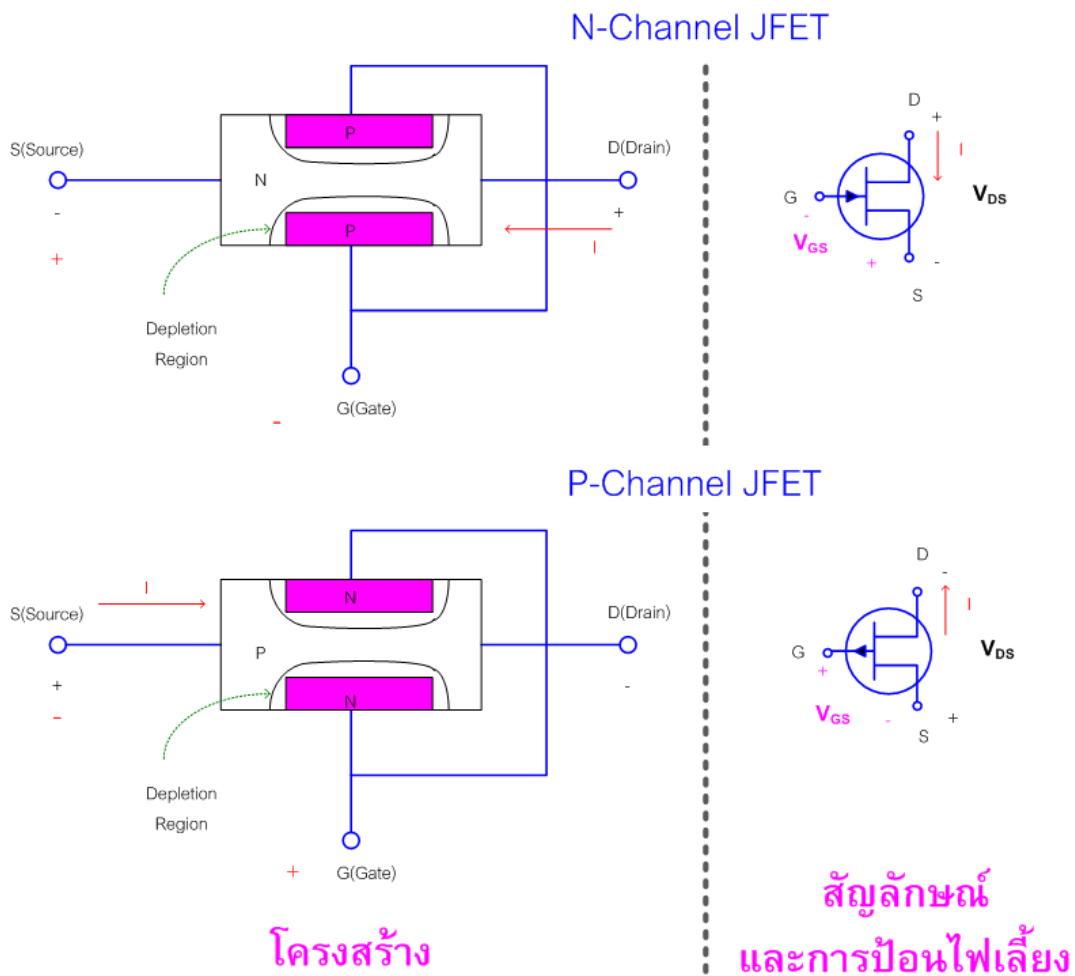


ภาพที่ 4.12 วงจรคอมมอนเบส

4.3.2 ทรานซิสเตอร์สนามไฟฟ้า [21]

ทรานซิสเตอร์สนามไฟฟ้า คือ ทรานซิสเตอร์ที่ใช้สนามไฟฟ้าในการเปลี่ยนแปลงสภาพของสารกึ่งตัวนำเพื่อให้เกิดการนำกระแสเมื่อได้รับ แรงดันไฟฟ้าที่เหมาะสม โดยทั่วไปมักเรียกว่า "FET"

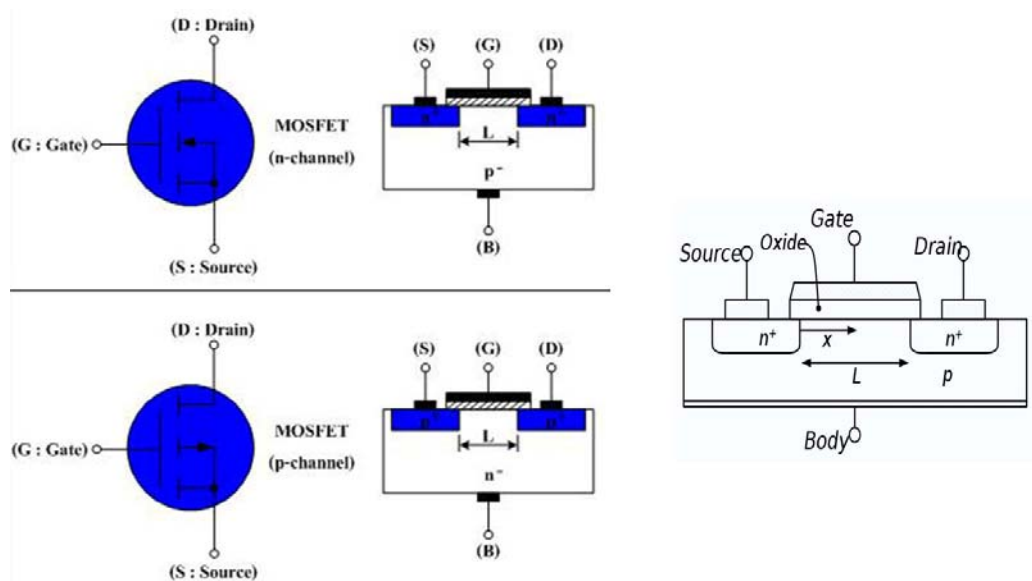
FET แบ่งออกเป็น 2 กลุ่ม คือ ทรานซิสเตอร์สนามไฟฟ้าแบบรอยต่อ (Junction Field Effect Transistor) หรือ เจเฟท (JFET) และทรานซิสเตอร์สนามไฟฟ้าแบบโลหะ-ออกไซด์-สารกึ่งตัวนำ (Metal-Oxide-Semiconductor Field Effect Transistor) หรือ มอสเฟท (MOSFET)



ภาพที่ 4.13 โครงสร้างของ FET

โครงสร้างของ MOSFET ประกอบด้วย 3 ส่วนคือ

1. GATE เป็นส่วนที่ทำมาจากออกไซด์ของโลหะ โดยสร้างให้เกิดความต่างศักย์ตกคร่อมระหว่างแผ่น สองแผ่นเพื่อควบคุมการเข้าออกของสัญญาณไฟฟ้า
2. SOURCE เป็นส่วนขาเข้าของสัญญาณ
3. DRAIN เป็นส่วนขาออกของสัญญาณ

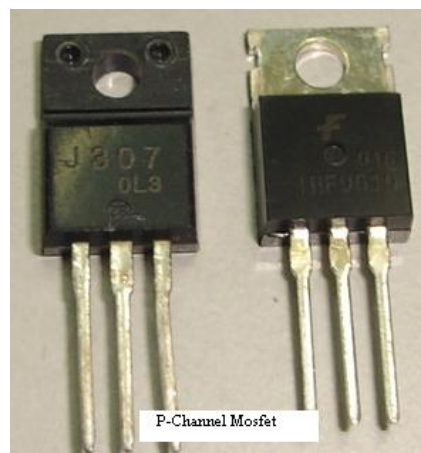


ภาพที่ 4.14 โครงสร้างของพื้นฐานของ MOSFET

จากรูปลักษณะโครงสร้างพื้นฐานของ MOSFET ดังแสดงในภาพที่ 4.14 สามารถแยกประเภท โดยแบ่งตามโครงสร้างได้ 2 ประเภท คือ ประเภท N-Channel และประเภท P-Channel จะเห็นได้ว่า MOSFET ทั้งสองชนิดจะมีขาต่อออกมาใช้งานหลัก ๆ อยู่ทั้งหมด 3 ขา คือ ขาเกต (G: Gate) ขาเดรน (D: Drain) และขาซอร์ส (S: Source) และแบ่งออกเป็น 2 ชนิดคือ Depletion MOSFET และ Enhancement MOSFET

Depletion MOSFET หรือ D-MOSFET ทั้ง 2 ประเภทจะทำงานได้ 2 โหมด คือ Depletion Mode และ Enhancement Mode กล่าวคือ ถ้าจ่ายแรงดันลบให้กับ D-MOSFET ประเภท N-Channel จะทำงานในโหมด Depletion แต่ถ้าจ่ายแรงดันบวกจะทำงานในโหมด Enhancement ส่วน D-MOSFET ประเภท P-Channel ก็ทำงานคล้ายกันเมื่อได้รับแรงดันที่มีขั้วตรงข้ามกับประเภท N-Channel

MOSFET ชนิด Enhancement MOSFET หรือ E-MOSFET มีโครงสร้างบางอย่างคล้ายกับ ชนิด Depletion MOSFET แต่จะทำงานได้เฉพาะโหมด Enhancement เท่านั้น

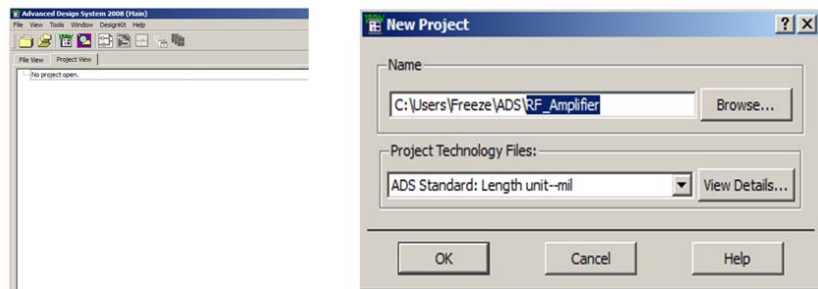


ภาพที่ 4.15 ตัวอย่าง MOSFET (P-channel)

4.4 โปรแกรมจำลองการออกแบบ (Advance Design System: ADS)

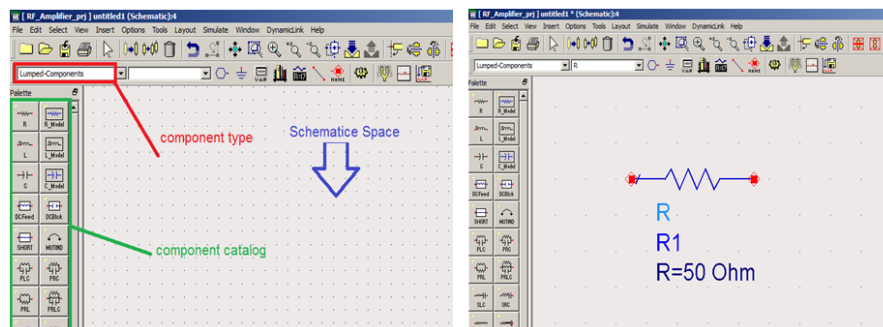
ADS [19], [23] เป็นซอฟต์แวร์ที่ช่วยในการออกแบบวงจรอิเล็กทรอนิกส์ และช่วยในการทดสอบการทำงานของวงจรจากการจำลองวงจรที่ออกแบบไว้ก่อนการผลิตวงจรออกมาจริงโดยการทำงานของซอฟต์แวร์สามารถอธิบายได้พอสังเขปดังนี้

1. เริ่มต้นเมื่อเปิดโปรแกรมADS จะอยู่ที่หน้าต่างหลักดังภาพที่ 4.15 สังเกตได้ว่า มนหน้าต่างหลักของโปรแกรมยังไม่มีข้อมูลใดๆ สามารถโปรแกรมโครงการโดย เลือกที่ File >>New Project จากนั้นโปรแกรมจะแสดงหน้าต่างเพื่อให้ตั้งชื่อของโครงการ ในที่นี้ใช้เป็น “RF_Amplifier” เมื่อเสร็จแล้วกดที่ปุ่ม “OK”



ภาพที่ 4.16 หน้าต่างหลักของโปรแกรมADS (ซ้าย) และหน้าต่างตั้งชื่อเพื่อสร้างโครงการใหม่ (ขวา)

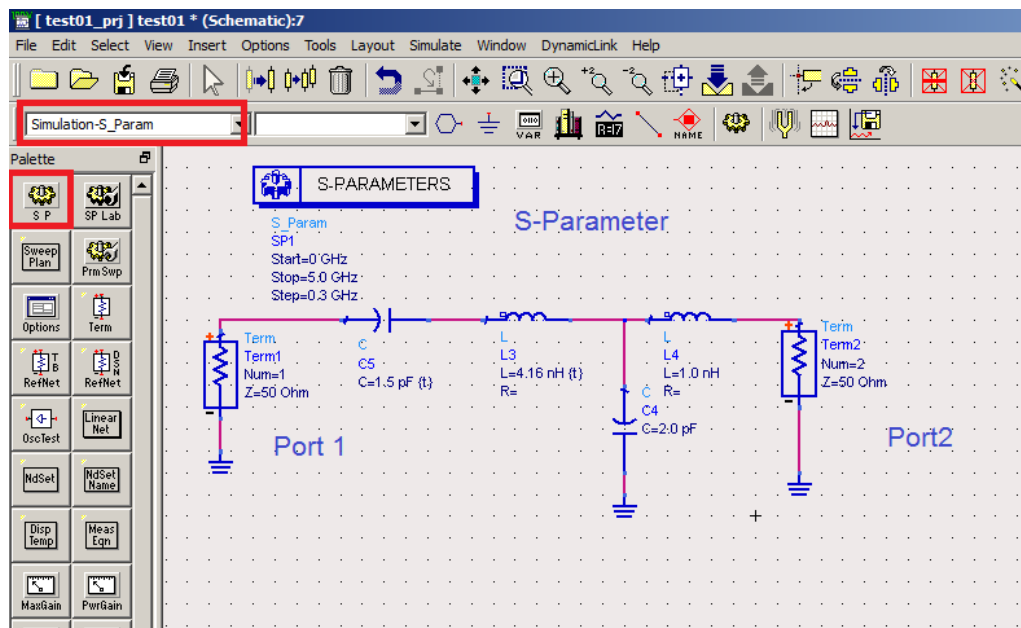
2. โปรแกรมจะแสดงหน้าต่างที่ใช้สำหรับออกแบบวงจร โดยใช้สัญลักษณ์แทนอุปกรณ์ต่างๆในวงจร เรียกว่า “Schematic” โดยในหน้าต่างนี้มีอุปกรณ์ที่แบ่งตามชนิด ให้เลือกใช้ ในการออกแบบมากมายโดยการนำอุปกรณ์จากทางด้านซ้ายของหน้าต่างมาวางบนพื้นที่ว่าง ดังแสดงในภาพที่ 4.17



ภาพที่ 4.17 แสดงหน้าต่างสำหรับออกแบบ Schematic วงจร แสดงตัวอย่างของสัญลักษณ์ (Symbol) ประกอบด้วยตัวต้านทาน (Resistor) ค่าความต้านทานคือ 50 Ohm และชื่อของอุปกรณ์คือ “R1”

3. จากนั้น เมื่อสร้าง Schematic ของวงจรเสร็จแล้วในการทดสอบการทำงานที่เกี่ยวกับ Radio Frequency จำเป็นต้องทำการทดสอบการทำงานของสัญญาณที่ส่งเข้าไปในวงจร และผลจากการส่งสัญญาณที่ออกมาในแต่ละพอร์ต ดังนั้นจึงจำเป็นต้องกำหนดการทำงาน

ของ S-Parameter โดยเลือกที่ Simulation-S_Param แล้วเลือก SP นำไปวางที่ Schematic Space เพื่อใช้เป็นตัวกำหนดการทดสอบการทำงาน



ภาพที่ 4.18 การสร้าง S-Parameter

จากภาพที่ 4.18 เป็นการกำหนด S-Parameter เพื่อกำหนดการทดสอบการทำงานของวงจร เลือก  จากกล่องทางด้านซ้ายจากแล้วนำไปวางไว้ใน Schematic ซึ่ง S-Parameter เป็นการทดสอบการตอบสนองของวงจรต่อสัญญาณในแต่ละความถี่หรือเรียกว่า “Frequency domain” ตัวอย่างในภาพที่ 4.20 เป็นวงจร Band pass Filter โดยสัญลักษณ์ต่างๆสามารถอธิบายได้ดังนี้

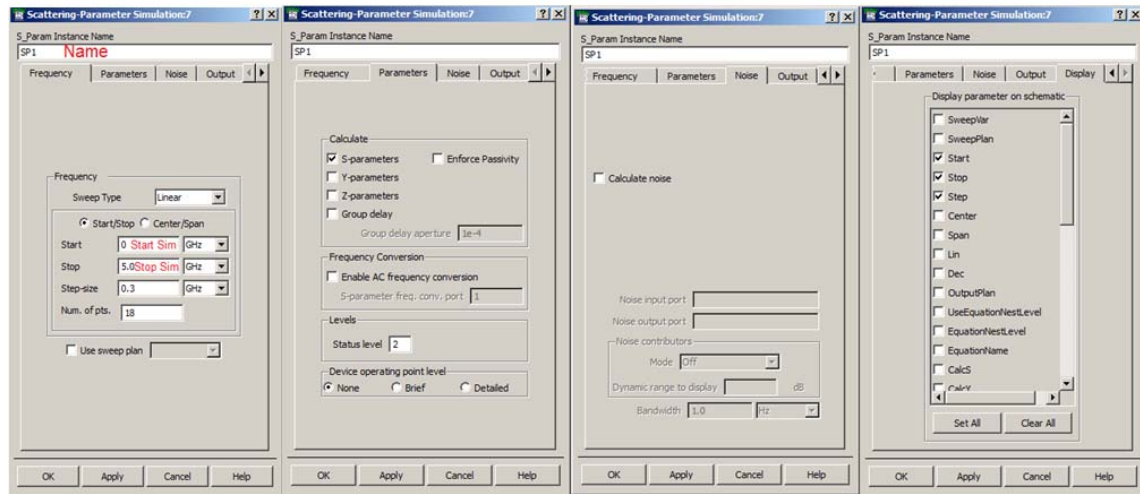
S_Para กำหนดการทำงานของ S-Parameter

Term แทนพอร์ตต่างๆ จากรูปที่ 6 มี 2 พอร์ต คือ พอร์ต 1 และ พอร์ต 2 แทนโดย Term 1 และ Term 2 ตามลำดับ

C แทนตัวเก็บประจุ

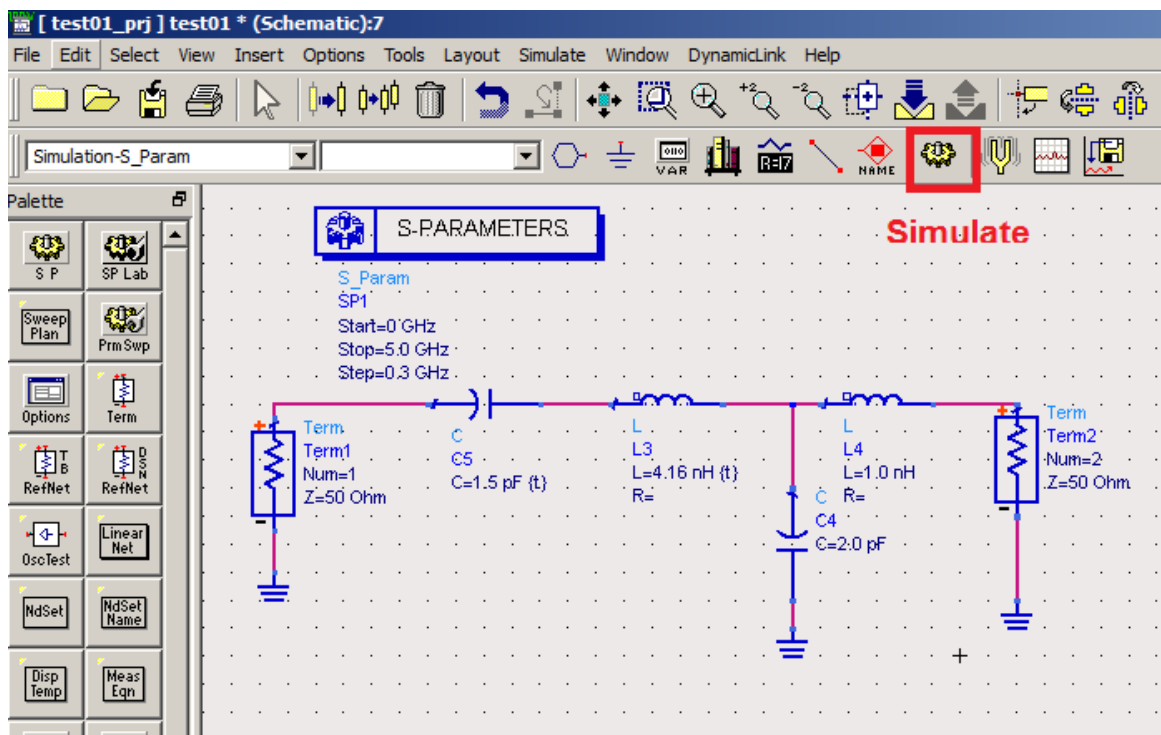
L แทนขดลวดเหนี่ยวนำ

เมื่อนำ S_Para มาวางที่ Schematic แล้ว สามารถตั้งค่าการทำงานได้ดังภาพที่ 4.19 จากภาพค่าต่าง ๆ จะตั้งค่ามาเป็นพื้นฐานอยู่แล้ว

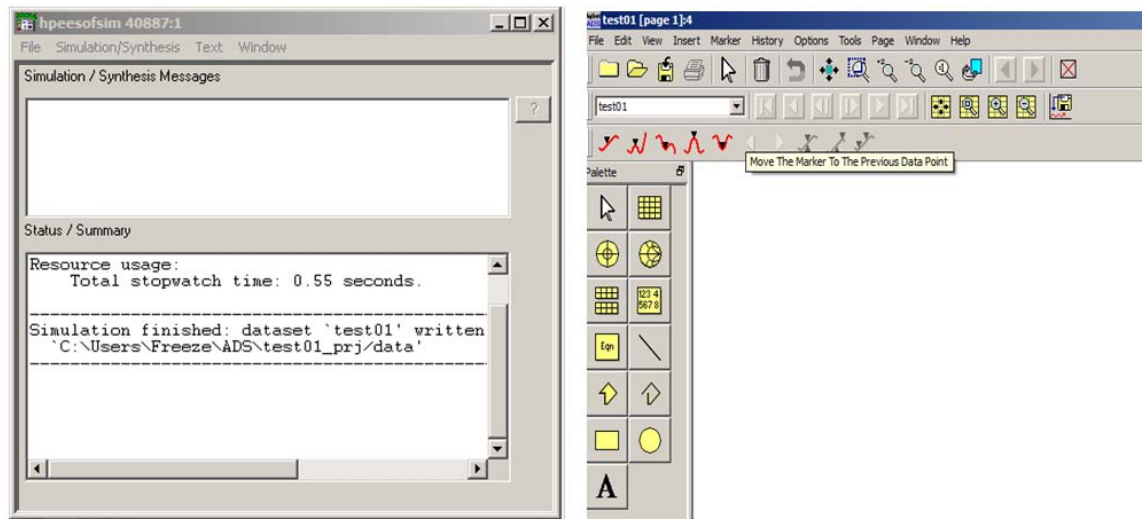


ภาพที่ 4.19 แสดงการตั้งค่าพื้นฐานของ S_Para

4. จากนั้นทำการทดสอบการทำงานโดยการกดที่ปุ่ม  ที่กล่องด้านบนของหน้าต่างดังภาพที่ 4.20 หรือ เลือกที่ Simulate>>Simulate หรือกดปุ่ม F7 หากไม่มีข้อผิดพลาดโปรแกรมจะแสดงหน้าต่าง Simulate และหน้าต่างแสดงกราฟค่าต่างๆของวงจรที่ทดสอบดังภาพที่ 4.21



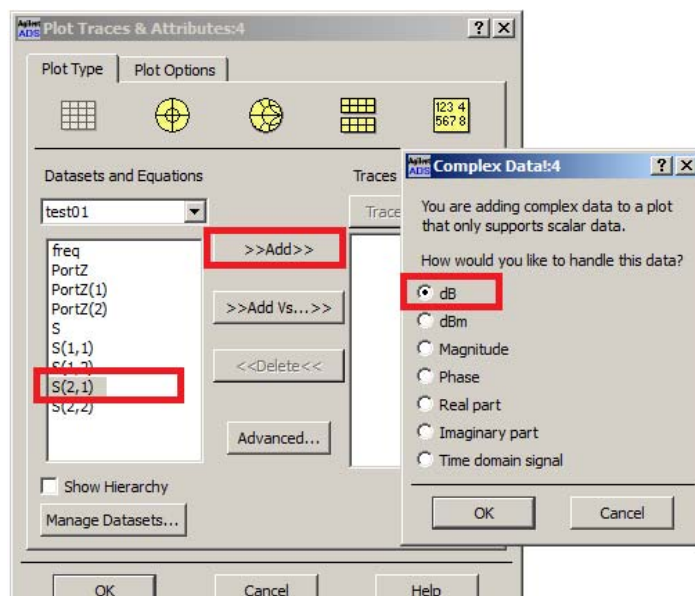
ภาพที่ 4.20 ปุ่ม Simulate



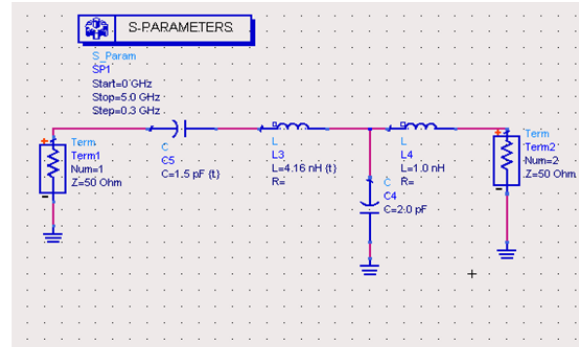
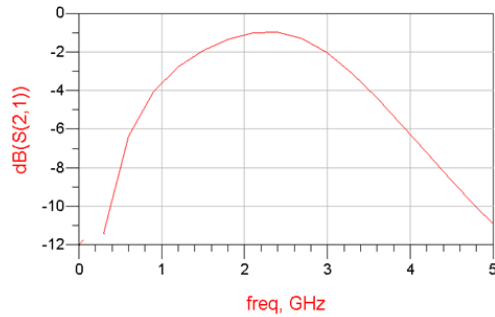
ภาพที่ 4.21 หน้าต่าง Simulate (ซ้าย) และหน้าต่างแสดงกราฟ (ขวา)

จากภาพที่ 4.21 ที่หน้าต่างแสดงกราฟจะยังไม่มีกราฟใดๆ จำเป็นต้องสร้างกราฟเพื่อตรวจสอบผลการจำลองการทำงานของวงจร โดยสามารถสร้างกราฟได้หลากหลายแบบตามต้องการ

5. กดที่ปุ่ม  (Rectangular Plot) จากนั้นจะปรากฏหน้าต่างให้เลือก S-Parameter ที่ต้องการสร้างกราฟเพื่อดูค่าของ S-Parameter นั้นๆจากการจำลองการทำงาน เลือก S(2,1) เพื่อดูผลการจำลองการส่งสัญญาณจากพอร์ตที่ 1 ไปยังพอร์ตที่ 2 ของวงจร โดยให้แกน y เป็นหน่วย dB ดังภาพที่ 4.22

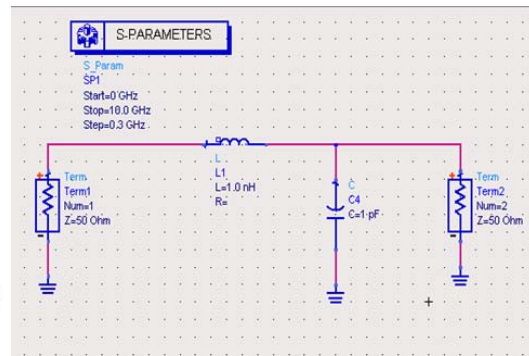
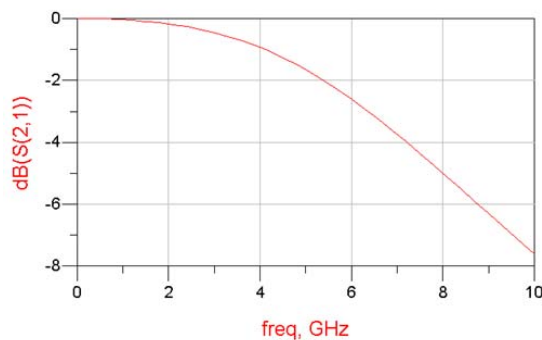


ภาพที่ 4.22 ตั้งค่ากราฟผลการจำลอง



ภาพที่ 4.23 ผลจากการจำลองและวงจร Schematic (Band pass filter)

จากภาพที่ 4.23 เป็นผลจากการจำลองการทำงานของวงจรที่สร้างขึ้นโดยเลือก S-Parameter เป็น S(21) คือการดูผลการส่งสัญญาณจากพอร์ตที่ 1 ไปยังพอร์ตที่ 2 จากกราฟเนื่องจากเป็นกราฟของ Band Pass Filter จะเห็นได้ว่าอัตราการลดทอนของสัญญาณจะลดลงเรื่อยๆ จนถึงจุดสูงสุดของกราฟ จากนั้น อัตราการลดทอนจะเพิ่มขึ้นเรื่อยๆ ในการออกแบบสามารถออกแบบวงจรแบบอื่นได้อีกมากมาย เช่นภาพที่ 4.24 เป็นจำลอง Low Pass Filter



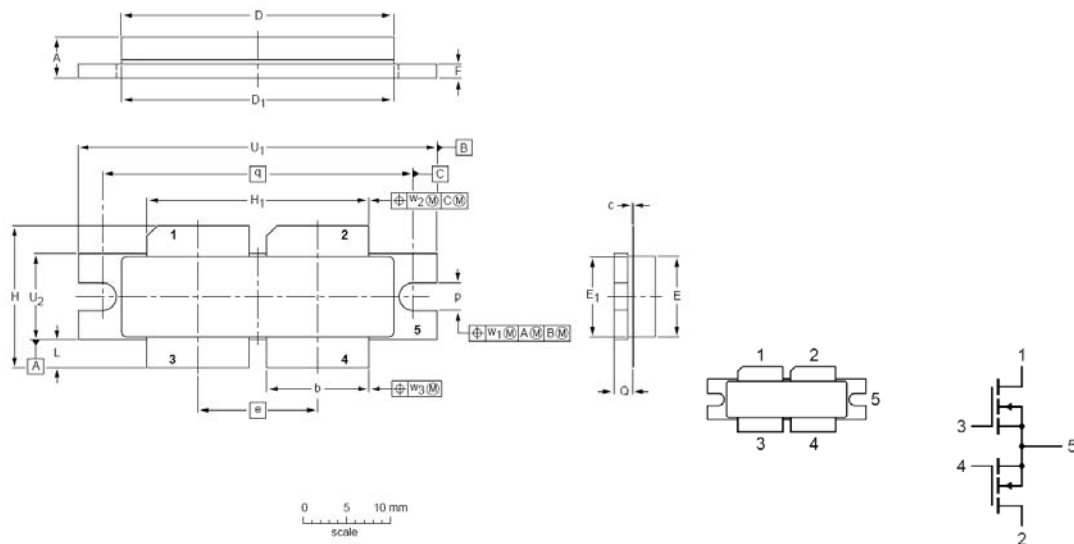
ภาพที่ 4.24 แสดงกราฟ S(21) และ Schematic ของ Low Pass Filter

4.5 การออกแบบและสร้างวงจรขยายกำลังความถี่สูง

โครงการวิจัยนี้ได้ทำการออกแบบวงจรขยายกำลังความถี่สูงของเครื่องส่งโทรทัศน์ ที่ย่าน UHF สำหรับเทคโนโลยีการแพร่ภาพโทรทัศน์ดิจิทัลระบบ DVB-T ตามมาตรฐานที่ กสทช. กำหนดซึ่งใช้งานตามมาตรฐานการส่งสัญญาณโทรทัศน์ดิจิทัลภาคพื้นดิน ETSI EN 300 744: Framing structure, channel coding and modulation for digital terrestrial television ของประเทศยุโรป (ภาคผนวก ก)

งานวิจัยนี้ได้ออกแบบจำลองการทำงานและสร้างวงจรขยายกำลังความถี่สูงคลาส AB โดยใช้ทรานซิสเตอร์แบบ MOSFET โมเดล BLF888A รุ่น SOT539A ดังแสดงในภาพที่ 4.25 ผลิตโดยบริษัท NXP [24] ซึ่งเป็น LDMOS (Laterally Diffused Metal-Oxide Semiconductor) RF Transistor Power ที่สามารถทำงานในย่านความถี่สูงและมีกำลังขยายที่ดี และมีคุณสมบัติเด่น คือ

- สามารถรองรับการทำงานที่ช่วงความถี่ปฏิบัติการย่าน UHF ช่วงความถี่ระหว่าง 470-860 MHz ตามมาตรฐานของการส่งสัญญาณระบบ DVB-T
- มีความทนทานต่อความถี่สูงได้ดี (VSWR $\geq 40 : 1$ through all phases)
- มีอัตราการขยายที่สูง
- สามารถควบคุมพลังงานได้ง่าย
- มีความน่าเชื่อถือสูง



DIMENSIONS (millimetre dimensions are derived from the original inch dimensions)

UNIT	A	b	c	D	D ₁	e	E	E ₁	F	H	H ₁	L	p	Q	q	U ₁	U ₂	w ₁	w ₂	w ₃
mm	4.7 4.2	11.81 11.56	0.18 0.10	31.55 30.94	31.52 30.96	13.72	9.50 9.30	9.53 9.27	1.75 1.50	17.12 16.10	25.53 25.27	3.48 2.97	3.30 3.05	2.26 2.01	35.56	41.28 41.02	10.29 10.03	0.25	0.51	0.25
inches	0.185 0.165	0.465 0.455	0.007 0.004	1.242 1.218	1.241 1.219	0.540	0.374 0.366	0.375 0.365	0.069 0.059	0.674 0.634	1.005 0.995	0.137 0.117	0.130 0.120	0.089 0.079	1.400	1.625 1.615	0.405 0.395	0.010	0.020	0.010

Note

1. millimeter dimensions are derived from the original inch dimensions.
2. recommended screw pitch dimension of 1.52 inch (38.6 mm) based on M3 screw.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT539A						99-03-03 10-02-02



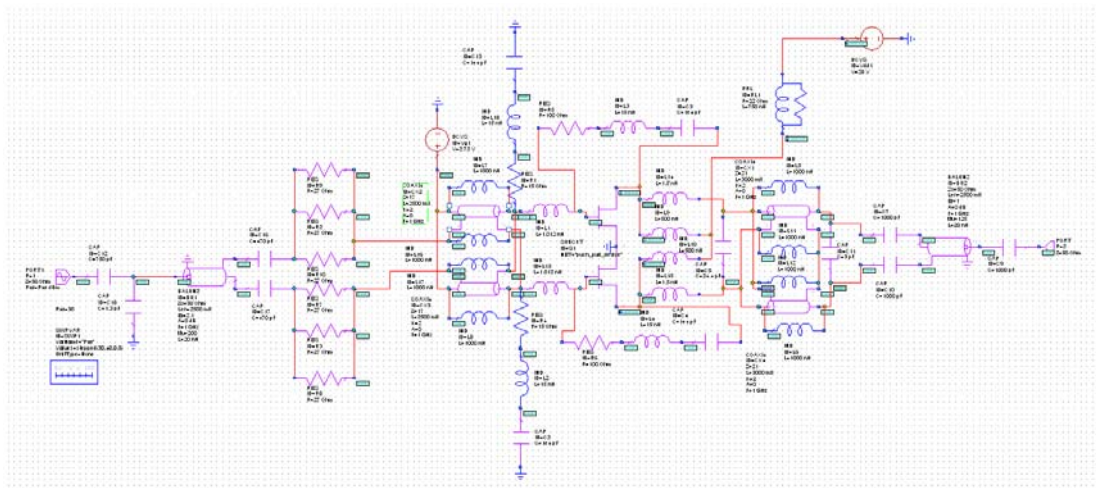
ภาพที่ 4.25 โครงสร้างของ LDMOS RF transistor Power (BLF888A)

4.5.1 การออกแบบวงจรขยายกำลังสำหรับระบบ DVB-T

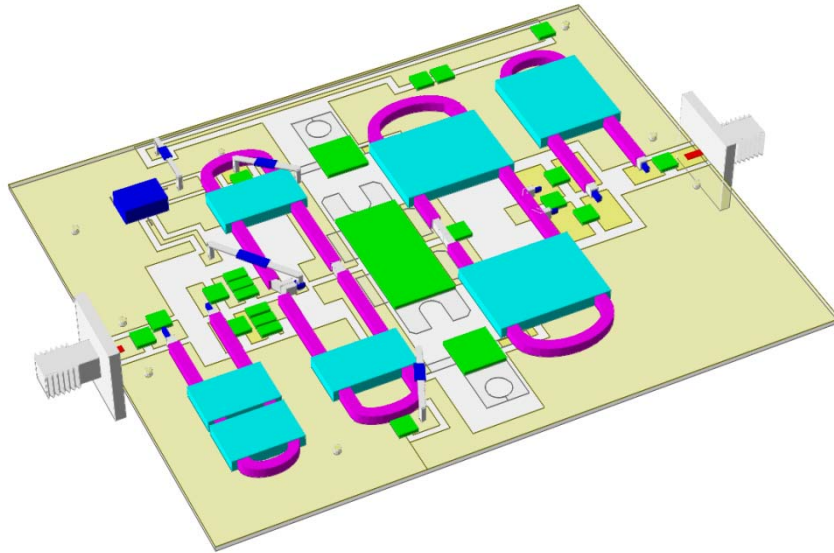
ขั้นตอนแรก ทำการออกแบบวงจรขยายกำลังด้วยโปรแกรม ADS Version 2012 ซึ่งจำเป็นต้อง Add ไฟล์ library ของ BLF888A จากเว็บไซต์ของบริษัท NXP เข้าไปในโปรแกรม ADS ก่อนดังนี้

- 1) ปิดโปรแกรม ADS schematics ทั้งหมดที่รันอยู่
- 2) ในหน้าต่าง main window ของ ADS ให้ไปที่เมนูเลือก Design Kit ---> Install Design Kits.....
- 3) ทำการติดตั้ง NXP RFLDMOS model library
- 4) ออกจากหน้าต่างแล้วรีสตาร์ทโปรแกรม ADS
- 5) ต่อจากนั้นที่หน้าต่าง main window ของโปรแกรม ADS ไปที่เมนู Design Kit ---> Install Design Kits.....
- 6) ติดตั้ง model Design Kit'
- 7) ออกจากหน้าต่างแล้วรีสตาร์ทโปรแกรม ADS อีกครั้ง (จากนั้นฟังก์ชัน model ก็พร้อมใช้งาน)

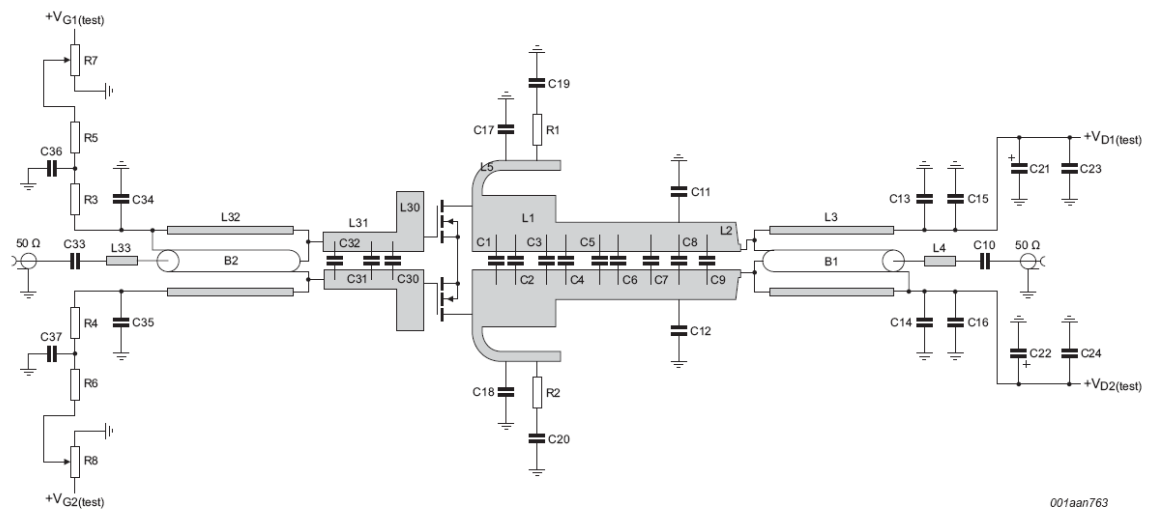
ค่าพารามิเตอร์ต่าง ๆ แสดงดังตารางที่ 4.1



ภาพที่ 4.26 การออกแบบวงจรขยายกำลังคลาส AB สำหรับระบบ DVB-T



ภาพที่ 4.27 แบบจำลองวงจรขยายกำลังคลาส AB สำหรับระบบ DVB-T ที่ออกแบบเสร็จเรียบร้อยแล้ว

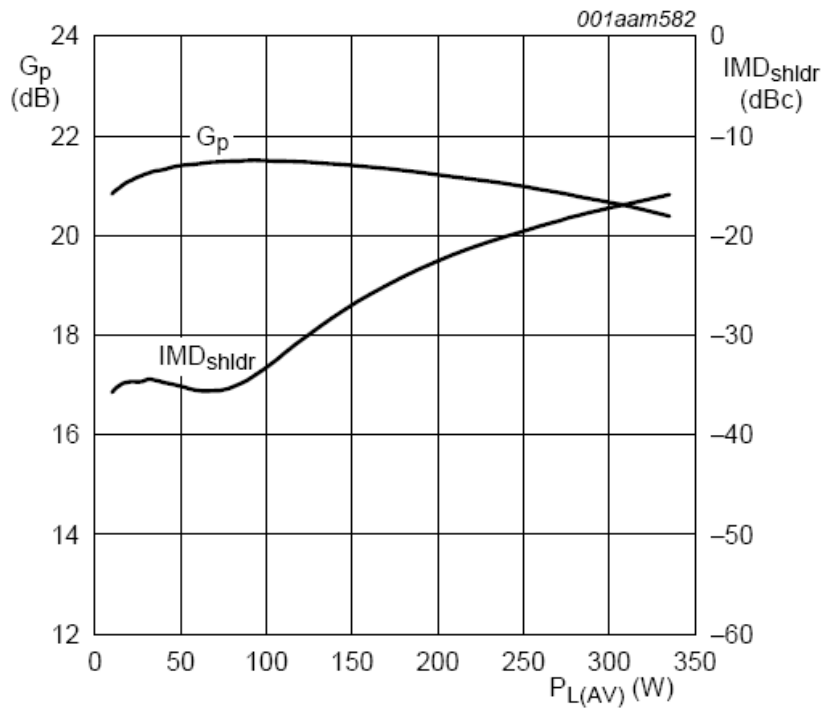


ภาพที่ 4.28 วงจรทดสอบแรงดันไฟฟ้าที่ขา Drain (V_{D1} , V_{D2}) และขา Gate (V_{G1} , V_{G2}) ของวงจรขยายกำลังคลาส AB สำหรับระบบ DVB-T

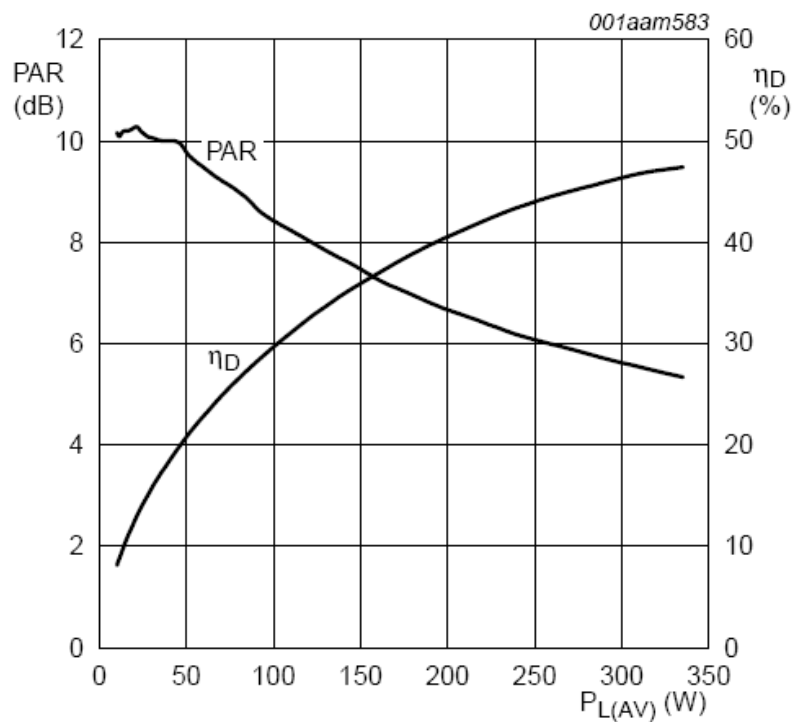
ตารางที่ 4.1 ค่าพารามิเตอร์สำหรับการออกแบบและสร้างวงจรขยายกำลังความถี่สูง

อุปกรณ์	คำอธิบาย	ค่า	หมายเหตุ
B1, B2	semi rigid coax	25 Ω ; 49.5 mm	UT-090C-25 (EZ 90-25)
C1	multilayer ceramic chip capacitor	12 pF	[1]
C2, C3, C4, C5, C6	chip capacitor	8.2 pF	[1]
C7	multilayer ceramic chip capacitor	6.8 pF	[2]
C8	multilayer ceramic chip capacitor	2.7 pF	[2]
C9	multilayer ceramic chip capacitor	2.2 pF	[2]
C10, C13, C14	multilayer ceramic chip capacitor	100 pF	[3]
C11, C12	multilayer ceramic chip capacitor	10 pF	[2]
C15, C16	multilayer ceramic chip capacitor	4.7 μ F, 50 V	Kemet C1210X475K5RAC-TU or capacitor of same quality.
C17, C18, C23, C24	multilayer ceramic chip capacitor	100 pF	[2]
C19, C20	multilayer ceramic chip capacitor	10 μ F, 50 V	TDK C570X7R1H106KT000N or capacitor of same quality.
C21, C22	electrolytic capacitor	470 μ F; 63 V	
C30	multilayer ceramic chip capacitor	10 pF	[4]
C31	multilayer ceramic chip capacitor	9.1 pF	[4]
C32	multilayer ceramic chip capacitor	3.9 pF	[4]
C33, C34, C35	multilayer ceramic chip capacitor	100 pF	[4]
C36, C37	multilayer ceramic chip capacitor	4.7 μ F, 50 V	TDK C4532X7R1E475MT020U or capacitor of same quality.
L1	microstrip		[5] (W x L) 15 mm x 13 mm
L2	microstrip		[5] (W x L) 5 mm x 26 mm
L3, L32	microstrip		[5] (W x L) 2 mm x 49.5 mm
L4	microstrip		[5] (W x L) 1.7 mm 3.5 mm
L5	microstrip		[5] (W x L) 2 mm x 9.5 mm
L30	microstrip		[5] (W x L) 5 mm x 13 mm
L31	microstrip		[5] (W x L) 2 mm x 11 mm
L33	microstrip		[5] (W x L) 2 mm x 3 mm
R1, R2	wire resistor	10 Ω	
R3, R4	SMD resistor	5.6 Ω	0805
R5, R6	wire resistor	100 Ω	
R7, R8	potentiometer	10 k Ω	
[1] American technical ceramics type 800R or capacitor of same quality. [2] American technical ceramics type 800B or capacitor of same quality. [3] American technical ceramics type 180R or capacitor of same quality. [4] American technical ceramics type 100A or capacitor of same quality. [5] Printed-Circuit Board (PCB): Taconic RF35; ϵ_r = 3.5 F/m; height = 0.762 mm; Cu (top/bottom metallization); thickness copper plating = 35 μ m.			

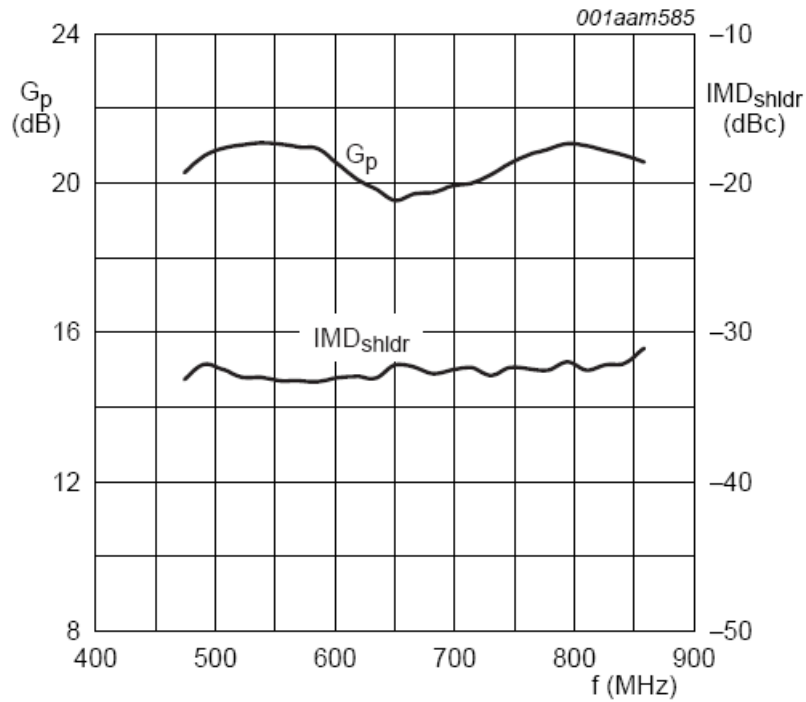
ขั้นตอนที่สอง หลังจากออกแบบวงจรเสร็จแล้ว จากนั้นให้ทำการกำหนดค่าของ BLF888A ตามคุณสมบัติจากบริษัทผู้ขาย แล้ว Simulate ผลการจำลองต่าง ๆ ดังแสดงในภาพที่ 4.29 ภาพที่ 4.30 ภาพที่ 4.31 และภาพที่ 4.32 ตามลำดับ โดยที่ V_{DS} คือ average output power, I_{DQ} คือ quiescent drain current และ $P_{L(AV)}$ คือ average output power



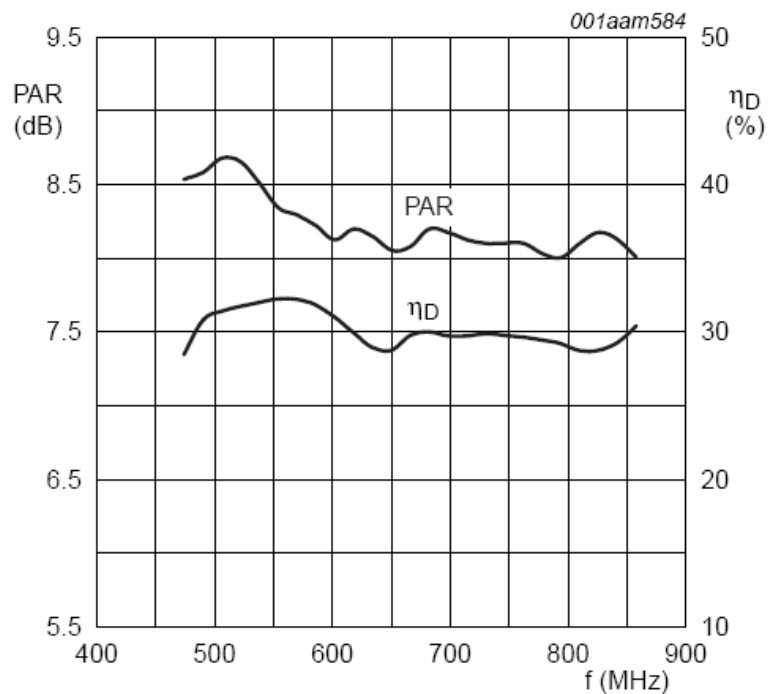
ภาพที่ 4.29 การทดสอบอัตราขยายกำลังและผลกระทบจาก intermodulation ที่ฟังก์ชันของ Load Power $V_{DS} = 50$ V; $I_{DQ} = 1.3$ A สำหรับระบบ DVB-T



ภาพที่ 4.30 การทดสอบประสิทธิภาพที่ขา Drain และค่า PAPR (peak-to-average ratio) ที่ฟังก์ชันของ Load Power $V_{DS} = 50$ V; $I_{DQ} = 1.3$ A สำหรับระบบ DVB-T

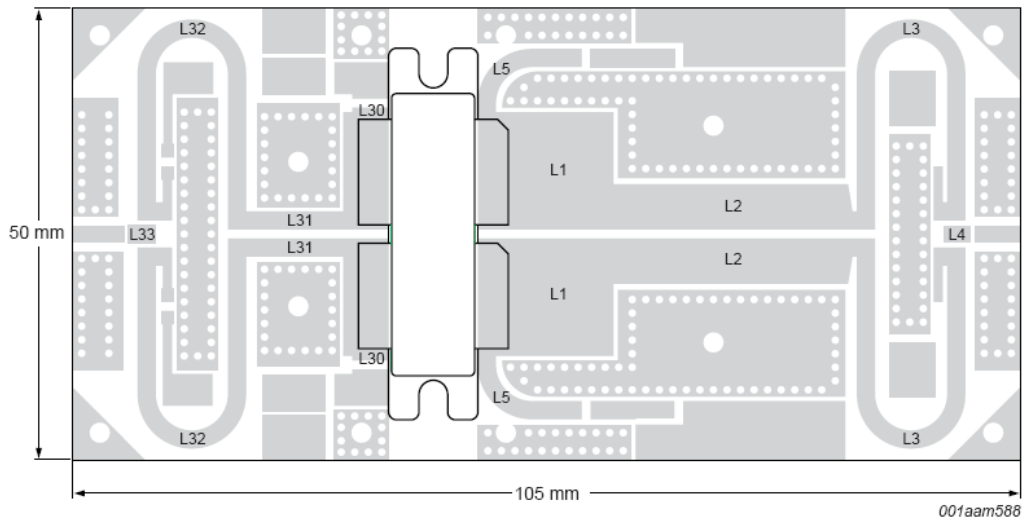


ภาพที่ 4.31 การทดสอบอัตราขยายกำลังและผลกระทบจาก intermodulation ที่ฟังก์ชันของความถี่ $P_{L(AV)} = 110$ W; $V_{DS} = 50$ V; $I_{DQ} = 1.3$ A สำหรับระบบ DVB-T

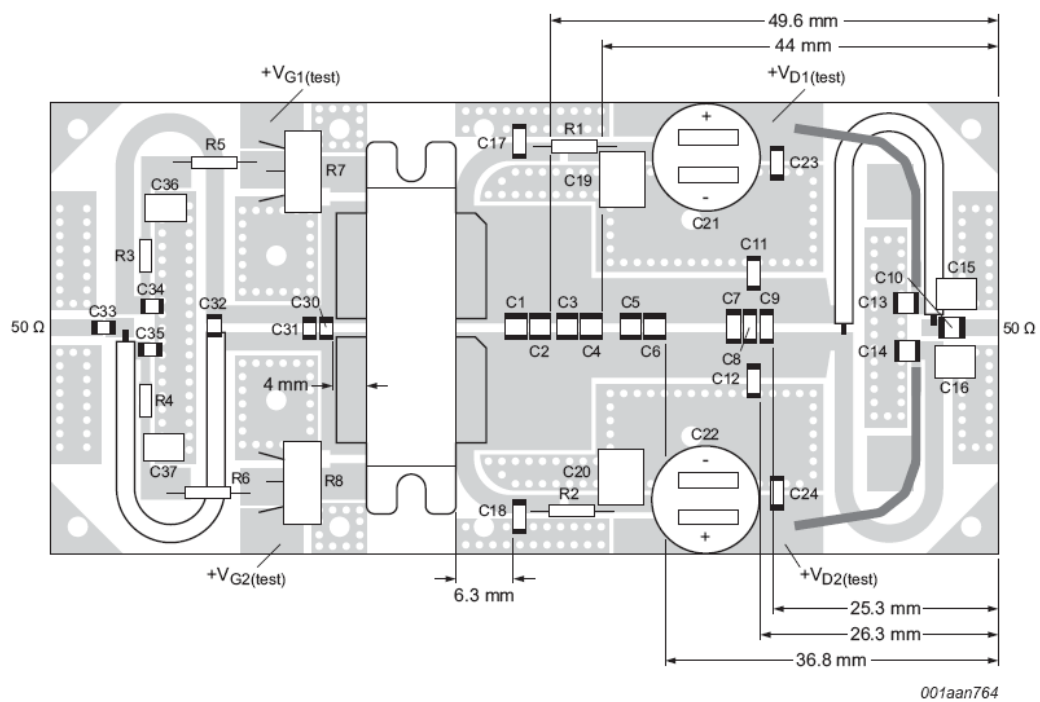


ภาพที่ 4.32 การทดสอบประสิทธิภาพที่ขา Drain และค่า PAPR (peak-to-average ratio) ที่ฟังก์ชันของความถี่ $P_{L(AV)} = 110$ W; $V_{DS} = 50$ V; $I_{DQ} = 1.3$ A สำหรับระบบ DVB-T

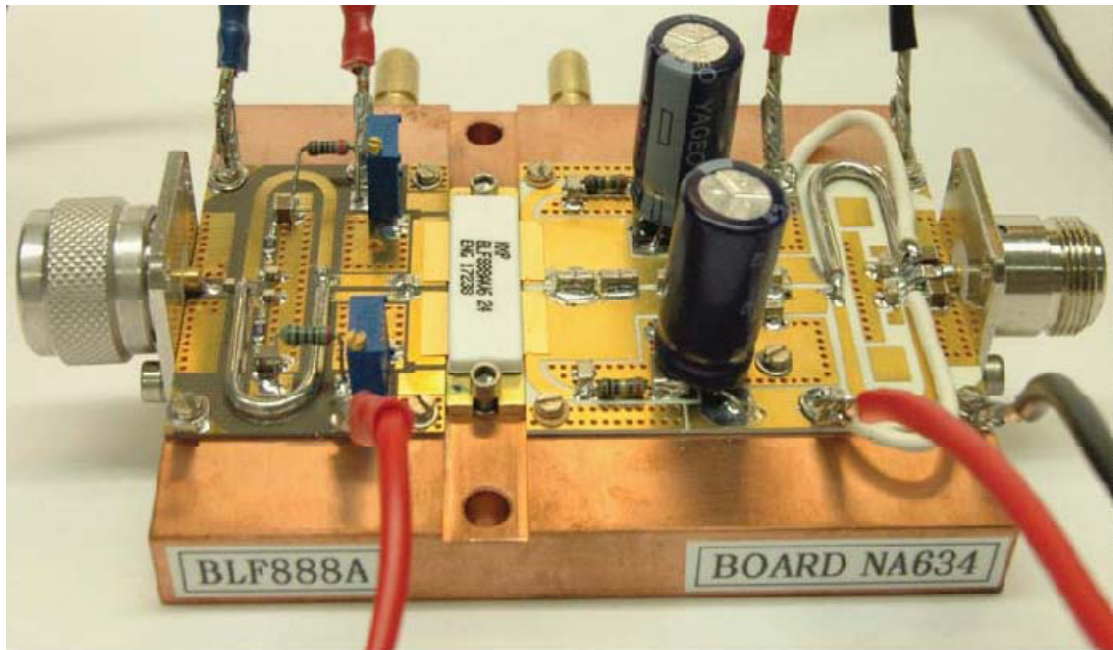
ขั้นตอนที่สาม ออกแบบลายปรี้นวงจรขยายกำลังความถี่สูงคลาส AB



ภาพที่ 4.33 แผ่นปรี้นลายวงจรขยายกำลังคลาส AB ที่ทำการออกแบบเสร็จเรียบร้อยแล้ว



ภาพที่ 4.34 การจัดวางตำแหน่งของอุปกรณ์วงจรขยายกำลังคลาส AB สำหรับระบบ DVB-T



ภาพที่ 4.35 วงจรขยายกำลังคลาส AB สำหรับใช้งานกับระบบ DVB-T ย่านความถี่ 470-860 MHz