บทคัดย่อ

187555

วิทยานิพนธ์นี้ได้เสนอการพัฒนาซิลิคอนโฟโต้ไดโอดชนิด p-i-n แบบพลานาร์ ซึ่งโครงสร้างประกอบด้วยชั้น n^+ และชั้น p^+ ที่ถูกสร้างด้วยเทคนิคการแพร่อะตอมสารเจือฟอสฟอรัสและโบรอนลงบนผิวหน้าของแผ่นซิลิคอนชนิดอินทรินซิคสภาพความต้านทานสูง 2000 Ω-cm ระนาบ (111) ซึ่งเป็นแผ่นฐานรองเริ่มต้น การทดลองนี้ได้ศึกษาผลของแฟคเตอร์ต่างๆ ที่มีต่อลักษณะสมบัติทางไฟฟ้า ทางแสง และการตอบสนองทางความถี่ของโฟโต้ไดโอด เช่น ความลึกของรอยต่อชั้นรับแสง p^+- i พื้นที่ไวแสงประสิทธิผล ลวดลายขั้วโลหะไฟฟ้า และโครงสร้างการ์ดริง รวมถึงการประยุกต์ใช้ชั้นพอรัสซิลิคอนแบบวิธีกัดย้อมสีเป็นชั้นลดการสะท้อนแสง ผลการทดลองพบว่า พื้นที่ไวแสงประสิทธิผลที่ดีที่สุด คือ พื้นที่ของรอยต่อ p^+- i โครงสร้างของการ์ดริงที่อยู่ระหว่างชั้น p^+ และชั้น n^+ ช่วยลดกระแสรั่วที่ชั้นผิวสัมผัส Si/SiO_2 ได้ โดยเฉพาะตำแหน่งของการ์ดริงที่ใกล้ชั้น n^+ จะยิ่งช่วยลดกระแสรั่วต่ำลง นอกจากนี้ยังพบว่ากลุ่มของไดโอดที่มีชั้นพอรัสซิลิคอนเป็นชั้นลดการสะท้อนแสงเมื่อนำไปทดลองตรวจจับความเข้มแสงจากหลอดฮาโลเจน กระแสแสงเพิ่มขึ้นประมาณ 10-30% และกระแสแสงเพิ่มขึ้นมากกว่า 115% สำหรับตรวจจับแสงอัลตราไวโอเลต โดยทำการตรวจวัดเปรียบเทียบกับกลุ่มของไดโอดที่มีชั้นซิลิคอนไดออกไซด์เป็นชั้นลดการสะท้อนแสง ผลของการทดลองนี้แสดงให้เห็นว่าซิลิคอนโฟโต้ไดโอดชนิด p-i-n แบบพลานาร์ สามารถสร้างและพัฒนาให้ดียิ่งขึ้นต่อไปได้

ABSTRACT

187555

This thesis presents a development of silicon planar p-i-n photodiode. The structure consisting of the n^+ layer and the p^+ layer have been constructed by diffusing technique of phosphorus and boron on the top of intrinsic silicon wafer. The experiment investigated results of several factors of the electrical and the light current characteristics of the photodiodes such as the depth of the p^+- i junction layer, effective-active area, the pattern of the Al-electrode, and the p^+ guard ring structure. It also includes applying porous silicon layer by stain etching as an antireflective layer on the surface of silicon photodiode. The results found that, the effective-active area is the p^+- i junction area, the guard ring can reduce leakage current at the Si/SiO_2 interface, especially as the position of the p^+- ring nears the n^+ layer can reduce leakage current as well. Furthermore, a group of the photodiodes fabricated with the porous silicon layer as an antireflective layer, then testing the light source from Halogen lamp, the photocurrent can increase to be about 10-30% and increase more than 115% for testing UV light source. Which compared with a group of the photodiodes that have the SiO_2 as an antireflective layer. The result of this experiment indicates that a silicon planar p-i-n photodiode is possible and it will be able to improve on the next.