

การศึกษาที่ครอบคลุมด้านการออกแบบและประสิทธิภาพของรหัสแอลดีพีซีสำหรับมาตรฐาน 5G

A COMPREHENSIVE STUDY ON THE DESIGN AND PERFORMANCE OF LDPC CODES FOR 5G STANDARD

จตุพร ด่วงทอง¹ และ เวธิต ภาคย์พิสุทธิ์²

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง, กรุงเทพฯ,

E-Mail: {¹58601143, ²watid.ph}@kmitl.ac.th

Chatuporn Duangthong¹ and Watid Phakphisut²

School of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok,

E-Mail: {¹58601143, ²watid.ph}@kmitl.ac.th

วันรับบทความ วันที่ 4 กรกฎาคม 2564

วันแก้ไขบทความ วันที่ 14 สิงหาคม 2564

วันตอบรับบทความ วันที่ 17 สิงหาคม 2564

บทคัดย่อ

สหภาพโทรคมนาคมระหว่างประเทศ (ITU: International Telecommunication Union) ได้กำหนดรูปแบบการสื่อสารไร้สายยุคที่ 5 หรือ 5G ไว้ 3 ประเภท ได้แก่ enhanced mobile broadband (eMBB), ultra-reliable and low latency communications (URLLC) และ massive machine-type communications (mMTC) อย่างไรก็ตาม การสื่อสารไร้สายจะมีปัญหาความผิดพลาดของข้อมูลเนื่องจากสัญญาณรบกวนในสิ่งแวดล้อม เพื่อให้การใช้งานการสื่อสารไร้สายมีความถูกต้อง ข้อมูลจึงถูกเข้ารหัสช่องสัญญาณ ในมาตรฐาน 5G รหัสที่ถูกนำมาพิจารณาใช้งานในส่วนของผู้ใช้ข้อมูล คือรหัสแอลดีพีซี (LDPC: Low-Density Parity-Check Codes) เนื่องจากรหัสแอลดีพีซีเป็นรหัสที่มีสมรรถนะในการแก้ไขความผิดพลาดที่ดี ดังนั้นบทความนี้จึงศึกษาและจำลองสมรรถนะอัตราความผิดพลาดบิตของรหัสแอลดีพีซีตามมาตรฐาน 5G

คำสำคัญ: รหัสแอลดีพีซี, การสื่อสารไร้สายในยุคที่ 5

ABSTRACT

International Telecommunication Union (ITU) has defined three usage scenarios for the 5th generation mobile communication, such as enhanced mobile broadband (eMBB), ultra-reliable and low latency communications (URLLC), and massive machine-type communications (mMTC). However, the data corruption can occur to the noise from the environment. To improve the reliability of communication network, the data must be encoded by channel codes. In 5G standard, Low-Density Parity-Check (LDPC) codes are the channel codes of the user data. Since the LDPC code performs well in terms of error correction, the bit error rate (BER) performance of LDPC codes based on the 5G standard is investigated and simulated in this study.

KEYWORDS: LDPC code, 5th generation mobile communication

1. บทนำ

สหภาพโทรคมนาคมระหว่างประเทศ (ITU: International Telecommunication Union) ได้แบ่งรูปการสื่อสารไร้สายในยุคที่ 5 หรือ 5G ไว้ 3 ประเภท (Series, M., 2017) ได้แก่ enhanced mobile broadband (eMBB), ultra-reliable and low latency communications (URLLC) และ massive machine type communications (mMTC) สำหรับการใช้งานแบบ eMBB จะมุ่งเน้นการใช้งานการส่งข้อมูลความเร็วสูงในระดับกิกะบิตต่อวินาที ตัวอย่างเช่น การรับชมวิดีโอความละเอียด 4K เป็นต้น สำหรับการใช้งานแบบ URLLC มุ่งเน้นการส่งข้อมูลที่มีความเสถียรและมีความหน่วงของการส่งข้อมูลต่ำ ตัวอย่างเช่น การรับส่งข้อมูลระหว่างรถยนต์ที่ต้องการรับส่งข้อมูลที่มีการหน่วงเวลาต่ำเพื่อตอบสนองเหตุการณ์ต่าง ๆ สำหรับการใช้งานแบบ mMTC จะมุ่งเน้นการเชื่อมต่ออุปกรณ์จำนวนมากในบริเวณพื้นที่จำกัด ตัวอย่างเช่น การรับส่งข้อมูลของอุปกรณ์ IoT

รูปแบบการใช้งานในข้างต้น จะสังเกตได้ว่าการสื่อสารไร้สายยุค 5G ถูกคาดหวังเป็นยุคของการสื่อสารของทุกสรรพสิ่ง ไม่ว่าจะเป็นการสื่อสารระหว่างมนุษย์กับมนุษย์ มนุษย์กับเครื่องจักร หรือเครื่องจักรกับเครื่องจักร การสื่อสารของสรรพสิ่งเหล่านี้ต่างก็เรียกร้องคุณภาพในการสื่อสารที่ดี กล่าวคือปราศจากความผิดพลาดในการส่งข้อมูล อย่างไรก็ตาม เนื่องจากในช่องสัญญาณการสื่อสารไร้สายมีสิ่งรบกวนจำนวนมาก เช่น การรบกวนจากฝน สัญญาณรบกวนแบบจางหาย รวมถึงความร้อนจากวงจรอิเล็กทรอนิกส์ในอุปกรณ์ ดังนั้น โดยปกติแล้วในการส่งข้อมูลผ่านช่องสัญญาณจะอาศัยรหัสช่องสัญญาณ (Channel Codes) เพื่อแก้ไขความผิดพลาดของข้อมูล รหัสช่องสัญญาณจะทำหน้าที่เข้ารหัสข้อมูลเพิ่มบิตตรวจสอบหรือที่เรียกกันว่า บิตพาริตี (Parity Bits) เข้าไปกับข้อมูลต้นฉบับก่อนดำเนินการส่งข้อมูลเหล่านั้นไปยังภาครับ หน้าที่ของภาครับคือการถอดรหัสข้อมูล โดยอาศัยบิตพาริตีในการตรวจสอบแก้ไขความผิดพลาดที่เกิดขึ้น

ในเทคโนโลยี 5G การสื่อสารระหว่างสถานีฐานและโทรศัพท์เคลื่อนที่จะประกอบไปด้วยข้อมูลอยู่ 2 ชนิด ชนิดแรกคือ User data ซึ่งเป็นข้อมูลของผู้ใช้งานที่ต้องการส่งไปหาผู้รับปลายทาง ชนิดที่สองคือ Control data ซึ่งเป็นข้อมูลของอุปกรณ์ เช่น โทรศัพท์เคลื่อนที่ส่งข้อมูลไปยังสถานีฐานว่าได้รับข้อมูลถูกต้อง หรือโทรศัพท์เคลื่อนที่ส่งข้อมูลแจ้งปริมาณสัญญาณรบกวนในบริเวณนั้นเป็นเช่นไร รหัสช่องสัญญาณที่จะถูกนำมาใช้ใน 5G ต้องมีความเหมาะสมสำหรับการใช้งานทั้ง 3 ด้าน ไม่ว่าจะเป็น eMBB, mMTC และ URLLC ซึ่งรหัสที่ถูกนำมาพิจารณาใช้งานในส่วนของผู้ใช้ User data ได้แก่ รหัสพาริตีเชิงความหนาแน่นต่ำ หรือ รหัสแอลดีพีซี (LDPC: Low-Density Parity-Check Codes) ซึ่งเป็นรหัสที่มีสมรรถนะเข้าใกล้ทฤษฎีความจุช่องสัญญาณ รหัสแอลดีพีซีถูกคิดค้นโดย Robert Gallager (Gallager, R., 1962) เมื่อ ค.ศ. 1962 ในปัจจุบัน รหัสแอลดีพีซีได้รับการพัฒนาให้วงจรเข้ารหัสและถอดรหัสมีความซับซ้อนต่ำ ทำให้รหัสแอลดีพีซีถูกนำมาใช้งานในระบบสื่อสารมาตรฐานต่าง ๆ เช่น ระบบเครือข่ายคอมพิวเตอร์ไร้สายมาตรฐาน IEEE 802.11 (IEEE Computer Society LAN/MAN Standards Committee, 2007) ระบบโทรทัศน์ดิจิทัลมาตรฐาน DVB-S2 และ DVB-T2 (Morello, A., & Mignone, V., 2006)

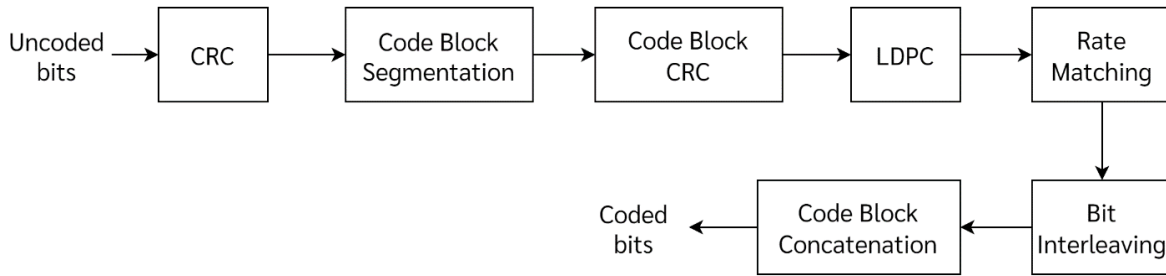
ในบทความนี้จะศึกษาการเข้ารหัสแอลดีพีซีในมาตรฐานการสื่อสารไร้สายยุคที่ 5 โดยกระบวนการเข้ารหัสแอลดีพีซีประกอบด้วยโมดูลที่สำคัญทั้งหมด 7 ส่วน ได้แก่ 1. การเข้ารหัสขีอาร์ซี 2. การแบ่งข้อมูลเป็นบล็อกย่อย 3. การเข้ารหัสขีอาร์ซี ของบล็อกข้อมูลย่อย 4. การเข้ารหัสแอลดีพีซีของบล็อกข้อมูลย่อย 5. การปรับอัตรารหัสโดยการเลือกบิตที่จะส่ง 6. การแทรกสลับบิตข้อมูลของบล็อกข้อมูลย่อย และ 7. การนำบล็อกข้อมูลย่อยมาจัดเรียงและส่งออก

2. วัตถุประสงค์ของการวิจัย

งานวิจัยนี้มีวัตถุประสงค์เพื่อศึกษาและจำลองการเข้ารหัสแอลดีพีซีในมาตรฐานการสื่อสารยุคที่ 5 โดยอาศัยเครื่องมือที่สำคัญคือโปรแกรมแมทแลบ (MATLAB) ซึ่งจะจำลองระบบการสื่อสารตามมาตรฐานการสื่อสารในยุคที่ 5 ประกอบไปด้วย การเข้ารหัสขีอาร์ซี การแบ่งส่วนข้อมูล การเข้ารหัสขีอาร์ซี บล็อกย่อย การเข้ารหัสแอลดีพีซี การปรับอัตรารหัส การแทรกสลับบิต และการต่อเรียงบล็อกรหัส

3. ทฤษฎีและงานวิจัยที่เกี่ยวข้อง

3.1 ภาพรวมการเข้ารหัสแอลดีพีซีมาตรฐาน 5G



รูปที่ 1 แผนภาพการเข้ารหัสแอลดีพีซีมาตรฐาน 5G (3rd Generation Partnership Project (3GPP), 2018)

รูปที่ 1 แสดงแผนภาพบล็อกของกระบวนการเข้ารหัสช่องสัญญาณของรหัสแอลดีพีซีตามเอกสาร 3GPP 38.212 (3rd Generation Partnership Project (3GPP), 2018) โดยการทำงานจะเริ่มต้นจากการนำข้อมูลที่ต้องการส่งไปเข้ารหัสด้วยรหัสตรวจจับความผิดพลาด ที่เรียกว่าซีอาร์ซี (CRC: Cyclic Redundancy Check) ก่อนจะนำผลลัพธ์ที่ได้ไปผ่านกระบวนการแบ่งส่วนข้อมูล (Segmentation) เพื่อแบ่งข้อมูลให้มีขนาดของข้อมูลตามมาตรฐานของการสื่อสาร 5G โดยข้อมูลจะถูกแบ่งออกเป็นบล็อกย่อย ๆ ที่มีขนาดเท่ากัน หลังจากนั้นแต่ละบล็อกย่อยจะถูกนำไปเข้ารหัสซีอาร์ซี ซ้ำอีกครั้ง จากนั้น นำผลลัพธ์ที่ได้ไปเข้ารหัสแอลดีพีซี โดยการแทรกบิตพาริตีกับข้อมูล เพื่อให้ภาครับสามารถแก้ไขความผิดพลาดของข้อมูลได้อย่างถูกต้อง ผลลัพธ์ที่ได้จากการเข้ารหัสแอลดีพีซี จะถูกเรียกว่าคำรหัส (Codeword) โดยคำรหัสจะถูกส่งต่อไปยังวงจรปรับอัตรารหัส (Rate Matching) เพื่อปรับความยาวของคำรหัสให้เหมาะสมกับการส่ง จากนั้นวงจรแทรกสลับบิต (Bit Interleaving) จะถูกใช้งานเพื่อแทรกสลับบิตข้อมูลในคำรหัสเพื่อป้องกันความผิดพลาดแบบติดกัน (Burst Error) และสุดท้ายจะมีการจัดเรียงบล็อกรหัสเพื่อส่งต่อไปมอดูเลตและส่งข้อมูลออกไปตามลำดับ

3.2 การเข้ารหัสซีอาร์ซี

การเข้ารหัสแบบซีอาร์ซี (CRC: Cyclic Redundancy Check) ในมาตรฐาน 5G (Wu, H., 2020) สำหรับแบบอัปลิงก์ (Uplink) และดาวนลิงก์ (Downlink) ใช้ การเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 24, 16, 11 และ 6 บิต โดยมีการกำหนดโพลิโนเมียลโพลิโนเมียลตัวกำเนิด (Generator Polynomial) สำหรับการเข้ารหัสซีอาร์ซี 24 บิตได้แก่

$$g_{\text{CRC24A}}(X) = X^{24} + X^{23} + X^{18} + X^{17} + X^{14} + X^{11} + X^{10} + X^7 + X^6 + X^5 + X^4 + X^3 + X + 1 \quad (1)$$

$$g_{\text{CRC24B}}(X) = X^{24} + X^{23} + X^6 + X^5 + X + 1 \quad (2)$$

$$g_{\text{CRC24C}}(X) = X^{24} + X^{23} + X^{21} + X^{20} + X^{17} + X^{15} + X^{13} + X^{12} + X^8 + X^4 + X^2 + X + 1 \quad (3)$$

เมื่อ $g_{\text{CRC24A}}(X)$, $g_{\text{CRC24B}}(X)$ และ $g_{\text{CRC24C}}(X)$ คือโพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G สำหรับบล็อกข้อมูลที่มีความยาว (L) 24 บิตแบบที่ A, B และ C ตามลำดับ, X^n คือตำแหน่งที่โพลิโนเมียลมีสัมประสิทธิ์เป็น 1 สำหรับการเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 16 บิต โพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G คือ

$$g_{\text{CRC16}}(X) = X^{16} + X^{12} + X^5 + 1 \quad (4)$$

เมื่อ $g_{\text{CRC16}}(X)$ คือโพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G สำหรับบล็อกข้อมูลที่มีความยาว (L) 16 บิต สำหรับการเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 11 บิต โพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G คือ

$$g_{\text{CRC11}}(X) = X^{11} + X^{10} + X^9 + X^5 + 1 \quad (5)$$

เมื่อ $g_{\text{CRC11}}(X)$ คือโพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G สำหรับบล็อกข้อมูลที่มีความยาว (L) 11 บิต สำหรับการเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 6 บิต โพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G คือ

$$g_{\text{CRC6}}(X) = X^6 + X^5 + 1 \quad (6)$$

เมื่อ $g_{\text{CRC6}}(X) = X^6 + X^5 + 1$ คือโพลิโนเมียลตัวกำเนิดตามมาตรฐาน 5G สำหรับบล็อกข้อมูลที่มีความยาว (L) 6 บิต

ในมาตรฐาน 5G ประกอบด้วยการเข้ารหัสซีอาร์ซี 2 ส่วนได้แก่ การเข้ารหัสซีอาร์ซีในส่วนของบล็อกการขนส่ง (Transport Block) และการเข้ารหัสซีอาร์ซีในส่วนของบล็อกรหัส โดยการเข้ารหัสซีอาร์ซีในส่วนของบล็อกการขนส่ง เป็นการเข้ารหัสซีอาร์ซีของข้อมูลทั้งหมดที่ต้องการส่งไปยังภาครับซึ่งมีการแบ่งออกเป็น 2 กรณีได้แก่ กรณีที่บล็อกข้อมูลมีความยาวมากกว่า 3824 บิต กำหนดให้ใช้การเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 24 บิต โดยมีโพลิโนเมียลเป็น $g_{\text{CRC24A}}(X)$ หากเป็นกรณีอื่น กำหนดให้ใช้การเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 16 บิต มีโพลิโนเมียลเป็น $g_{\text{CRC16}}(X)$ และการเข้ารหัสซีอาร์ซีในส่วนของบล็อกรหัสเป็นการเข้ารหัสซีอาร์ซีของข้อมูลแต่ละบล็อกย่อยหลังจากกระบวนการการแบ่งส่วนข้อมูล (Segmentation) การเข้ารหัสข้อมูลแต่ละบล็อกย่อยจะทำให้กระบวนการส่งข้อมูลซ้ำ สามารถดำเนินการส่งเฉพาะบล็อกข้อมูลย่อยเท่านั้น โดยมีการกำหนดให้ใช้การเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 24 บิต มีโพลิโนเมียลเป็น $g_{\text{CRC24B}}(X)$

3.3 การแบ่งส่วนข้อมูล (Segmentation)

การแบ่งส่วนข้อมูล (Segmentation) (Gao, X., Ma, L., Jin, J., Li, J., Ma, Z., Zhai, Y., & Li, X., 2020) เป็นกระบวนการแบ่งบล็อกข้อมูลให้เป็นบล็อกย่อย เมื่อบล็อกข้อมูลมีขนาดมากเกินขอบเขตของการเข้ารหัสแวลต์พีซีมาตรฐาน 5G บล็อกข้อมูลจะถูกแบ่งเป็นบล็อกรหัส (Code Block) แต่ละบล็อกรหัสจะถูกส่งไปเข้ารหัสด้วยรหัสซีอาร์ซีตามที่อธิบายในหัวข้อก่อนหน้า ซึ่งจำนวนบิตข้อมูลสูงสุดต่อบล็อก (K_{cb}) ของมาตรฐาน 5G จะขึ้นอยู่กับกราฟฐาน (Base Graph) ที่เลือกใช้ ในกรณีที่ใช้กราฟฐาน 1 ขนาดบิตสูงสุดต่อบล็อก $K_{cb} = 8448$ บิต และกรณีที่ใช้กราฟฐาน 2 ขนาดบิตสูงสุดต่อบล็อก $K_{cb} = 3840$ บิต

กระบวนการการแบ่งส่วนข้อมูลเริ่มต้นจากการพิจารณาจำนวนบิตอินพุต (B) ที่เข้ามาซึ่งเป็นบิตข้อมูลที่ผ่านการเข้ารหัสซีอาร์ซีแล้ว 1 ครั้ง หาก B มีขนาดมากกว่า K_{cb} จะทำการแบ่งบิตข้อมูลออกเป็นจำนวน C บล็อกรหัส และทำการส่งข้อมูลแต่ละบล็อกไปเข้ารหัสซีอาร์ซีที่มีความยาว (L) เท่ากับ 24 บิตอีกครั้ง และจำนวนบิตในบล็อกรหัสทั้งหมด (B') จะเท่ากับ $B + C \cdot L$ บิต แต่หาก B น้อยกว่าหรือเท่ากับ K_{cb} จะไม่มีการเข้ารหัสซีอาร์ซีอีกครั้ง ในกรณีนี้จะมีบล็อกข้อมูลเพียงหนึ่งบล็อกเท่านั้น และจำนวนบิตในบล็อกรหัสทั้งหมด (B') จะเท่ากับ B บิตเท่าเดิม การกำหนดค่าพารามิเตอร์สำหรับทั้ง 2 กรณี แสดงดังตารางที่ 1

ตารางที่ 1 การกำหนดพารามิเตอร์ของการแบ่งส่วนข้อมูล (3rd Generation Partnership Project (3GPP), 2018)

กรณี $B \leq K_{cb}$	กรณี $B > K_{cb}$
$L = 0$	$L = 24$
$C = 1$	$C = \lceil B / K_{cb} - L \rceil$
$B' = B$	$B' = B + C \cdot L$

หลังจากผ่านกระบวนการการแบ่งส่วนข้อมูลบิตข้อมูลจะถูกแบ่งออกเป็นบล็อกรหัสขนาด K บิต ซึ่งแต่ละบล็อกประกอบด้วย $C_{r0}, C_{r1}, \dots, C_{r(K_r-1)}$ เมื่อ $0 \leq r < C$ โดยที่ r คือลำดับบล็อกรหัสและ K_r คือ จำนวนบิตทั้งหมดในบล็อกที่ r โดยในแต่ละบล็อกจะถูกแบ่งให้มีจำนวนบิตข้อมูลเท่ากันทุกบล็อก หรือ $K_r = K$ โดยจำนวนบิตในแต่ละบล็อกจะมีขนาด K' บิต ซึ่งสามารถหาได้จาก

$$K' = B' / C \quad (7)$$

มาตรฐาน 5G มีการกำหนดการขยายขนาดของกราฟฐาน (Z_c) เมื่อค่า Z_c คือค่า Z จากตารางที่ 3 ที่น้อยที่สุดที่ทำให้เงื่อนไข $K_b \cdot Z_c \geq K'$ เป็นจริง จากนั้นแทนค่า Z_c ที่ได้จากเงื่อนไขดังกล่าวเพื่อหาค่า K โดยมีข้อกำหนดดังนี้ หากเลือกใช้กราฟฐาน 1 จะใช้ $K = 22Z_c$ และหากเลือกใช้กราฟฐาน 2 จะใช้ $K = 10Z_c$ ทำให้ต้องมีการปรับขนาดของบิตข้อมูลที่แบ่งในตอนต้น จากเดิมขนาด K' บิต เป็นขนาดบิตข้อมูลตามมาตรฐานกำหนดขนาด K บิต ส่วน K_b จะขึ้นกับกราฟฐานที่เลือกใช้ โดยมีเงื่อนไขการพิจารณาดังนี้ กรณีใช้กราฟฐาน 1 จะใช้ $K_b = 22$ บิต, กรณีใช้กราฟฐาน 2 และ $B > 640$ บิต จะใช้ $K_b = 10$ บิต, กรณีใช้กราฟฐาน 2 และ $B > 560$ บิต จะใช้ $K_b = 9$ บิต, กรณีใช้กราฟฐาน 2 และ $B > 192$ บิต จะใช้ $K_b = 8$ บิต และกรณีอื่น จะใช้ $K_b = 6$ บิต

หลังจากการแบ่งข้อมูลเป็นบล็อกย่อย แต่ละบล็อกจะมีองค์ประกอบ 2 ส่วน ได้แก่ บิตข้อมูล และบิตว่าง (Null Bits) บิตข้อมูลอินพุตจะถูกใส่เข้าไปในตำแหน่งที่ 0 ถึง $K' - L - 1$ ของบล็อก ในกรณีที่ $C < 1$ หรือมีจำนวนบล็อกย่อยมากกว่า 1 บล็อก ข้อมูลภายในบล็อกจะถูกเข้ารหัสตรงจบความผิดพลาด หรือซีอาร์ซี โดยทำการคำนวณหาซีอาร์ซีที่มีความยาว (L) เท่ากับ 24 บิต ด้วยโพลีโนเมียล $g_{CRC24B}(D)$ และถูกเติมเข้าไปในตำแหน่งที่ $K' - L$ ถึง $K' - 1$ จากนั้นจะมีการเติมบิตว่างในตำแหน่งที่ K' ถึง $K - 1$ เพื่อให้บิตข้อมูลในแต่ละบล็อกครบจำนวน K บิต

3.4 กระบวนการเข้ารหัสแอลดีพีซี

กระบวนการการเข้ารหัสแอลดีพีซี สำหรับช่องสัญญาณข้อมูลในมาตรฐาน 5G เริ่มต้นจากการพิจารณาค่าเอ็มซีเอส (MCS: Modulation and Coding Scheme) เพื่อให้ทราบอัตรารหัสที่ต้องใช้ในการเข้ารหัส แล้วทำการเลือกกราฟฐานของรหัสแอลดีพีซี ซึ่งกราฟฐาน 1 ใช้สำหรับบล็อกข้อมูลขนาดใหญ่ ($44 \leq K \leq 8448$) และอัตรารหัสสูงในช่วง ($1/3 \leq R \leq 8/9$) ในขณะที่กราฟฐาน 2 ใช้สำหรับบล็อกข้อมูลขนาดเล็ก ($20 \leq K \leq 3840$) และอัตรารหัสที่ต่ำในช่วง ($1/5 \leq R \leq 10/13$) โดยมีเงื่อนไขในการพิจารณาเลือกดังนี้ กรณีข้อมูลเท่ากับ $K \leq 308$ บิต ใช้กราฟฐาน 2, กรณีอัตรารหัสเท่ากับ $R < 1/4$ ใช้กราฟฐาน 2, กรณีอัตรารหัสเท่ากับ $R < 2/3$ และขนาดข้อมูล $K < 3840$ บิต ใช้กราฟฐาน 2, กรณีอื่นใช้กราฟฐาน 1

โครงสร้างของรหัสแอลดีพีซี มาตรฐาน 5G (3rd Generation Partnership Project (3GPP), 2018) แสดงได้โดยใช้เมทริกซ์พาริตีเช็กของกราฟฐาน 1 และกราฟฐาน 2 ดังรูปที่ 2 (ก) และ (ข) ตามลำดับ ซึ่งรายละเอียดของเมทริกซ์ฐานของกราฟฐาน 1 และ

กราฟฐาน 2 แสดงดังตารางที่ 2 โดยช่องสีขาวคือเมทริกซ์ศูนย์ขนาด $Z_c \times Z_c$ และช่องสีอื่นๆ คือเมทริกซ์ที่มีการสลับเปลี่ยนแบบเวียนหมุน (Circular Permutation Matrix) ขนาด $Z_c \times Z_c$ การเลือกค่า Z_c จากตารางที่ 3 สามารถหาได้ตามสมการที่ (8) และ (9)

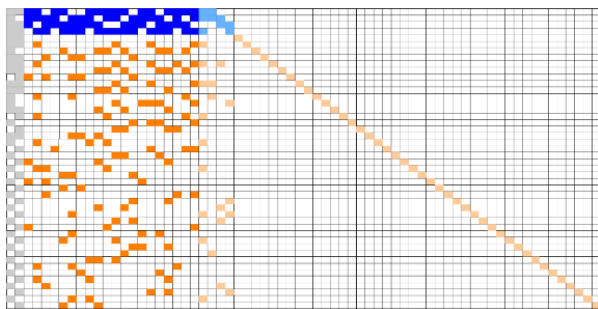
$$Z_c = K / 22 \text{ สำหรับกราฟฐาน 1} \quad (8)$$

$$Z_c = K / 10 \text{ สำหรับกราฟฐาน 2} \quad (9)$$

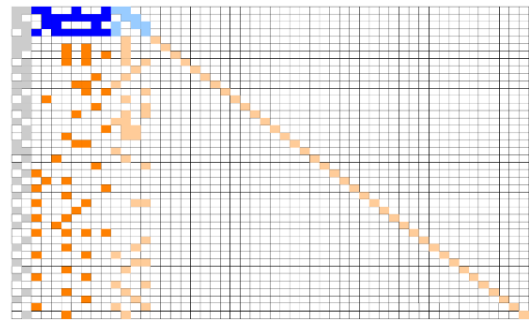
เมื่อทราบค่า Z_c แล้วจึงสามารถสร้างเมทริกซ์ที่มีการสลับเปลี่ยนแบบเวียนหมุนได้จากการนำเมทริกซ์เอกลักษณ์มาดำเนินการหมุนแบบวนกลับ โดยจำนวนครั้งของการหมุนสามารถหาได้ตามสมการที่ (10)

$$P_{i,j} = V_{i,j} \oplus Z_c \quad (10)$$

เมื่อ $P_{i,j}$ คือจำนวนการหมุนวนของเมทริกซ์เอกลักษณ์ที่สอดคล้องกับขนาดของเมทริกซ์เอกลักษณ์ในแถวที่ i และหลักที่ j ของกราฟฐาน, ค่า $V_{i,j}$ คือจำนวนการหมุนวนที่ได้จากตารางที่ 5.3.2-2 กราฟฐาน 1 และเมทริกซ์พาริตี และ 5.3.2-3 กราฟฐาน 2 และเมทริกซ์พาริตี ใน (3rd Generation Partnership Project (3GPP), 2018) โดยขึ้นอยู่กับค่าดัชนีเซต (Set Index) และกราฟฐานของรหัสแอลดีพีซี และ $\oplus$ คือตัวดำเนินการมอดูโล



(ก) กราฟฐาน 1



(ข) กราฟฐาน 2

รูปที่ 2 กราฟฐานในมาตรฐาน 5G

ตารางที่ 2 รายละเอียดเมทริกซ์ฐาน (Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J., 2019)

รายละเอียดของเมทริกซ์ฐาน	กราฟฐาน 1	กราฟฐาน 2
อัตรารหัส (R) ต่ำสุด	1/3	1/5
ขนาดของเมทริกซ์	44x68	42x52
หลักที่เกี่ยวข้องกับบิตข้อมูล	1-22	1-10
หลักที่เกี่ยวข้องกับบิตพาริตี	23-68	11-52
หลักที่เกี่ยวข้องกับบิต puncture	1-2	1-2

ตารางที่ 3 เซตของการขยายขนาดกราฟฐาน (Lifting) ของรหัสแอลดีพีซีด้วยค่าปัจจัยการขยายขนาดกราฟฐาน Z (Lifting Factor)

(Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J., 2019)

ดัชนีเซต (Set Index) i_{LS}	เซตของค่าปัจจัยการขยายขนาดกราฟฐาน (Z)
0	{2, 4, 8, 16, 32, 64, 128, 256}
1	{3, 6, 16, 24, 48, 96, 192, 384}
2	{5, 10, 20, 40, 80, 160, 320}
3	{7, 14, 28, 56, 112, 224}
4	{9, 18, 36, 72, 144, 288}
5	{11, 22, 44, 88, 176, 352}
6	{13, 26, 52, 104, 208}
7	{15, 30, 60, 120, 240}

3.5 การปรับอัตรารหัส (Rate Matching)

การปรับอัตรารหัส (Rate matching) คือกระบวนการปรับขนาดคำรหัสให้มีขนาดเท่ากับขนาดบล็อกการขนส่ง (Transport Block) สำหรับดาวนลิงก์ และอัปลิงก์ เนื่องจากในมาตรฐาน 5G ได้มีการนำเทคนิค Incremental Redundancy - Hybrid Automatic Repeat request (IR- HARQ) (Avranas, A., Kountouris, M., & Ciblat, P., 2019) มาใช้งานในการแก้ไขความผิดพลาด (Correct Errors) ในการส่งข้อมูลระหว่างโหนด เมื่อตัวอุปกรณ์มีการร้องขอการส่งข้อมูลซ้ำ โหนดจะมีการส่งข้อมูลเฉพาะในส่วนบิตพาริตีที่เพิ่มขึ้นจากการส่งครั้งก่อนหน้า แต่เนื่องจากปัญหาของขนาดบัฟเฟอร์ของกระบวนการ HARQ ที่จำกัด กระบวนการปรับอัตรารหัสจึงเป็นเทคนิคที่ถูกนำมาใช้ในการแก้ปัญหานี้ โดยจำเป็นต้องประมาณค่าทราฟฟิคสูงสุด (Maximum Throughput) ซึ่งสามารถคำนวณได้ดังนี้

$$\text{กรณี } j \leq C' - ((G / (N_L \cdot Q_m)) \oplus C') - 1$$

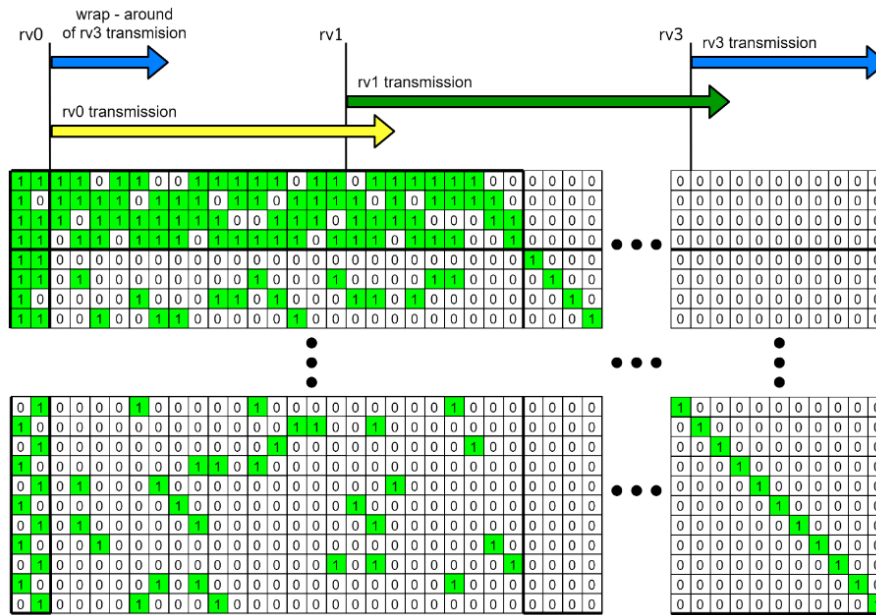
$$E_r = N_L \cdot Q_m \cdot \left\lfloor \frac{G}{N_L \cdot Q_m \cdot C'} \right\rfloor \quad (11)$$

กรณีอื่น

$$E_r = N_L \cdot Q_m \cdot \left\lfloor \frac{G}{N_L \cdot Q_m \cdot C'} \right\rfloor \quad (12)$$

เมื่อ j คือหมายเลขของบล็อกจากการแบ่งส่วนข้อมูล (Segmentation), E_r คือความยาวเอาต์พุตของการปรับอัตรารหัส (Rate Matching), N_L คือลำดับของชั้นการขนส่ง (Transport layer) มีค่าเป็น 1, 2, 3 หรือ 4, Q_m คือลำดับการมอดูเลต มีค่า 1 สำหรับ BPSK, ค่า 2 สำหรับ QPSK, ค่า 4 สำหรับ 16-QAM, ค่า 6 สำหรับ 64-QAM หรือ ค่า 8 สำหรับ 256-QAM, G คือจำนวนบิตทั้งหมดที่สามารถใช้ได้สำหรับการส่งของบล็อกการขนส่ง, C' คือจำนวนบิตทั้งหมดที่ผ่านการแบ่งส่วนข้อมูล

การปรับอัตรารหัสสำหรับรหัสแอลดีพีซีตามมาตรฐาน 5G จะมีการกำหนดค่า Redundancy Version (rv) ซึ่ง rv จะมีความสอดคล้องกับตำแหน่งคอลัมน์ของกราฟฐาน โดยกราฟฐานจะถูกแบ่งออกเป็น 4 ส่วนโดยไม่รวมบิต puncture ใน 2 คอลัมน์แรก บิตข้อมูลที่ส่งออกจะประกอบไปด้วยคำรหัสที่ได้จากการเข้ารหัสเริ่มต้นจากตำแหน่งคอลัมน์ต่าง ๆ ดังรูปที่ 3 โดยสามารถคำนวณตำแหน่งคอลัมน์เริ่มต้น (k_0) ของแต่ละ rv ได้จากตารางที่ 4 ตามค่าของ rv_{new} และกราฟฐานของรหัสแอลดีพีซี



รูปที่ 3 การปรับอัตราสำหรับรหัสแอลดีพีซีตามมาตรฐาน 5G (Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J., 2019)

ตารางที่ 4 ตำแหน่งเริ่มต้น k_0 ของ rv ที่แตกต่างกัน (Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J. 2019)

rv_{id}	k_0	
	กราฟฐาน 1	กราฟฐาน 2
0	0	0
1	$\left\lfloor \frac{17N_{cb}}{66Z_c} \right\rfloor Z_c$	$\left\lfloor \frac{13N_{cb}}{50Z_c} \right\rfloor Z_c$
2	$\left\lfloor \frac{33N_{cb}}{66Z_c} \right\rfloor Z_c$	$\left\lfloor \frac{25N_{cb}}{50Z_c} \right\rfloor Z_c$
3	$\left\lfloor \frac{56N_{cb}}{66Z_c} \right\rfloor Z_c$	$\left\lfloor \frac{43N_{cb}}{50Z_c} \right\rfloor Z_c$

เมื่อ rv_{id} คือหมายเลข rv สำหรับการส่งข้อมูลมีค่าเป็น 0, 1, 2 หรือ 3, k_0 คือตำแหน่งเริ่มต้นในการส่งในแต่ละ rv

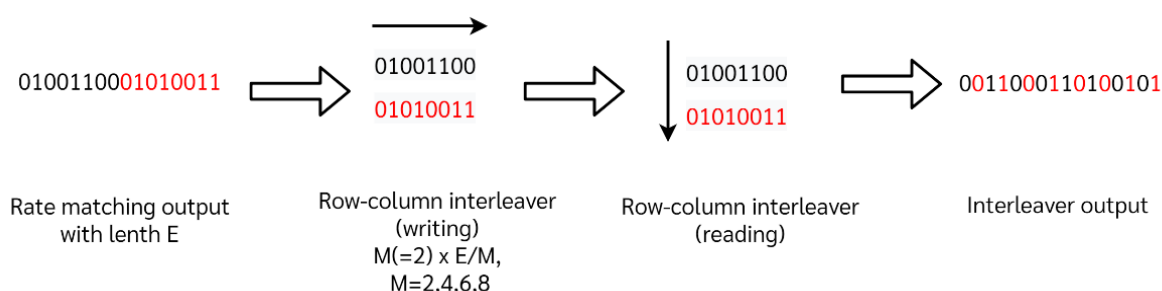
การส่งครั้งแรกจะต้องเริ่มต้นด้วย rv_0 ซึ่งคือตำแหน่งคอลัมน์ที่ 3 โดยในการส่งข้อมูลซ้ำแต่ละครั้งอาจมีคอลัมน์ที่ทับซ้อนกันหรือไม่ก็ได้ดังรูปที่ 3

3.6 การแทรกสลับบิต (Bit Interleaving)

เทคนิคการแทรกสลับ (interleaving) (Li, X., & Ritcey, J. A., 1999) คือการป้องกันความผิดพลาดของข้อมูลที่ส่งไปบนช่องสัญญาณด้วยการสลับบิตหรือไบนารีข้อมูลทีละบิต หากมีสัญญาณรบกวนเกิดขึ้นบนช่องสัญญาณเป็นผลให้ข้อมูลที่ส่งนั้นมีความผิดพลาดติดกัน เมื่อทำการสลับบิตกลับ (De-Interleaving) จะทำให้บิตผิดพลาดที่ติดกันมีการกระจายตัวออก หลักการของการแทรกสลับบิต คือจะแบ่งบิตข้อมูลออกเป็นบล็อกย่อย ๆ ขนาด $r \times c$ บิต โดย r คือ จำนวนแถว และ c คือ จำนวนคอลัมน์ จากนั้นก็จะทำการสลับตำแหน่งของแต่ละบิต ภายในบล็อกเดียวกันก่อนการส่งออก โดยอาศัยวิธีการคือ นำข้อมูลที่จะส่งมา

เขียนลงในหน่วยความจำทีละแถวตามลำดับข้อมูลที่เข้ามาจนครบหนึ่งบล็อก จากนั้นทำการอ่านข้อมูลในแนวตั้งเพื่อส่งออกทีละคอลัมน์จนหมด และเมื่อบิตข้อมูลเหล่านี้ถึงที่ภาครับแล้วก็จะทำการสลับตำแหน่งของบิตให้กลับเป็นปกติโดยอาศัยกระบวนการย้อนกลับ

รหัสแอลดีพีซีสำหรับมาตรฐาน 5G (Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J., 2019) กระบวนการแทรกสลับบิตจะถูกนำไปใช้หลังจากการเลือกบิตในการส่งซึ่งทำโดยการแทรกห้วงแถวและคอลัมน์ดังรูปที่ 4 ซึ่งขนาดแถวขึ้นอยู่กับลำดับการมอดูเลต 4/16/64/256 ของการมอดูเลตเชิงตัวเลขทางขนาดและเฟส (Quadrature Amplitude Modulation: QAM)



รูปที่ 4 กระบวนการแทรกสลับบิตสำหรับรหัสแอลดีพีซีตามมาตรฐาน 5G

3.7 การจัดเรียงบล็อกรหัส (Code Block Concatenation)

การต่อเรียงบล็อกรหัสประกอบไปด้วยการต่อเรียงบล็อกรหัสที่ได้จากการปรับอัตรารหัสซึ่งมีการทำงานโดยกำหนดให้ลำดับอินพุตบิตสำหรับกระบวนการจัดเรียงบล็อกรหัสคือลำดับ f_k สำหรับ $r=0, \dots, C-1$ และ $k=0, \dots, E_r-1$ เมื่อ E_r คือจำนวนบิตหลังมีการปรับอัตรารหัสแล้วสำหรับบล็อกรหัสลำดับที่ r จะได้ลำดับเอาต์พุตของบิตจากกระบวนการต่อเรียงบล็อกรหัสคือลำดับ g_k สำหรับ $k=0, \dots, G-1$

4. วิธีดำเนินการวิจัย

ในงานวิจัยนี้จะจำลองสมรรถนะของการเข้ารหัสแอลดีพีซีตามมาตรฐาน 5G เพื่อทดสอบสมรรถนะอัตราบิดเบิดของการใช้งานกราฟฐาน 1 และ 2 ทั้งนี้ งานวิจัยจะพิจารณาเฉพาะการเข้ารหัสแอลดีพีซีเท่านั้น โดยจะปราศจากกระบวนการเข้ารหัสซีอาร์ซี กระบวนการแบ่งส่วนข้อมูล การสลับบิตข้อมูลในบล็อก เนื่องจากกระบวนการดังกล่าวไม่มีผลต่อสมรรถนะอัตราบิดเบิดของรหัสแอลดีพีซีในช่องสัญญาณเกาส์เซียน (AWGN: Additive White Gaussian Noise) (Richardson, T., & Kudekar, S., 2018) ดังนั้น การจำลองระบบจะเริ่มจากสร้างลำดับบิตข้อมูลแบบไบนารีแบบสุ่มซึ่งมีความน่าจะเป็นในการส่งบิต 1 และบิต 0 เท่ากันนั่นคือ 0.5 หลังจากนั้นบิตข้อมูลถูกนำไปเข้าสู่กระบวนการเข้ารหัสแอลดีพีซี ก่อนจะมีการส่งข้อมูลออกไปจะมีการมอดูเลชันข้อมูลโดยกำหนดให้เป็นการมอดูเลชันแบบบีพีเอสเค (BPSK: Binary Phase Shift Keying) ข้อมูลที่ผ่านการมอดูเลชันแล้วจะถูกส่งผ่านช่องสัญญาณเกาส์เซียนซึ่งมีค่าเฉลี่ยเป็น 0 และค่าความแปรปรวนของช่องสัญญาณกำหนดด้วยค่าเอสเอ็นอาร์ $SNR(dB)$ (SNR: Signal-to-Noise Ratio) ซึ่งนิยามโดย

$$SNR(dB) = 10 \log \left(\frac{E_b}{2\sigma^2 R} \right) \quad (13)$$

เมื่อ E_b คือพลังงานเฉลี่ยของบิต, σ^2 คือความแปรปรวนของช่องสัญญาณ และ R คืออัตราหัส

ที่ภาครับสัญญาณใช้การถอดรหัสแบบกระจายความเชื่อมั่น (Belief Propagation Decoder) (Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J. 2019) เมื่อถอดรหัสเสร็จบิตข้อมูลที่ประมาณได้ที่ภาครับจะถูกนำไปเปรียบเทียบกับบิตข้อมูลที่ส่งมาเพื่อวัดสมรรถนะอัตราความผิดพลาดบิต

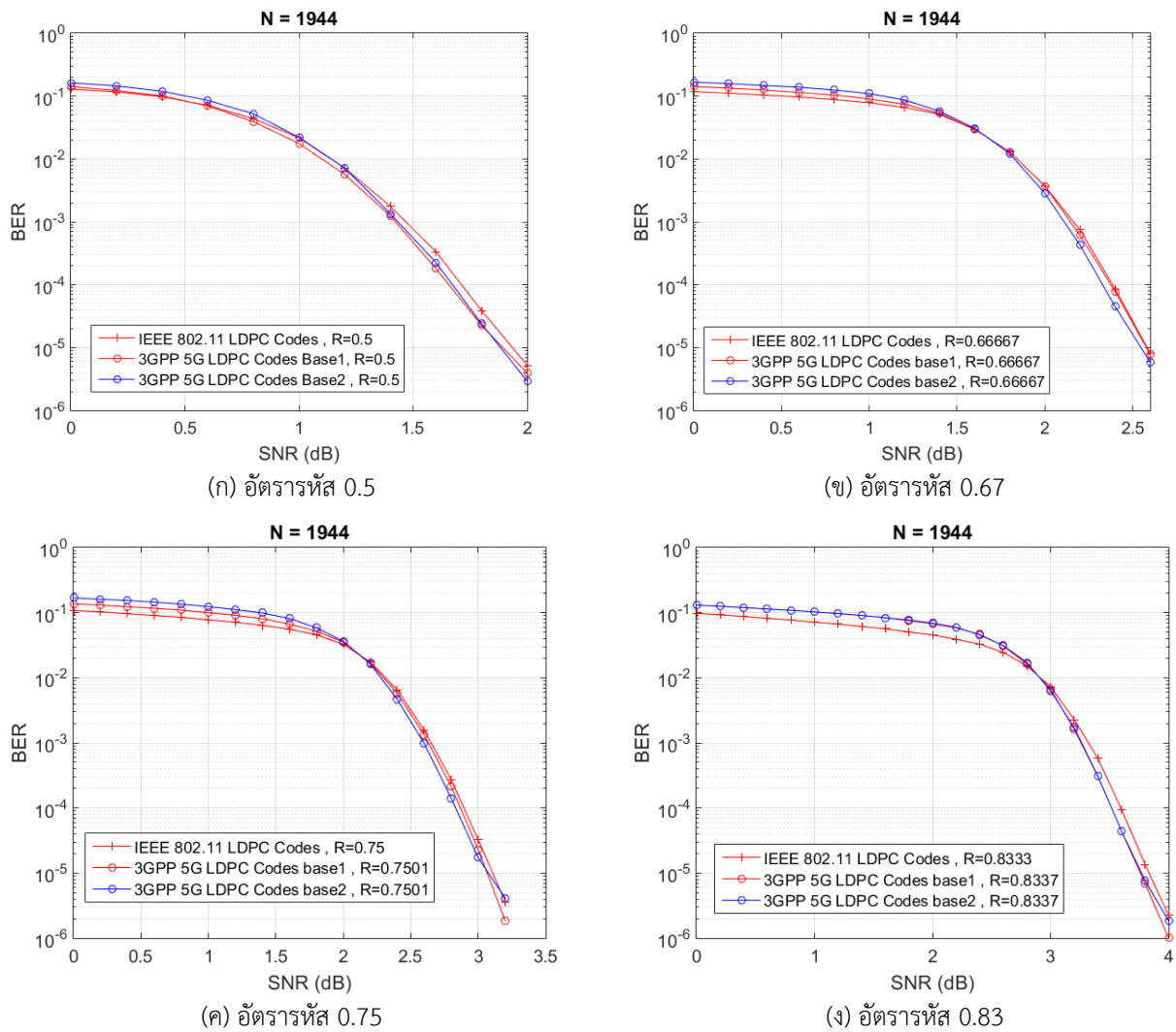
การเปรียบเทียบสมรรถนะอัตราความผิดพลาดบิตของงานวิจัยนี้จะเปรียบเทียบกราฟฐาน 1 กราฟฐาน 2 ในมาตรฐาน 5G และเมทริกซ์พาริตีเช็คในมาตรฐาน IEEE 802.11 (IEEE Computer Society LAN/MAN Standards Committee, 2007) ที่อัตราหัสแตกต่างกัน

5. ผลการวิจัยและอภิปรายผลการวิจัย

ผลการจำลองสมรรถนะอัตราบิตผิดพลาดแสดงในรูปที่ 5 มีการเปรียบเทียบการใช้งานเมทริกซ์พาริตีเช็ค 3 แบบได้แก่ เมทริกซ์พาริตีเช็คที่ได้จากกราฟฐาน 1 และกราฟฐาน 2 ในมาตรฐาน 5G และ เมทริกซ์พาริตีเช็คในมาตรฐาน IEEE 802.11 (IEEE Computer Society LAN/MAN Standards Committee, 2007) รูปที่ 5 (ก) เปรียบเทียบที่อัตราหัส 0.5 พบว่ากราฟฐาน 2 มีสมรรถนะที่ต่ำกว่ากราฟฐาน 1 และ IEEE 802.11 ในช่วงเอสเอ็นอาร์ต่ำกว่า 1 dB และกราฟฐาน 1 และกราฟฐาน 2 มีสมรรถนะที่ดีกว่า IEEE 802.11 ในช่วงเอสเอ็นอาร์มากกว่า 1.3 dB รูปที่ 5 (ข) เปรียบเทียบที่อัตราหัส 0.67 พบว่า IEEE 802.11 มีสมรรถนะที่ดีกว่ากราฟฐาน 1 และ 2 ในช่วงเอสเอ็นอาร์ต่ำกว่า 1.5 dB และกราฟฐาน 2 มีสมรรถนะที่ดีกว่า IEEE 802.11 และกราฟฐาน 1 ในช่วงเอสเอ็นอาร์มากกว่า 2 dB รูปที่ 5 (ค) เปรียบเทียบที่อัตราหัส 0.75 พบว่ากราฟฐาน 2 มีสมรรถนะที่ต่ำกว่ากราฟฐาน 1 และ IEEE 802.11 ในช่วงเอสเอ็นอาร์ต่ำกว่า 1.8 dB และกราฟฐาน 1 และกราฟฐาน 2 มีสมรรถนะที่ดีกว่า IEEE 802.11 ในช่วงเอสเอ็นอาร์มากกว่า 2.4 dB รูปที่ 5 (ง) เปรียบเทียบที่อัตราหัส 0.83 พบว่ากราฟฐาน 2 และกราฟฐาน 1 มีสมรรถนะที่ต่ำกว่า IEEE 802.11 ในช่วงเอสเอ็นอาร์ต่ำกว่า 2.5 dB และกราฟฐาน 1 และกราฟฐาน 2 มีสมรรถนะที่ดีกว่า IEEE 802.11 ในช่วงเอสเอ็นอาร์มากกว่า 3.2 dB

6. สรุปผลการวิจัย

บทความนี้ได้มีการศึกษารหัสแอลดีพีซีในมาตรฐาน 5G ซึ่งประกอบไปด้วยโมดูลที่สำคัญทั้งหมด 7 ส่วน ได้แก่ 1. การเข้ารหัสซีอาร์ซี 2. การแบ่งข้อมูลเป็นบล็อกย่อย 3. การเข้ารหัสซีอาร์ซีให้บล็อกข้อมูลย่อย 4. การเข้ารหัสแอลดีพีซีให้บล็อกข้อมูลย่อย 5. การปรับอัตราหัสโดยการเลือกบิตที่จะส่ง 6. การแทรกสลับบิตข้อมูลของบล็อกข้อมูลย่อย และ 7. การนำบล็อกข้อมูลย่อยมาต่อเรียงและส่งออก ผลการจำลองเปรียบเทียบสมรรถนะของรหัสแอลดีพีซีเมื่อใช้เมทริกซ์พาริตีเช็คที่ได้จากกราฟฐาน 1 และกราฟฐาน 2 ของมาตรฐาน 5G และ เมทริกซ์พาริตีเช็คของมาตรฐาน IEEE 802.11 (IEEE Computer Society LAN/MAN Standards Committee, 2007) พบว่าในช่วงค่าเอสเอ็นอาร์ต่ำ IEEE 802.11 มีสมรรถนะที่ดีกว่ากราฟฐาน 1 และกราฟฐาน 2 ที่อัตราหัส 0.67 0.75 และ 0.83 สำหรับช่วงเอสเอ็นอาร์สูง กราฟฐาน 1 และกราฟฐาน 2 ในมาตรฐาน 5G มีสมรรถนะที่ดีกว่า IEEE 802.11 ที่อัตราหัส 0.5 0.75 และ 0.83



รูปที่ 5 การเปรียบเทียบสมรรถนะอัตราบิตผิดพลาดของกราฟฐาน 1 กราฟฐาน 2 และ IEEE 802.11 (IEEE Computer Society LAN/MAN Standards Committee, 2007)

7. เอกสารอ้างอิง

- 3rd Generation Partnership Project (3GPP). (2018). Multiplexing and channel coding. 3GPP 38.212 V.15.2.0.
- Avranas, A., Kountouris, M., & Ciblat, P. (2019, May). Throughput maximization and IR-HARQ optimization for URLLC traffic in 5G systems. In ICC 2019-2019 IEEE International Conference on Communications (ICC) (pp. 1-6). IEEE.
- Bae, J. H., Abotabl, A., Lin, H. P., Song, K. B., & Lee, J. (2019). An overview of channel coding for 5G NR cellular communications. APSIPA Transactions on Signal and Information Processing, 8.
- Gallager, R. (1962). Low-density parity-check codes. IRE Transactions on information theory, 8(1), 21-28.
- Gao, X., Ma, L., Jin, J., Li, J., Ma, Z., Zhai, Y., & Li, X. (2020, April). Glioma Segmentation Strategies in 5G Teleradiology. In 2020 IEEE Wireless Communications and Networking Conference Workshops (WCNCW) (pp. 1-6). IEEE.

- IEEE Computer Society LAN/MAN Standards Committee. (2007). IEEE Standard for Information technology-Telecommunications and information exchange between systems-Local and metropolitan area networks-Specific requirements Part 11: Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) Specifications. IEEE Std 802.11[^].
- Li, X., & Ritcey, J. A. (1999, June). Bit-interleaved coded modulation with iterative decoding. In 1999 IEEE International Conference on Communications (Cat. No. 99CH36311) (Vol. 2, pp. 858-863). IEEE.
- Morello, A., & Mignone, V. (2006). DVB-S2: The second generation standard for satellite broad-band services. Proceedings of the IEEE, 94(1), 210-227.
- Richardson, T., & Kudekar, S. (2018). Design of low-density parity check codes for 5G new radio. IEEE Communications Magazine, 56(3), 28-34.
- Series, M. (2017). Minimum requirements related to technical performance for IMT-2020 radio interface (s). Report, 2410-0.
- Wu, H. (2020). A Brief Overview of CRC Implementation for 5G NR. Moving Broadband Mobile Communications Forward-Intelligent Technologies for 5G and Beyond.

ประวัติผู้เขียนบทความ



จตุพร ตังทอง

คณะวิศวกรรมศาสตร์สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

โทรศัพท์ 065-923-5542 E-mail: 586011433@kmitl.ac.th

กำลังศึกษาระดับปริญญาเอก งานวิจัยที่สนใจได้แก่รหัสช่องสัญญาณในการสื่อสารและอุปกรณ์บันทึกข้อมูล



ผู้ช่วยศาสตราจารย์ ดร.เวดิต ภาคย์พิสุทธิ์

คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง

อีเมล watid.ph@kmitl.ac.th

งานวิจัยที่สนใจ รหัสช่องสัญญาณและปัญหาประดิษฐ์ในระบบสื่อสารไร้สายและระบบบันทึกข้อมูล