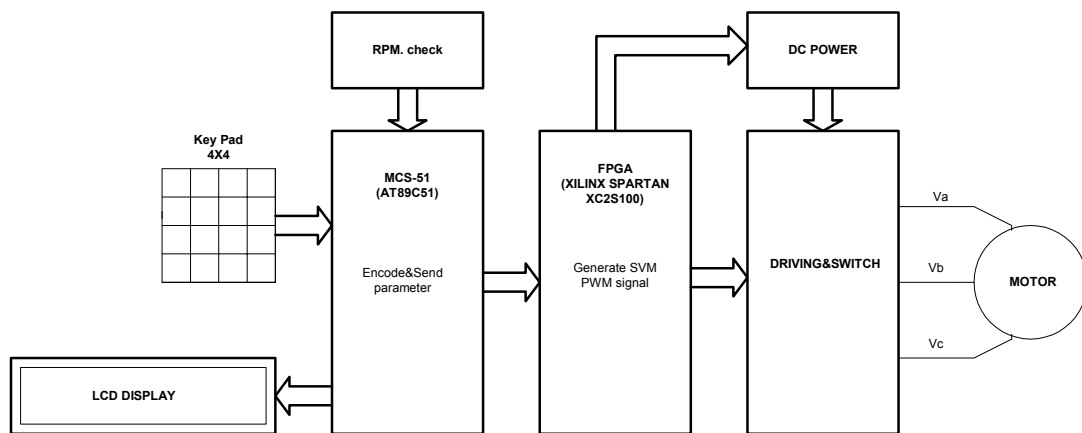


บทที่ 3

หลักการทำงาน และการออกแบบ

โครงสร้างของส่วนฮาร์ดแวร์ประกอบไปด้วย 2 ส่วนหลักได้แก่

- ส่วนวงจรขับมอเตอร์
- ส่วนวงจรควบคุม และสร้างสัญญาณ SVM PWM



รูปที่ 3.1 บล็อกไดอะแกรมของอินเวอร์เตอร์ SVM PWM

การดำเนินงานวิจัยนี้แบ่งออกเป็น 2 ส่วน ได้แก่ ชุดควบคุมอินเวอร์เตอร์สำหรับมอเตอร์เหนี่ยวนำ 3 เฟส ส่วนออกแบบ และพัฒนาซอฟต์แวร์ควบคุม

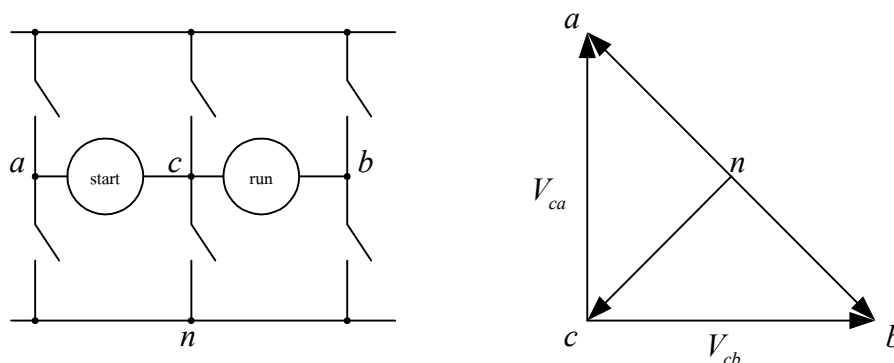
จากรูปที่ 3.1 ระบบของอินเวอร์เตอร์ SVM PWM แบ่งออกเป็นสองส่วนหลักคือ

ส่วนวงจรขับมอเตอร์ ประกอบไปด้วย วงจรภาคขับสวิตช์ IGBT วงจรแปลงแรงดัน และวงจรป้องกันการลัดวงจรของสวิตช์ วงจรทวีแรงดัน

ส่วนออกแบบ และพัฒนาซอฟต์แวร์ควบคุมซึ่งจะประกอบไปด้วย ส่วนของไมโครคอนโทรลเลอร์ MCS-51(AT89C51) ทำหน้าที่รับค่าจากคีย์บอร์ด และส่งสถานะการทำงานแสดงผลผ่านแอลซีดี อีกส่วนคือ FPGA ทำหน้าที่รับค่าตัวแปรพารามิเตอร์จาก MCS-51 เพื่อการคำนวณ และสร้างสัญญาณ SVM PWM

3.1 การออกแบบหาครรชนีการมอดดูเลต และมุมสำหรับมอเตอร์เหนี่ยวนำไฟฟ้า กระแสสลับ 1 เฟส

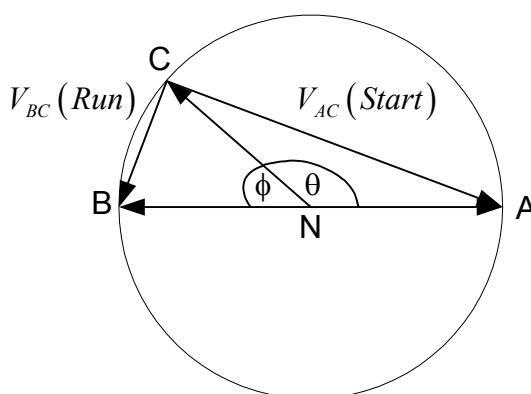
ชุดควบคุมอินเวอร์เตอร์หนึ่งเฟส ที่พัฒนาขึ้นใช้หลักการของการควบคุมทางเวกเตอร์ ดังโครงสร้างที่แสดงในรูปที่ 3.2



รูปที่ 3.2 สวิตช์และเวกเตอร์

เราทำการออกแบบสัญญาณ PWM ซึ่งถูกสร้างขึ้นเพื่อควบคุมแรงดันไฟฟ้าที่จุด a ให้ได้ค่า V_{an} และ V_{bn} ที่เหมาะสมกับขดลวดของมอเตอร์ จากนั้นควบคุมค่า V_{cn} เพื่อให้ได้ผลเฟสของ V_{ca} และ V_{cb} ที่ต่างจากกัน 90 องศา

แรงดันไฟฟ้าที่วัดได้จากขดสตาร์ท และขดรันที่มอเตอร์ถูกนำมาสร้างเป็นเวกเตอร์ดังแสดงในรูปที่ 3.3



รูปที่ 3.3 เวกเตอร์สำหรับหา ครรชนีการมอดดูเลต

$$\text{วัด} \quad V_{AC} = 343V_{rms}$$

$$V_{BC} = 230V_{rms}$$

$$V_{AB} = \sqrt{343^2 + 230^2}$$

$$= 413V_{rms}$$

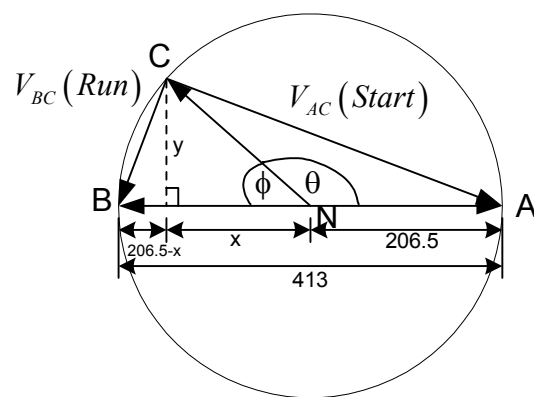
$$V_{AN} = V_{BN} = V_{CN} = \frac{413}{2}$$

$$= 206.48V_{rms}$$

$$\therefore V_p = 206.48 \times \sqrt{2} = 292V$$

$$\% \text{ดรรชนีการมอดดูเลต} = \frac{292}{310} \times 100$$

$$= 94.2\%$$



รูปที่ 3.4 เวกเตอร์การหาผลรวม

$$y^2 + (206.5 - x)^2 = 230^2 \quad (3.1)$$

$$y^2 + (x + 206.5)^2 = 343^2 \quad (3.2)$$

คำนวณหาค่า x จากสมการ (3.1) และ (3.2)

$$x = \frac{343^2 - 230^2}{2(413)} \quad (3.3)$$

$$= 78.4$$

$$y = \sqrt{230^2 - (206.5 - 78.4)^2}$$

$$= 191$$

ค่ามุม θ คำนวณได้จาก

$$\begin{aligned}\phi &= \tan^{-1} \frac{191}{78.4} \\ &= 67.68^\circ \\ \theta &= 180 - 67.68 = 112.32^\circ\end{aligned}\tag{3.4}$$

3.2 การออกแบบวงจรภาคขับสวิตช์ IGBT

โครงสร้างของชุดขับมอเตอร์เหนี่ยวนไฟฟ้ากระแสสลับทั้งแบบ 1 เฟส และ 3 เฟส ใช้โครงสร้างแบบเดียวกันโดยต่างกันตรงการต่อมอเตอร์เข้ากับชุดขับ โดยแสดงดังรูปที่ 3.5 และ 3.6 ตามลำดับ

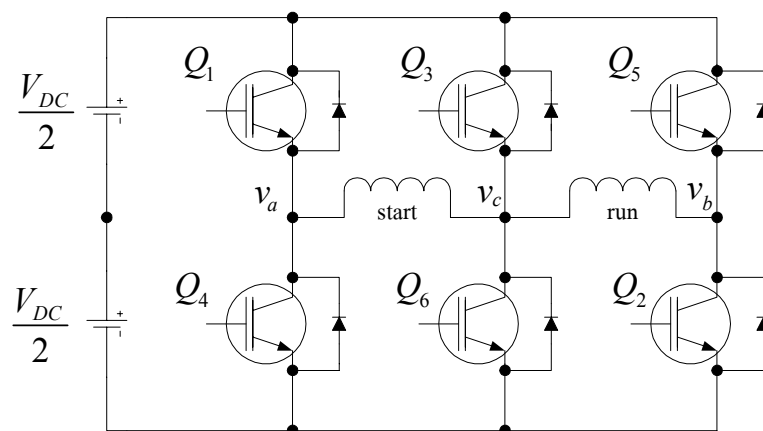
การออกแบบ วงจรขับสวิตช์ IGBT จะใช้ Opto Isolate เบอร์ TLP250 เพื่อแยกแรงดันไฟต่ำกับแรงดันไฟสูงออกจากกัน โดย R_{3U} ในรูปที่ 3.7 จะใช้ค่าอยู่ระหว่าง 10Ω ถึง 100Ω เพื่อป้องกันการเกิดการแกว่งของสัญญาณที่ขาเกทของ IGBT ซึ่งในงานวิจัยนี้เลือกใช้ค่า $R_{3U} = 10\Omega$ ซึ่งการแกว่งของสัญญาณเกิดจากตัวเก็บประจุที่ขาเกทของ IGBT มีค่า 2800 pF หากเรามองจากเอาต์พุตของ Opto Isolate จะประกอบไปด้วยตัวเหนี่ยวนำแฝงที่เกิดจากลายวงจร และตัวเก็บประจุที่ขาเกทของ IGBT เป็นวงจร LC ซึ่งจะทำให้เกิดความถี่แกว่ง (damping frequency) เนื่องจากสัญญาณที่เอาต์พุตของ Opto Isolate เป็นสัญญาณพัลส์ PWM ที่ประกอบด้วยฮาร์มอนิกของสัญญาณไซน์หลายความถี่ ซึ่งอาจทำให้เกิดการออสซิลเลท ได้จึงจำเป็นต้องใส่ตัวต้านทาน R_{3U} เพื่อควบคุมไม่ให้เกิดการแกว่งของสัญญาณโดยจะทำให้ผลของ L ในลายวงจรลดลงจะมีผลของ R และ C เท่านั้นโดยการเพิ่มขึ้นของแรงดัน และลดลงของระดับแรงดันพัลส์ของสัญญาณ PWM จะขึ้นกับค่าเวลาคงตัวของ R_{3U} และ C ที่ขาเกทของ IGBT โดยมีค่าที่ $\tau = 28\text{ nS}$

$$\tau = R_{3U} \cdot C_{GATE}\tag{3.5}$$

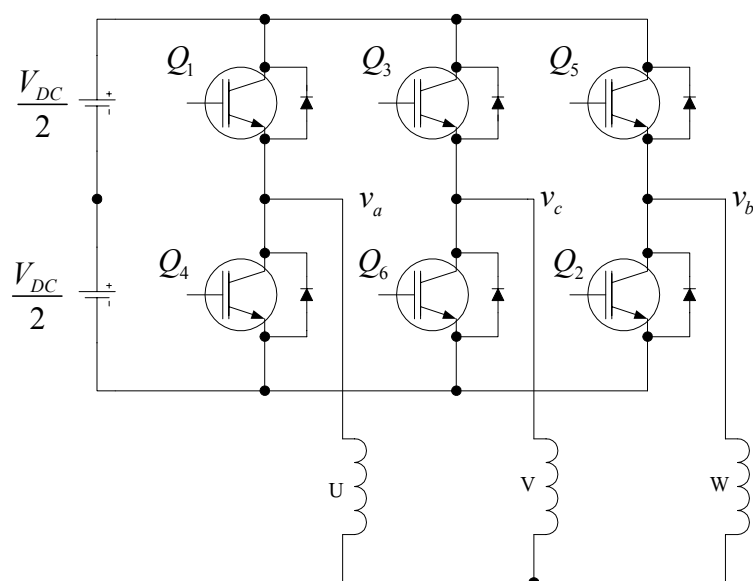
τ = ค่าเวลาคงตัว

R_{3U} = ค่าตัวต้านทาน

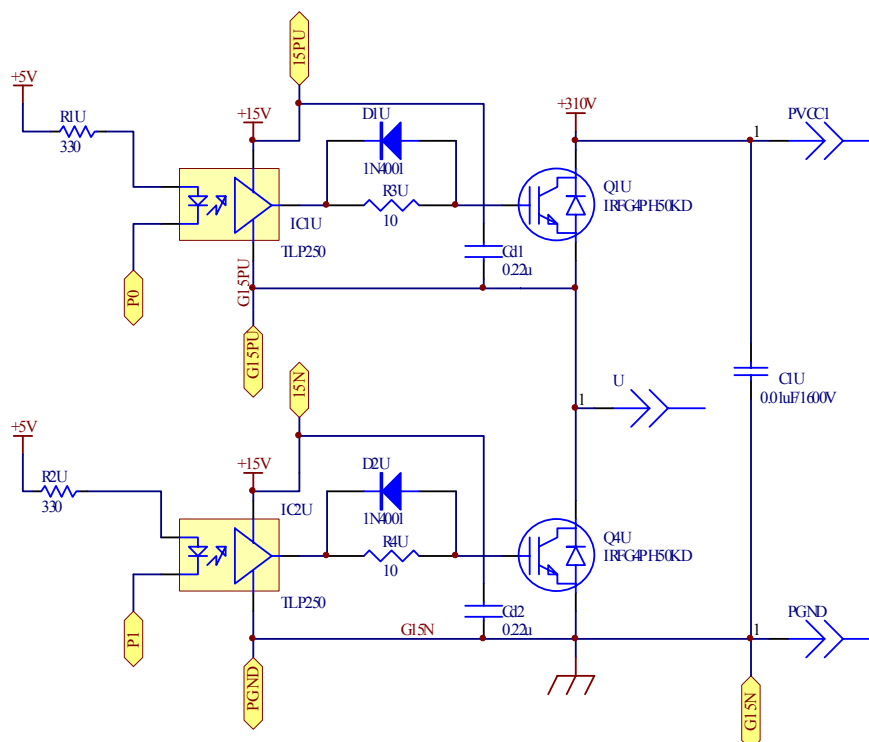
C_{GATE} = ค่าตัวเก็บประจุที่ขาเกทของ IGBT



รูปที่ 3.5 โครงสร้างของชุดขับสวิตช์ IGBT สำหรับมอเตอร์เหนี่ยวนำ 1 เฟส



รูปที่ 3.6 โครงสร้างของชุดขับสวิตช์ IGBT สำหรับมอเตอร์เหนี่ยวนำ 3 เฟส



รูปที่ 3.7 วงจรภาคขับเคลื่อน IGBT

ส่วนไดโอด D1U มีหน้าที่ช่วยในการคายประจุของตัวเก็บประจุที่ขาเกตของ IGBT ขณะสั่งให้ IGBT เป็นสภาวะ turn off โดยดึงประจุผ่านไดโอดผ่าน Opto Isolate ลง Ground ของวงจร

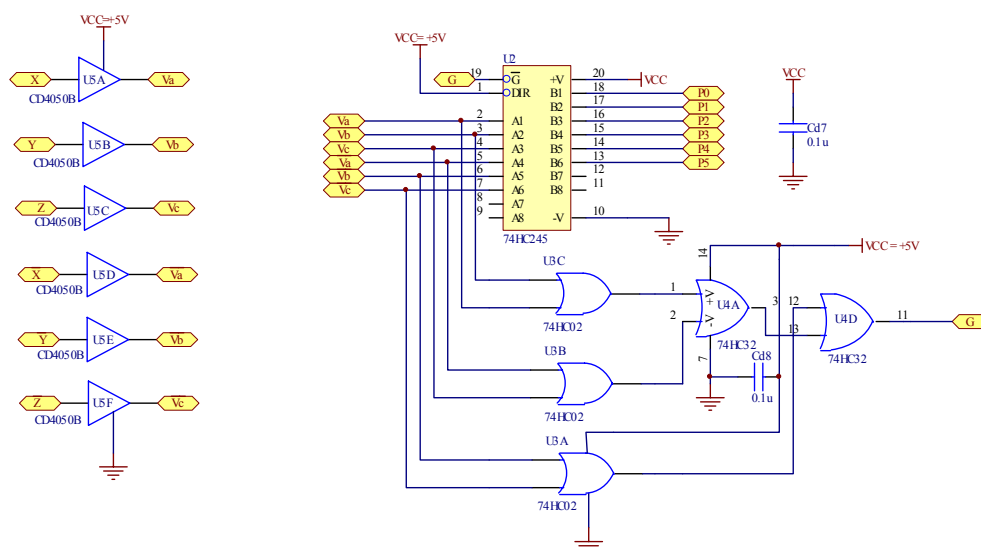
การออกแบบ R1U กำหนดให้กระแสที่ไหลผ่าน I_D มีค่าเท่ากับ $10mA$, $V_D = 1.6V$ โดยที่ $V_{CC} = 5V$

$$\begin{aligned}
 \text{จะได้ว่า} \quad R_{1U} &= \frac{V_{CC} - V_D}{I_D} \\
 &= \frac{5V - 1.6V}{10mA} \\
 &= 340\Omega
 \end{aligned} \tag{3.6}$$

ในงานวิจัยนี้เลือกใช้ค่า 330Ω ซึ่งจะได้กระแสประมาณ $10.3mA$ วงจรยังสามารถทำงานได้

3.3 การออกแบบวงจรแปลงแรงดัน และป้องกันการลัดวงจรของสวิทช์

จากรูปที่ 3.8 อุปกรณ์ FPGA ทำหน้าที่สร้างสัญญาณ SVM PWM โดยการคำนวณค่าและส่งผ่านวงจรแปลงแรงดันไฟฟ้าจาก 3.3V ไปเป็น 5V (CD4050B) และเชื่อมต่อกับวงจรบัฟเฟอร์ (74HC245) และเชื่อมต่อกับส่วนขับวงจร Opto isolate สำหรับบอร์ดถูกนำมาเชื่อมต่อไว้เพื่อป้องกันกรณีที่สวิทช์ 2 ตัวที่อยู่ในกิ่งเดียวกันเกิดการ ทำงานพร้อมกัน ส่งผลให้เกิดการลัดวงจรขึ้น และทำความเสียหายให้กับตัวสวิทช์ โดยสาเหตุเกิดจากการที่ FPGA หยุดทำงาน พร้อมกับทำให้สถานะที่พอร์ทเป็น 0 ทั้งคู่ ดังนั้นอุปกรณ์บอร์ดถูกนำมาต่อเพื่อป้องกันปัญหาดังกล่าว



รูปที่ 3.8 วงจรแปลงระดับแรงดัน และป้องกันการลัดวงจรของสวิทช์

3.4 การออกแบบวงจรทวีแรงดัน

วงจรทวีแรงดันออกแบบสำหรับเมื่อต้องการเพิ่มแรงดันให้กับมอเตอร์เหนี่ยวนำเมื่อกรณีทำการเพิ่มความถี่หลักมูลสูงกว่าความถี่หลักมูลทำงานของมอเตอร์ โดยปกติจะมีความถี่หลักมูลทำงานที่ 50Hz – 60Hz ซึ่งหากเราทำการปรับความถี่ จะทำให้มีผลกับค่าความต้านทานของขดลวด(รีแอคแตนซ์) โดย

$$X_L = 2\pi fL \quad (3.7)$$

X_L = ค่าความต้านทานของขดลวด (รีแอคแตนซ์)

f = ความถี่หลักมูล

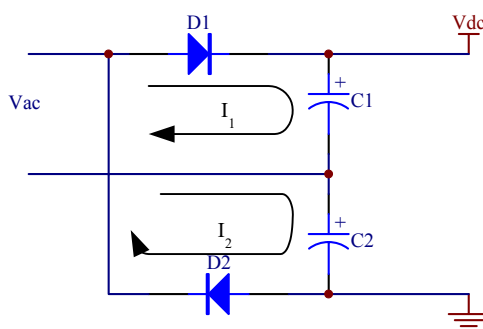
L = ค่าของตัวเหนี่ยวนำ

จากสมการที่ (3.7) จะเห็นได้ว่าเมื่อเปลี่ยนแปลงความถี่ให้มีค่าสูงขึ้นจะทำให้ค่า X_L มีค่าสูงขึ้นตามความถี่ ซึ่งจะทำให้กระแสที่จ่ายให้กับมอเตอร์ลดลง หากต้องการให้มอเตอร์ทำงานที่พิกัดกำลังเดิมจำเป็นต้องเพิ่มแรงดันให้กับมอเตอร์สูงขึ้น จึงมีความจำเป็นที่จะต้องมียังวงจรที่แรงดันเพื่อเพิ่มแรงดันให้กับมอเตอร์โดยทำการปรับขนาดแรงดันได้โดยการปรับจากค่าครชนีการมอดดูเลชั่น โดยปรับจากโปรแกรมในส่วนของ FPGA

ในทางกลับกันหากเราลดความถี่ลงจะทำให้ค่าของ X_L ลดลงตามจะทำให้กระแสที่จ่ายให้กับมอเตอร์เพิ่มมากขึ้นแต่ ไม่จำเป็นต้องปรับแรงดัน เนื่องจากค่าพิกัดกำลังงานของมอเตอร์จะขึ้นอยู่กับกระแสที่มอเตอร์ใช้ขณะนั้น ซึ่งต่างจากการทำงานที่ความถี่สูงเนื่องจาก กระแสจะถูกจำกัดโดยค่าของ X_L จำเป็นต้องเพิ่มแรงดันที่จ่ายให้มอเตอร์แทน

วงจรเรกติไฟเออร์ และทวิแรงดันในตัว ที่ได้ออกแบบไว้แสดงในรูปที่ 3.9 การทำงานของวงจรพิจารณาได้จาก ถ้าแรงดันไฟฟ้ากระแสสลับ (V_{ac}) มีค่าเป็นช่วงบวก จะส่งผลให้อุปกรณ์ไดโอด D1 ทำงาน (ON) แต่ D2 ไม่ทำงาน (OFF) โดยมีกระแส I_1 ไหลไปประจุที่ตัวเก็บประจุ C1 ทำให้แรงดันไฟฟ้าตกคร่อมมีค่าเท่ากับ V_{C1} และเมื่อแรงดันไฟฟ้ากระแสสลับ (V_{ac}) มีค่าเป็นช่วงลบ จะส่งผลให้อุปกรณ์ไดโอด D2 ทำงาน (ON) แต่ D1 ไม่ทำงาน (OFF) โดยมีกระแส I_2 ไหลไปประจุที่ตัวเก็บประจุ C2 ทำให้แรงดันไฟฟ้าตกคร่อมมีค่าเท่ากับ V_{C2}

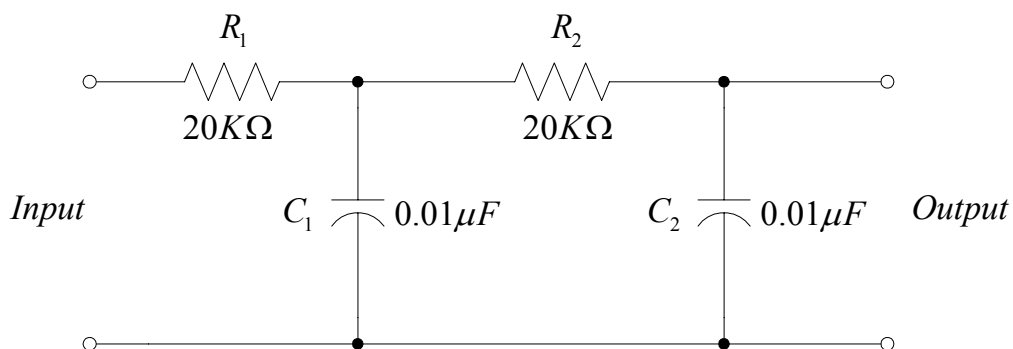
ถ้าพิจารณาในกรณีที่ $V_{C1} = V_{C2} = V_{ac}$ ทำให้แรงดันไฟฟ้าที่ตกคร่อมระหว่างตัวเก็บประจุทั้ง 2 ตัวมีค่าเท่ากับ $2V_{ac}$ และเป็นไฟกระแสตรง



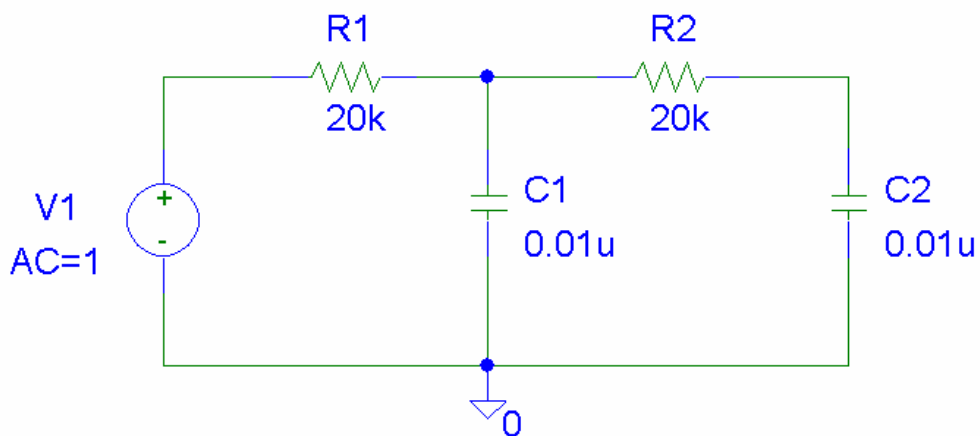
รูปที่ 3.9 วงจรเรกติไฟเออร์และทวิแรงดัน

3.5 วงจรกรองความถี่ต่ำผ่าน

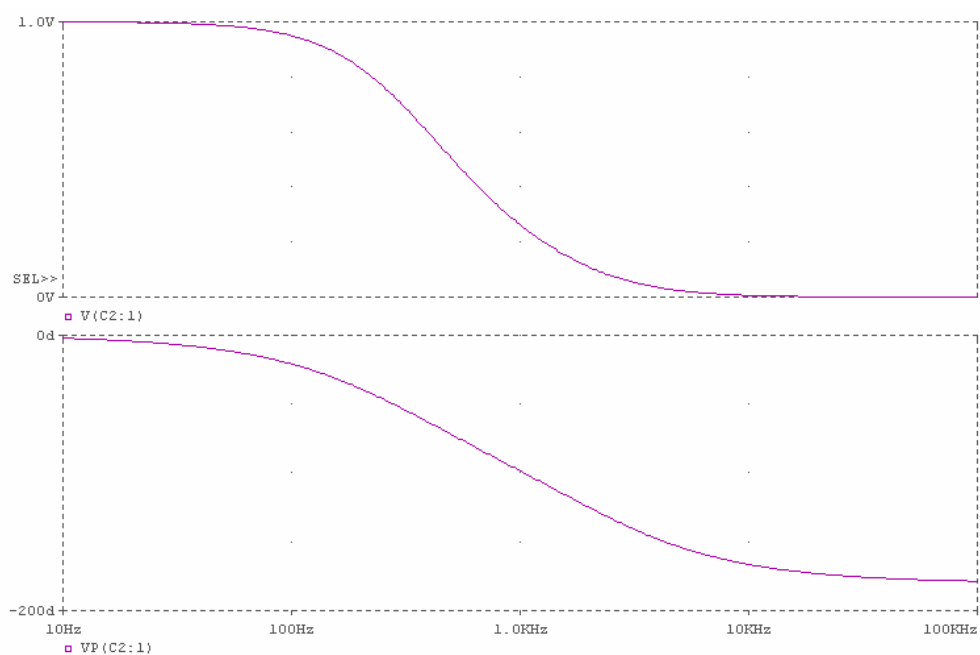
วงจรกรองความถี่ต่ำผ่านที่ใช้ในการวัดแรงดันระหว่างเฟส v_{AB} , v_{BC} และ v_{CA}



รูปที่ 3.10 วงจรกรองความถี่ต่ำผ่าน



รูปที่ 3.11 วงจรกรองความถี่ต่ำผ่านที่ใช้โปรแกรม PSPICE จำลองการทำงาน



รูปที่ 3.12 ผลตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน

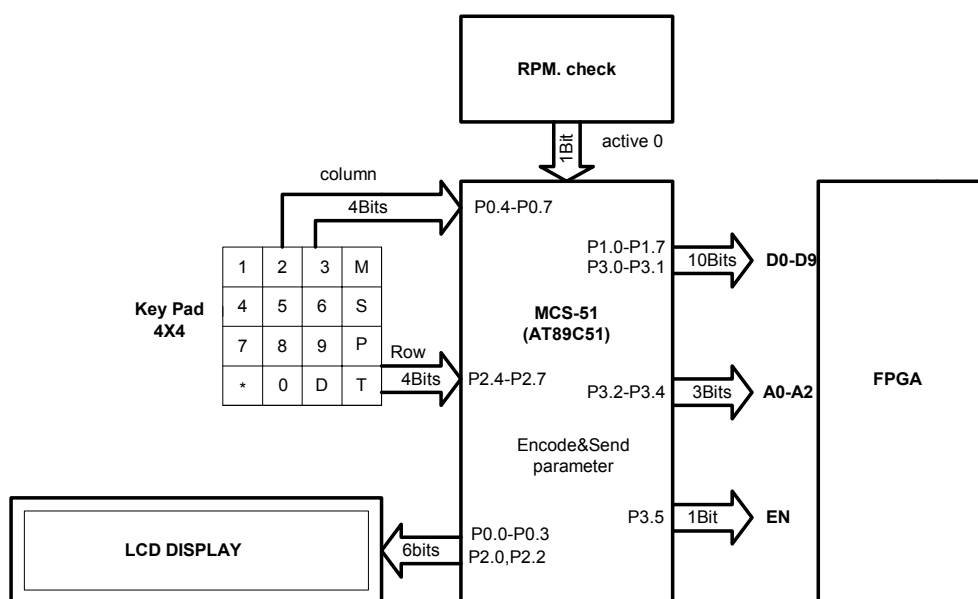
การจำลองการทำงานโดยโปรแกรม PSPICE สามารถวัดความถี่ตัดของวงจรกรองความถี่ต่ำผ่านได้ที่ 297 Hz

ตารางที่ 3.1 ตารางผลตอบสนองความถี่ของวงจรกรองความถี่ต่ำผ่าน โดย $v_{input} = 1V_P$

ความถี่อินพุต (Hz)	แรงดันเอาต์พุต (mV)	ความต่างเฟส(องศา)
20	997	-4.275
25	996	-5.443
30	994	-6.522
35	993	-7.549
40	991	-8.656
45	988	-9.679
50	986	-10.723
55	983	-11.796
60	980	-12.916

3.6 การออกแบบไมโครคอนโทรลเลอร์เพื่อรับค่าพารามิเตอร์

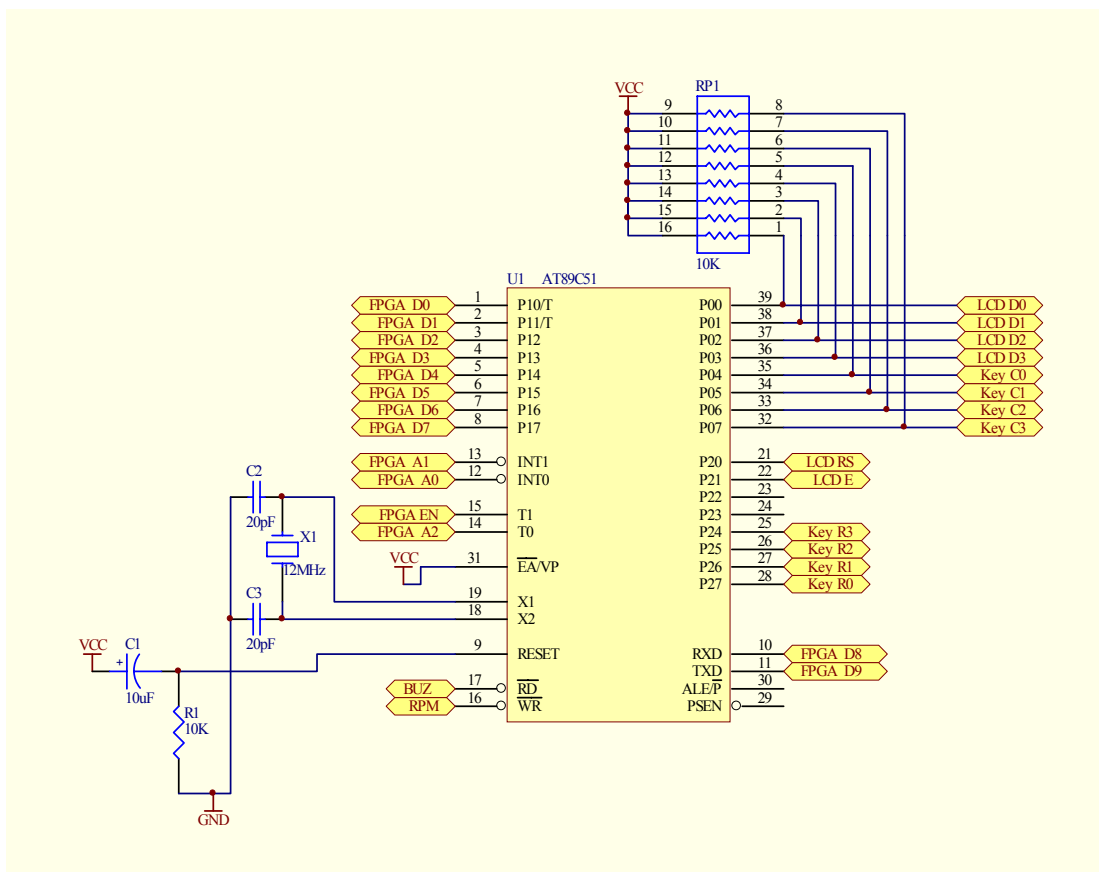
ดังแสดงในรูปที่ 3.13 เป็นการออกแบบส่วนรับค่าพารามิเตอร์เพื่อส่งให้ FPGA โดยในส่วนนี้จะทำการรับค่าจากคีย์บอร์ด ซึ่งมีจำนวน 16 คีย์ เพื่อใช้ในการตั้งค่าพารามิเตอร์ต่างๆ อาทิ เช่น Dead time , ระยะเวลาการมอดดูเลต , ความถี่ในการสวิตช์ และแสดงผลผ่านจอแอลซีดี



รูปที่ 3.13 บล็อกไดอะแกรมส่วนรับ-ส่งค่าพารามิเตอร์เพื่อส่งให้ FPGA

3.7 การออกแบบส่วน FPGA

ในส่วนนี้จะเป็นการออกแบบ FPGA เพื่อทำหน้าที่สร้างสัญญาณ SVM PWM เพื่อใช้ควบคุมชุดขับ IGBT จะใช้ขาสัญญาณทั้งหมด 12 เส้น โดยแบ่งเป็นสัญญาณ SVM PWM ของมอเตอร์เหนี่ยวนำกระแสสลับแบบ 3 เฟส 6 เส้น และสัญญาณ SVM PWM ของมอเตอร์เหนี่ยวนำกระแสสลับแบบ 1 เฟส อีก 6 เส้น โดยจะมีการสร้างสัญญาณ 6 เส้น สำหรับขับมอเตอร์เหนี่ยวนำกระแสสลับแบบ 3 เฟส คือ $V_a, V_b, V_c, \bar{V}_a, \bar{V}_b, \bar{V}_c$ โดยมีมุม $0^\circ, 120^\circ, 240^\circ$ ตามลำดับโดยขาสัญญาณที่ออกจาก FPGA คือขา 3 5 7 4 6 8 ตามลำดับ โดย $\bar{V}_a, \bar{V}_b, \bar{V}_c$ เป็นสัญญาณกลับสถานะจาก V_a, V_b, V_c โดย V_a, V_b, V_c ใช้ขับ IGBT ชุดบน Q_1, Q_3, Q_5 ทั้งหมดและ $\bar{V}_a, \bar{V}_b, \bar{V}_c$ ใช้ขับ IGBT ชุดล่าง Q_4, Q_6, Q_2 ทั้งหมด และอีก 6 เส้น สำหรับขับมอเตอร์เหนี่ยวนำกระแสสลับแบบ 1 เฟส คือ $V_a, V_b, V_c, \bar{V}_a, \bar{V}_b, \bar{V}_c$ โดยมีมุม $0^\circ, \theta^\circ, 180^\circ$ ตามลำดับโดยขาสัญญาณที่ออกจาก FPGA คือขา 13 15 17 14 16 18 ตามลำดับ และใช้ FPGA เป็นพอร์ทสำหรับการรับค่าอินพุตจากไมโครคอนโทรลเลอร์ MSC-51 จำนวน 14 พอร์ท และใช้เป็นส่วนของสัญญาณ PWM ที่สร้าง



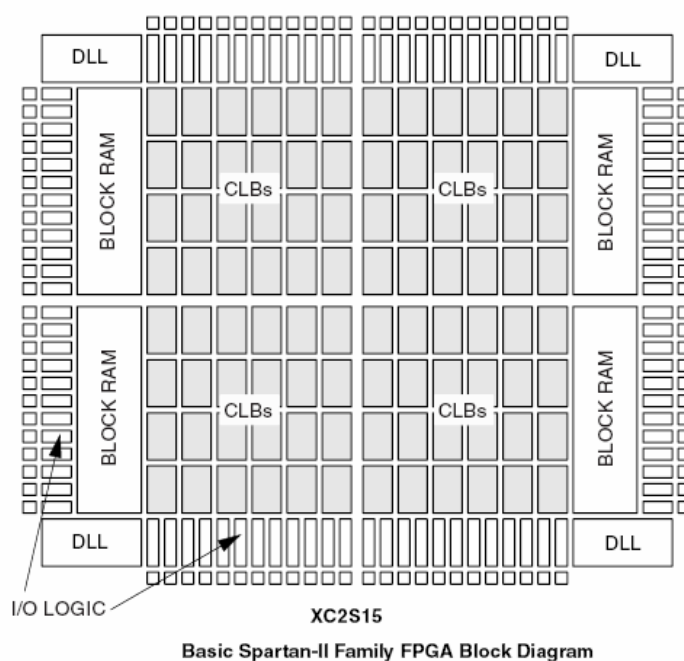
รูปที่ 3.14 วงจรไมโครคอนโทรลเลอร์ AT89C51

ตารางที่ 3.2 แสดงคุณสมบัติของ Spartan-II FPGA XC2S100

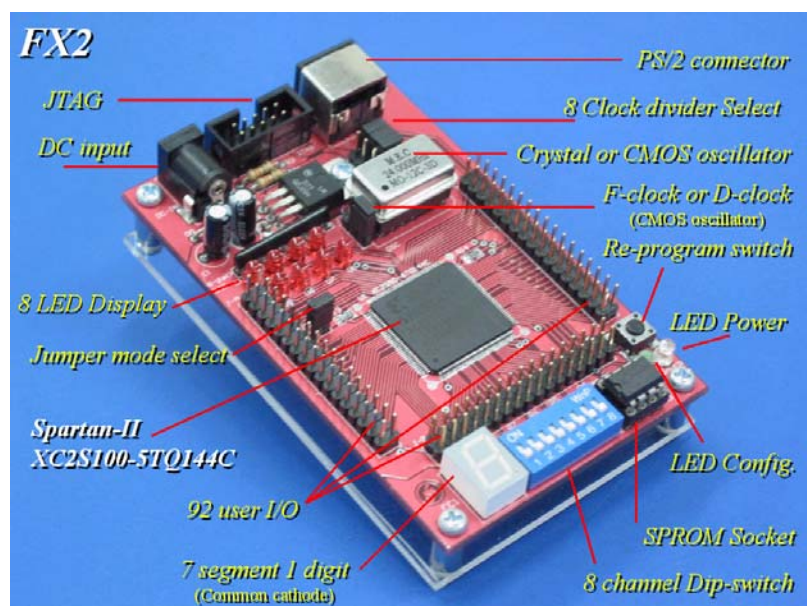
Logic cell	2700 cells
System Gates(Logic and RAM)	100000
CLB Array(R xC)	20x30
Total CLBs	600
Maximum Available User I/O	176
Total Distributed RAM Bits	38400
Total Block Bits	40K
Clock frequency operate	Up to 200MHz

ออกมาเพื่อขับ IGBT จำนวน 6 พอร์ตดังรูปที่ 3.14 โดยในส่วนนี้ได้เลือกใช้งานอุปกรณ์ FPGA ของ XILINX SPATAN II เบอร์ XC2S1000 ดังแสดงในรูปที่ 3.15 ส่วนรูปของบอร์ด FPGA แสดงในรูปที่ 3.16

คุณสมบัติของชิพไอซี XILINX SPARTAN II XC2S100 แสดงตามตารางที่ 3.2 และ
โครงสร้างภายในแสดงในรูปที่ 3.15



รูปที่ 3.15 แสดงบล็อกไอซีแอมแกรมโครงสร้างภายใน



รูปที่ 3.16 บอร์ดเนกประสงค์ที่ใช้สร้างสัญญาณ PWM