

บทที่ 1

บทนำ

1.1 ปัญหา ความเป็นมาของปัญหา และแนวทางการแก้ไข

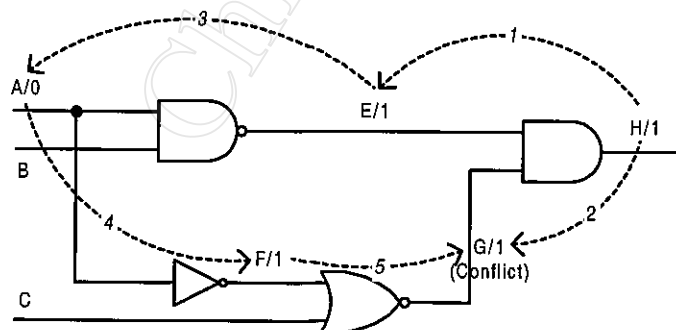
ปัจจุบันเทคโนโลยีด้านไมโครอิเล็กทรอนิกส์ได้มีการพัฒนาเข้าสู่ยุคของวงจรรวมขนาดใหญ่มากหรือ VLSI (Very Large Scale Integrated Circuit) ที่บรรจุวงจรและอุปกรณ์อิเล็กทรอนิกส์ชนิดต่าง ๆ จำนวนมหาศาลไว้ในชิ้นสารกึ่งตัวนำที่มีขนาดเล็กเพียงชิ้นเดียว มีสมรรถนะในการทำงานและความน่าเชื่อถือสูงขึ้น แต่เนื่องจากการมีขนาดทางกายภาพเล็กมากเมื่อเทียบกับความหนาแน่นและความซับซ้อนของอุปกรณ์และวงจรที่เพิ่มขึ้น ทำให้การตรวจสอบวงจรเป็นไปได้ด้วยความยากลำบาก เพราะไม่สามารถที่จะตรวจวัดสัญญาณภายในตัววงจรได้โดยตรง วิธีเดียวที่สามารถทำได้ คือ ทำการป้อนรูปแบบสัญญาณทดสอบเข้าที่ขั้วอินพุตหลัก แล้วทำการตรวจวัดสัญญาณที่ได้จากขั้วเอาต์พุตหลักซึ่งเป็นบริเวณเดียวที่สามารถทำการตรวจวัดได้ [4] หากค่าที่วัดได้ไม่ตรงตามฟังก์ชันที่ออกแบบไว้แสดงว่าวงจรที่นำมาตรวจสอบมีจุดเสียเกิดขึ้น ฉะนั้นรูปแบบสัญญาณทดสอบต้องมีคุณสมบัติที่สามารถแยกพฤติกรรมระหว่างวงจรที่ดีและวงจรที่มีจุดเสียออกจากกันได้ [5]

ในการทดสอบวงจรดิจิทัลเพื่อหาจุดเสียหนึ่งจุดสำหรับวงจรชนิดประกอบจะใช้รูปแบบสัญญาณทดสอบเพียงหนึ่งรูปแบบเท่านั้น แต่สำหรับวงจรชนิดลำดับอาจจะใช้รูปแบบสัญญาณทดสอบมากกว่าหนึ่งรูปแบบ กระบวนการสร้างรูปแบบสัญญาณทดสอบนี้เรียกว่า การให้กำเนิดรูปแบบสัญญาณทดสอบหรือ TPG (Test Pattern Generation) สำหรับวงจร VLSI ที่มีความซับซ้อนของวงจรและอุปกรณ์มากไม่สามารถที่จะให้กำเนิดรูปแบบสัญญาณทดสอบโดยการคำนวณด้วยมือได้ จึงนำคอมพิวเตอร์มาประยุกต์ใช้ เรียกกระบวนการนี้ว่าการให้กำเนิดรูปแบบสัญญาณทดสอบโดยอัตโนมัติ หรือ ATPG (Automatic Test Pattern Generation)

สำหรับวิธีการให้กำเนิดรูปแบบสัญญาณทดสอบใน ATPG นั้นแบ่งออกเป็น 2 วิธีการใหญ่ ๆ คือ วิธีการทางพีชคณิต โดยการสร้างสมการทางพีชคณิตแทนความสัมพันธ์ทางตรรกของวงจรที่นำมาทำการทดสอบ จากนั้นทำการแก้สมการเพื่อหารูปแบบสัญญาณทดสอบต่อไป อีกวิธีการหนึ่งคือวิธีการทางโครงสร้าง โดยทำการสร้างโครงสร้างข้อมูลเพื่อใช้จำลองวงจรที่ต้องการทดสอบ แล้วทำการค้นหารูปแบบสัญญาณทดสอบเพื่อนำค่าผลของจุดเสีย (Fault Effect) แพร่ออกไปที่ขั้วเอาต์พุตหลักของวงจร วิธีการทางโครงสร้างมีหลายหลักวิธีพื้นฐานซึ่งเป็นที่นิยม เช่น D – Algorithms PODEM (Path-Oriented DEcision Making) หรือ FAN (Fanout-Oriented) เป็นต้น

ปัญหาสำคัญของหลักวิธีเหล่านี้ คือ การกำหนดค่าตรรกให้กับขั้วอินพุตหลักของวงจรอย่างถูกต้อง เพื่อกระตุ้นจุดเสียให้มีตรรกตรงข้ามกันระหว่างวงจรดีและวงจรที่เกิดจุดเสีย และเพื่อแพร่ผลของจุดเสียให้ไปปรากฏที่ขั้วเอาต์พุตหลักของวงจร การกำหนดค่าตรรกที่ขั้วอินพุตหลักนี้ทำโดยการแพร่ค่าตรรกไปข้างหลังจนได้ค่าตรรกที่ขั้วอินพุตหลักของวงจร ค่าตรรกที่ได้คือรูปแบบสัญญาณทดสอบนั่นเอง แต่ในขณะที่การแพร่ค่าตรรกไปข้างหลังต้องแพร่ค่าตรรกไปข้างหน้าพร้อม ๆ กันด้วย ซึ่งอาจทำให้เกิดความขัดแย้งในการกำหนดค่าขึ้นได้ ต้องกลับไปกำหนดค่าตรรกใหม่ให้กับโหนดที่เป็นสาเหตุให้เกิดความขัดแย้ง กำหนดจนได้ค่าตรรกที่ถูกต้องหรือจนกว่าจะไม่สามารถกำหนดค่าใด ๆ ได้อีกแล้วในลักษณะการทำงานแบบย้อนรอย

จะเห็นว่าในการแพร่ค่าตรรกไปข้างหลังแต่ละครั้ง หากกำหนดค่าตรรกให้แก่โหนดไม่ถูกต้องจะเป็นสาเหตุทำให้เกิดการย้อนรอย ใช้เวลาในการประมวลผลเพิ่มขึ้น หรือหากจำนวนการย้อนรอยเกิดมากกว่าจำนวนสูงสุดที่กำหนดไว้อาจจะทำให้การหารูปแบบสัญญาณทดสอบสำหรับจุดเสียนี้ถูกยกเลิกได้ ในการกำหนดค่าตรรกให้กับโหนดต่าง ๆ นั้น Rajski และ Cox [19] ได้แบ่งการกำหนดค่าตรรกออกเป็น 3 ประเภท ได้แก่ การกำหนดค่าที่จำเป็น การกำหนดค่าที่ไม่ทำให้เกิดความขัดแย้ง และการกำหนดค่าตามใจชอบ ซึ่งการกำหนดค่าที่จำเป็นสำคัญที่สุด หากกำหนดเป็นค่าอื่นจะทำให้ไม่สามารถที่จะค้นหาหารูปแบบสัญญาณทดสอบได้ ต้องทำการย้อนรอย ตรงกันข้ามการกำหนดค่าที่จำเป็นจะทำให้พื้นที่ของการค้นหาคำตอบแคบลง ทำให้การให้กำเนิดรูปแบบสัญญาณทดสอบเร็วขึ้น หรือเร่งให้พบว่าจุดเสียจุดนี้ไม่สามารถให้กำเนิดรูปแบบสัญญาณทดสอบเร็วขึ้นในกรณีที่ไม่สามารถให้กำเนิดได้แน่นอน ดังตัวอย่างจากวงจรในภาพที่ 1.1 หากต้องการกำหนดให้โหนด H มีค่าตรรก 1 หรือ H/1 เมื่อทำการแพร่ค่าตรรกไปข้างหลังแบบท้องถิ่นจะได้ E/1 และ G/1 ดังลูกศรหมายเลข 1 และ 2 ตามลำดับ จาก E/1 ทำการแพร่ค่าตรรกไปข้างหลังต่อ ได้ A/0 ดังลูกศรหมายเลข 3 จาก A/0 นี้ทำการแพร่ค่าตรรกไปข้างหน้าได้ F/1 และ G/0 ตามลำดับ ดังลูกศรหมายเลข 4 และ 5 แต่การกำหนดค่า G/1 (Conflict) นี้ทำให้เกิดความขัดแย้ง



ภาพที่ 1.1 การเกิดความขัดแย้งขณะทำการปรับค่าตรรกเพื่อให้ได้ H/1

ณ G/0 จะพบว่าเกิดความขัดแย้งเกิดขึ้น ต้องทำการย้อนรอยกลับไปกำหนดค่าใหม่ แต่ตรงกันข้ามหากทราบว่าค่าสำหรับการกำหนดค่าที่จำเป็นของ H/1 คือ A/1 จะไม่เกิดการย้อนรอยเนื่องจากกำหนด A/0 ขึ้นแน่นอน

งานวิจัยนี้จึงได้เสนอแนวทางในการเพิ่มประสิทธิภาพของโปรแกรม เอ.ที.พี.จี. ด้วยการเพิ่มกระบวนการเรียนรู้เพื่อเตรียมข้อมูลสำหรับการกำหนดค่าที่จำเป็นให้แก่โหนดต่าง ๆ ของวงจรก่อนการให้กำเนิดรูปแบบสัญญาณทดสอบจะเริ่มขึ้น ซึ่งข้อมูลดังกล่าวนี้จะถูกนำไปใช้สำหรับการกำหนดค่าตรรกให้แก่โหนดต่าง ๆ ระหว่างการแพร่ค่าตรรกไปข้างหลัง ที่เรียกว่าการกำหนดค่าที่จำเป็น นอกจากนี้ขณะทำการเรียนรู้ยังอาศัยกฎของการกำหนดค่าขัดแย้งระบุจุดเสียที่ไม่สามารถตรวจสอบได้ส่วนหนึ่ง เป็นผลให้ลดจำนวนการทำงานแบบย้อนรอยลง ความเร็วในการให้กำเนิดรูปแบบสัญญาณทดสอบสูงขึ้น

1.2 สารสำคัญจากเอกสารที่เกี่ยวข้อง

Auth and Schulz ได้พัฒนาโปรแกรม เอ.ที.พี.จี. บนพื้นฐานหลักวิธี FAN โดยเพิ่มการเรียนรู้ถึงความสัมพันธ์ระหว่างโหนดแฟนต์เอาต์กับโหนดรีคอนเวอร์เจนต์แฟนต์เอาต์ (Reconvergent fan-out) เรียกหลักวิธีที่พัฒนาขึ้นว่า SOCRATES [23] สำหรับวงจรประกอบ และได้ทำการพัฒนาต่อไปให้สามารถใช้กับวงจรลำดับได้ซึ่งเรียกว่าหลักวิธี Essential [7][22] ซึ่งนับได้ว่าเป็นหลักวิธีที่มีประสิทธิภาพสูงมาก

Fujiwara ได้ทำการพัฒนาหลักวิธี FAN (Fanout Oriented Test Generation) [10] [12] เป็นหลักวิธีที่พัฒนาเพิ่มเติมจากหลักวิธี PODEM (Path Oriented Decision Making) เพื่อพยายามลดจำนวนการทำงานแบบย้อนรอยลง ด้วยการใช้วิธีการแพร่ตรรกไปข้างหลังแบบหลายเส้นทางพร้อม ๆ กัน และการแพร่ค่าตรรกไปข้างหลังจะไปหยุดตรงเส้นหัว (Head Line) ของวงจร ปรับค่าตรรกจนแน่ใจว่าค่าที่ได้ถูกต้องแล้วจึงค่อยแพร่ค่าตรรกต่อไปยังหัวอินพุตหลักของวงจร ทำให้ลดโอกาสที่จะเกิดการ ทำงานแบบย้อนรอยลง

Kunz and Pradhan ทำการสร้างวิธีการกำหนดและการตรวจสอบค่าตรรกแบบใหม่ ที่เรียกว่า Recursive Learning [15] เพื่อหาความสัมพันธ์ระหว่างโหนดแล้วนำไปใช้หาค่าสำหรับการกำหนดค่าที่จำเป็นต่อไป

Rajski and Cox ทำการพัฒนาโปรแกรม เอ.ที.พี.จี. โดยการนำทฤษฎีภาพฟังก์ชันและส่วนกลับภาพฟังก์ชัน (Image and Inverse Image of Set Function) ไปสร้างเป็นรายการลดทอน (Reduction List) [19] เพื่อหาค่าสำหรับการกำหนดค่าที่จำเป็นเช่นเดียวกัน

Sang-In ได้เสนอและพัฒนาหลักวิธีเพื่อเพิ่มประสิทธิภาพของโปรแกรม เอ.ที.พี.จี. ขึ้นใหม่หลายหลักวิธี เช่น หลักวิธีการยุบรวมจุดเสีย โดยทำการยุบรวมทั้งจุดเสียแบบสมมูลและจุดเสียแบบสมนัยเข้าด้วยกัน เสนอหลักวิธี Walking-D สำหรับการให้กำเนิดรูปแบบสัญญาณทดสอบสำหรับวงจรดิจิทัลประกอบ หลักวิธี MOSAIC สำหรับการให้กำเนิดรูปแบบสัญญาณทดสอบสำหรับวงจรดิจิทัลลำดับ และยังเสนอหลักวิธีรายการลดทอนเพื่อลดการทำงานแบบย้อนรอย [21]

1.3 วัตถุประสงค์ของการศึกษา

1.3.1 เพื่อพัฒนาโปรแกรม เอ.ที.พี.จี. สำหรับวงจรดิจิทัล โดยใช้การกำหนดค่าที่จำเป็นที่ได้จากการเรียนรู้ถึงความสัมพันธ์ทางตรรกะระหว่างโหนด

1.3.2 เพื่อศึกษาค้นคว้าหลักวิธีที่เหมาะสมในการให้กำเนิดรูปแบบสัญญาณทดสอบโดยอัตโนมัติสำหรับวงจร VLSI

1.4 ประโยชน์ที่จะได้รับจากการศึกษาเชิงทฤษฎีและ/หรือเชิงประยุกต์

1.4.1 โปรแกรม เอ.ที.พี.จี. ที่พัฒนามีความสามารถนำไปประยุกต์ใช้ในอุตสาหกรรมการผลิตวงจรดิจิทัลได้

1.4.2 ช่วยเพิ่มประสิทธิภาพในอุตสาหกรรมการผลิต VLSI โดยการนำรูปแบบสัญญาณทดสอบที่ได้จากโปรแกรม เอ.ที.พี.จี. ไปประยุกต์ใช้ในกระบวนการทดสอบก่อนนำอุปกรณ์ออกจำหน่ายสู่ตลาด

1.4.3 ข้อมูลที่ได้หลังจากการทดสอบวงจรช่วยให้วิศวกรออกแบบวงจรทำการปรับปรุงและแก้ไขข้อบกพร่องต่าง ๆ ที่เกิดขึ้นในกระบวนการผลิต เช่น จุดเสียบางจุดไม่สามารถตรวจสอบได้ วิศวกรต้องแก้ไขจนสามารถตรวจสอบได้

1.4.4 ลดจำนวนความเสียหายที่อาจเกิดขึ้นจากการทดสอบที่ไม่ครอบคลุมเพียงพอที่จะส่งผลให้เกิดความเสียหายแก่ผู้ใช้และผู้ผลิต ถ้ามีการออกแบบวงจรและการทดสอบที่ดีก็จะช่วยลดปัญหาลงได้ ผู้บริโภคได้วงจรที่ดีไปใช้งาน และผู้ผลิตไม่ต้องเสียซื้อกับสินค้าที่ขายออกไป

1.5 ขอบเขต วิธีการวิจัย และแผนดำเนินการ

ก) ขอบเขตของงานวิจัย

ทำการพัฒนาโปรแกรม เอ.ที.พี.จี. และโปรแกรมจำลองการทำงานของจุดเสียโดยมีคุณสมบัติดังนี้

- (1) เป็นโปรแกรมที่ใช้พื้นฐานของหลักวิธี FAN
- (2) สามารถให้กำเนิดรูปแบบสัญญาณที่เหมาะสมโดยอัตโนมัติสำหรับวงจรดิจิทัล เพื่อนำไปประยุกต์ใช้สำหรับการทดสอบต่อไป
- (3) มีการยุบรวมจุดเสียประเภทเดียวกันเข้าไว้ด้วยกันเป็นกลุ่ม
- (4) มีการเรียนรู้และวิเคราะห์วงจรเพื่อหาค่าสำหรับการกำหนดค่าที่จำเป็น และระบุจุดเสียบางจุดที่ไม่สามารถตรวจสอบได้
- (5) ผลลัพธ์ของโปรแกรมคือรูปแบบสัญญาณทดสอบที่อยู่ในแฟ้มข้อมูลชนิดตัวอักษร

ข) วิธีการทำวิจัย

- (1) เขียนโปรแกรม เอ.ที.พี.จี. ด้วยภาษา C หรือ ANSI C (American National Standards Institute C Language) บนระบบปฏิบัติการ UNIX Solaris Version 2.4 บนเครื่อง SUN SPARCstation 5 ที่มีหน่วยความจำ 32 MB เป็นอย่างต่ำ
- (2) ทดสอบโปรแกรม เอ.ที.พี.จี. โดยนำแฟ้มข้อมูลวงจรดิจิทัลมาตรฐานของ ISCAS (International Symposium on Circuits And Systems) Benchmark มาทำการทดสอบ เปรียบเทียบ และสรุปผลลัพธ์ที่ได้กับงานที่เป็นมาตรฐาน

ค) แผนการดำเนินการวิจัย

- (1) ศึกษาค้นคว้าหาข้อมูล หลักวิธีที่เกี่ยวข้องกับงานวิจัย
- (2) ออกแบบหลักวิธี ขั้นตอนการแก้ปัญหา รวมทั้งโครงสร้างข้อมูลแบบต่าง ๆ
- (3) เขียนโปรแกรม เอ.ที.พี.จี. โดยแบ่งออกเป็นโปรแกรมย่อย ๆ โปรแกรม เช่น โปรแกรมแปลงจากแฟ้มข้อมูลวงจรดิจิทัลเป็น โครงสร้างข้อมูลแบบกราฟ โปรแกรมสร้างและยุบรวมจุดเสีย โปรแกรมสำหรับการเรียนรู้เพื่อหาค่าสำหรับการกำหนดค่าที่จำเป็น โปรแกรมระบุจุดเสียที่ไม่สามารถตรวจสอบได้ และโปรแกรมให้กำเนิดรูปแบบสัญญาณตรวจสอบ
- (4) ทดสอบการทำงานของโปรแกรม เอ.ที.พี.จี. โดยทดสอบกับแฟ้มวงจรดิจิทัลมาตรฐานของ ISCAS Benchmark เช่นวงจร C17.BENCH C432.BENCH C499.BENCH

C880.BENCH C1355.BENCH, S27.BENCH S208.BENCH S298.BENCH หรือ S420.BENCH เป็นต้น และทำการปรับปรุงแก้ไขโปรแกรมหากพบความผิดพลาด

(5) เปรียบเทียบและสรุปผลลัพธ์ที่ได้กับโปรแกรม เอ.ที.พี.จี. ที่ใช้หลักวิธีอื่น โดยเปรียบเทียบค่าครอบคลุมจุดเสียหรือจำนวนจุดเสียที่สามารถตรวจสอบได้ในแต่ละวงจร เวลาที่ใช้ในการให้กำเนิดรูปแบบสัญญาณทดสอบ และจำนวนรูปแบบสัญญาณทดสอบ

(6) เขียนวิทยานิพนธ์