

รัชนนท์ อินทรสกุล 2551: การออกแบบและสร้างระบบเพื่อใช้สำหรับการเข้ารหัส
 ถอดรหัสสัญลักษณ์นอนไบนารีด้วยบอร์ด FPGA ปริญญาวิศวกรรมศาสตรมหาบัณฑิต
 (วิศวกรรมไฟฟ้า) สาขาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า
 ที่ปรึกษา: ผู้ช่วยศาสตราจารย์อุศนา ตันกุลเวศม์, Ph.D. 83 หน้า

การเข้ารหัสถอดรหัสของสัญญาณเป็นวิธีการหลักที่ทำให้ระบบสื่อสารมีความน่าเชื่อถือ
 โดยเฉพาะอย่างยิ่งระบบสื่อสารไร้สาย ช่องสัญญาณเกือบทั้งหมดจะถูกออกแบบให้ใช้กับ
 สัญลักษณ์ไบนารีเพื่อความสะดวก แต่ก็มีการใช้งานบางอย่างที่ต้องการใช้สัญลักษณ์นอนไบนารี
 เช่นในส่วนรหัสภายนอกของรหัสคอนคาทีเนต ตัวอย่างที่สนใจ คือ วิธีการถอดรหัสแบบเวกเตอร์
 ซิมโบลสำหรับรหัสคอนโวลูชันที่ถูกออกแบบให้ใช้สัญลักษณ์ขนาดใหญ่ ซึ่งโดยทั่วไปคือ 32 บิต
 ต่อสัญลักษณ์ ก็จะทำให้วิธีการเข้ารหัสถอดรหัสของสัญญาณมีลักษณะที่แตกต่างไปจากเดิมที่ใช้
 กับสัญลักษณ์ไบนารี

งานวิจัยนี้เป็นการสร้างระบบการเข้ารหัสถอดรหัสสัญลักษณ์นอนไบนารีใช้เทคโนโลยี
 การสร้างวงจรรวม ซึ่งระบบการเข้ารหัสคอนโวลูชัน (3, 2, 2) และระบบการถอดรหัสด้วยวิธี
 เวกเตอร์ซิมโบลที่สร้างขึ้นด้วยบอร์ด FPGA นั้นสามารถทำการเข้ารหัสคอนโวลูชันสัญลักษณ์
 นอนไบนารีขนาด 32 บิตต่อสัญลักษณ์ได้และสามารถแก้ไขความผิดพลาดบางแบบซึ่งเป็นการ
 ทดสอบฟังก์ชันเบื้องต้นบางส่วนในการเชื่อมต่อประสานระหว่างบอร์ด FPGA กับเครื่อง
 คอมพิวเตอร์

Rachanon Intharasakul 2008: Design and Implementation System for Nonbinary Encoder and Decoder with FPGA Board. Master of Engineering (Electrical Engineering), Major Field: Electrical Engineering, Department of Electrical Engineering. Thesis Advisor: Assistant Professor Usana Tuntoolavest, Ph.D. 83 pages.

Channel coding is the main method to increase reliability of data communications, especially for wireless communication systems. Almost all channel codes were designed for binary symbol for simplicity. However, some applications require the use of nonbinary symbol such as the outer codes of concatenated codes. A particular example is convolutional vector symbol decoding which was designed for large symbols. The typical size is 32 bits/symbol. In this case, the method and the system for encoding and decoding them need to be redesigned.

This thesis is focused on the design and implementation of nonbinary encoding and decoding system using integrated circuit technology by FPGA board. To test the designed systems and the interface between the FPGA board and the computer, the (3, 2, 2) nonbinary convolutional encoding with 32 bits/symbol and some functions of vector symbol decoding have been implemented. They worked exactly as designed.