



การศึกษาการวิเคราะห์ความเพี้ยนของวงจรขยายมอสเฟตแบบปลายเดียว  
Study of Harmonic Distortion Analysis of the Single-Ended  
Mosfet Amplifier

ทวีศักดิ์ วรจักร์

งานวิจัยนี้ได้รับทุนอุดหนุนการวิจัยจากมหาวิทยาลัยราชภัฏอุตรดิตถ์  
ประจำปีงบประมาณ พ.ศ. 2558  
พ.ศ.2559



การศึกษาการวิเคราะห์ความเพี้ยนของวงจรขยายมอสเฟตแบบปลายเดียว  
Study of Harmonic Distortion Analysis of the Single-Ended  
Mosfet Amplifier

ทวีศักดิ์ วรจักร์

งานวิจัยนี้ได้รับทุนอุดหนุนการวิจัยจากมหาวิทยาลัยราชภัฏอุตรดิตถ์  
ประจำปีงบประมาณ พ.ศ. 2558  
พ.ศ.2559

## บทคัดย่อ

งานวิจัยนี้ นำเสนอการศึกษาวิเคราะห์ความเพี้ยนของสัญญาณในวงจรรขยายโครงสร้างมอสเฟตแบบปลายเดี่ยวโดยเปรียบเทียบค่าความเพี้ยนของวงจรรขยายเดรน มีความเป็นเชิงเส้นที่สูงอีกทั้งยังมีการกำจัดความเพี้ยนของสัญญาณฮาร์โมนิคอันดับที่ 2 จุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่า เดซิเบลได้  $IP_2 = 27.78$  dBV และเมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐาน พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าแรงดันได้  $IP_2 = 0.104$ V อีกด้วยและไม่เกิดความเพี้ยนของสัญญาณฮาร์โมนิคอันดับที่ 3  $IP_3$ ,  $IM_3$  มีค่าเท่ากับ 0 ที่ได้จากการวิเคราะห์และจากผลการทดลอง

## Abstract

This article presents a study of harmonic distortion of the single-ended transconductor based on bipolar Mosfet structure, by comparison, the single-ended amplifier distortion of Drain. There is a linear high as well as the removal of distortion harmonics, the first two points of the graph  $IM_2$  signal underlying causes are the decibels are  $IP_2 = 27.78$  dBV and when the size of the fee.  $IM_2$  comes with the signal port basis. The intersection of graphs made based  $IM_2$  signal voltage has  $IP_2 = 0.104$  V with no harmonic distortion and harmonics of the top 3  $IP_3$ ,  $IM_3$  is equal to 0 and the analysis result.

## กิตติกรรมประกาศ

ขอขอบพระคุณหลักสูตรเทคโนโลยีไฟฟ้าและหลักสูตรวิศวกรรมอิเล็กทรอนิกส์ คณะเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏอุดรดิตถ์ ที่ให้การสนับสนุนในการใช้อาคารและสถานที่ในการทำงานวิจัยฉบับนี้ สุดท้ายนี้ผู้เขียนขอขอบพระคุณ ทุนอุดหนุนการวิจัยจากสถาบันวิจัยและพัฒนา มหาวิทยาลัยราชภัฏอุดรดิตถ์ ที่ให้ทุนสนับสนุนงานวิจัยนี้

ผู้จัดทำ

## สารบัญ

เรื่อง	หน้า
บทคัดย่อ	ก
กิตติกรรมประกาศ	ค
สารบัญ	ง
สารบัญภาพ	ฉ
สารบัญตาราง	ช
<b>บทที่ 1 บทนำ</b>	<b>1</b>
1.1 ความสำคัญ และที่มาของปัญหาที่ทำการวิจัย	1
1.2 วัตถุประสงค์ของโครงการวิจัย	3
1.3 ผลและประโยชน์ที่คาดว่าจะได้รับจากงานวิจัย	3
1.4 ขอบเขตของโครงการวิจัย	3
<b>บทที่ 2 ทฤษฎี</b>	<b>4</b>
2.1 โครงสร้างมอสเฟตทรานซิสเตอร์	4
2.2 ความเพี้ยนของสัญญาณ	13
2.3 การวิเคราะห์ความเพี้ยนของวงจรรขยายปลายเดี่ยว	15
<b>บทที่ 3 การวิเคราะห์ความเพี้ยนวงจรรขยายมอสเฟตทรานซิสเตอร์ปลายเดี่ยว</b>	<b>17</b>
3.1 แผนผังการดำเนินงานวิจัย	17
3.2 การวิเคราะห์วงจรรขยายมอสเฟตทรานซิสเตอร์	18
<b>บทที่ 4 ผลการจำลองการทำงาน</b>	<b>21</b>
<b>บทที่ 5 สรุปผลการวิจัยและข้อเสนอแนะ</b>	<b>25</b>
5.1 อภิปรายผล	25
5.2 สรุปผลการวิจัย	25
5.3 ข้อเสนอแนะ	26
บรรณานุกรม	27

## สารบัญภาพ

ภาพที่	หน้า
1-1 แผงวงจรขยายสัญญาณตั้งเอกสารอ้างอิง [2]	2
1-2 แผงวงจรขยายความถี่วิทยุตั้งเอกสารอ้างอิง [4]	2
1-3 แผงวงจรรับสัญญาณตั้งในเอกสาร [14]	2
2-1 ภาพตัดขวางโครงสร้างทางกายภาพของมอสเฟทรานซิสเตอร์	4
2-2 ความกว้างและความยาวช่องทางเดินกระแสของเอ็นมอสเฟทรานซิสเตอร์	5
2-3 โครงสร้าง 2 มิติเอ็นมอสเฟทรานซิสเตอร์	5
2-4 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ และป้อนแรงดัน $V_{GS} \ll V_{th}$	5
2-5 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ และป้อนแรงดัน $V_{GS} > V_{th}$	6
2-6 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ และป้อนแรงดัน $V_{GS} < V_{th}$	6
2-7 ต่อขั้วซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ ป้อนแรงดัน $V_{DS}$ ขนาดเล็กและป้อนแรงดัน $V_{GS} > V_{th}$	7
2-8 กราฟแรงดัน $V_{DS}$ ต่อกระแส $i_D$ ของมอสเฟทรานซิสเตอร์ในภาพที่ 6 2-7	7
2-9 ต่อขั้วซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ ป้อนแรงดัน $V_{DS} < V_{GS} - V_{th}$ และป้อนแรงดัน $V_{GS} > V_{th}$	8
2-10 กราฟแรงดัน $V_{DS}$ ต่อกระแส $i_D$ ของมอสเฟทรานซิสเตอร์ในภาพที่ 2-9	8
2-11 ต่อขั้วซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ ป้อนแรงดัน $V_{DS} = V_{GS} - V_{th}$ และป้อนแรงดัน $V_{GS} > V_{th}$	8
2-12 กราฟแรงดัน $V_{DS}$ ต่อกระแส $i_D$ ของมอสเฟทรานซิสเตอร์ในภาพที่ 2-11	9
2-13 ต่อขั้วซอส และบอดี้ของเอ็นมอสเฟทรานซิสเตอร์เข้ากบกราวด์ ป้อน $V_{DS} > V_{GS} - V_{th}$ และป้อนแรงดัน $V_{GS} > V_{th}$	9
2-14 กราฟแรงดัน $V_{DS}$ ต่อกระแส $i_D$ ของมอสเฟทรานซิสเตอร์ในภาพที่ 2-13	10
2-15 ช่วงการทำงานของมอสเฟทรานซิสเตอร์	10
2-16 โครงสร้างทางกายภาพพีมอสเฟทรานซิสเตอร์	11
2-17 โครงสร้างทางกายภาพซีมอสเฟทรานซิสเตอร์บ่อแยกชนิด เอ็น	12
2-18 โครงสร้างทางกายภาพซีมอสเฟทรานซิสเตอร์บ่อแยกชนิด พี	13
2-19 สัญลักษณ์ของมอสเฟทรานซิสเตอร์	13

## สารบัญญภาพ (ต่อ)

ภาพที่	หน้า	
2-20	สเป็คตรัมของสัญญาณในเอกสาร [17]	15
2-21	วงจรรขยายดั่งเอกสาร [18]	16
3-1	แผนผังการศึกษางานวิจัย	17
3-2	วงจรรขยายมอสเฟสทรานซิสเตอร์ปลายเดี่ยวไบแอสแบบขอสรร่วม	18
4-1	วงจรรขยายโครงสร้างมอสเฟสทรานซิสเตอร์ปลายเดี่ยว	21
4-2	สัญญาณเอาต์พุต $v_o$ และอินพุต $v_i$	22
4-3	ฮาร์โมนิกของสัญญาณเอาต์พุต $v_o$ และอินพุต $v_i$	23
4-4	ความสัมพันธ์ $IP_2$ ต่อสัญญาณพื้นฐาน โดยสัญญาณพื้นฐานคือ $a_1v_{in}$ ส่วน $IM_2$ คือ $a_2v_{in}^2$ เมื่อคิด $IP_2$ เป็นค่าเดซิเบล (dB)	23
4-5	ความสัมพันธ์ $IP_2$ ต่อสัญญาณพื้นฐาน โดยสัญญาณพื้นฐานคือ $a_1v_{in}$ ส่วน $IM_2$ คือ $a_2v_{in}^2$ เมื่อคิด $IP_2$ เป็นค่าแรงดัน (V)	24

## สารบัญตาราง

ตารางที่	หน้า
5-1	
เปรียบเทียบค่า $IP_2$ และ $IP_3$ ของวงจรถยายโดยใช้โครงสร้างมอสเฟต ทรานซิสเตอร์ และไอทีเอ	26

# บทที่ 1

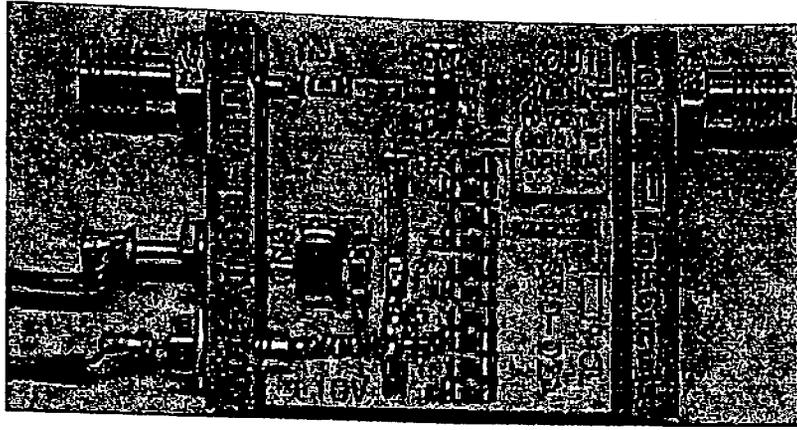
## บทนำ

### 1.1 ความสำคัญ และที่มาของปัญหาที่ทำการวิจัย

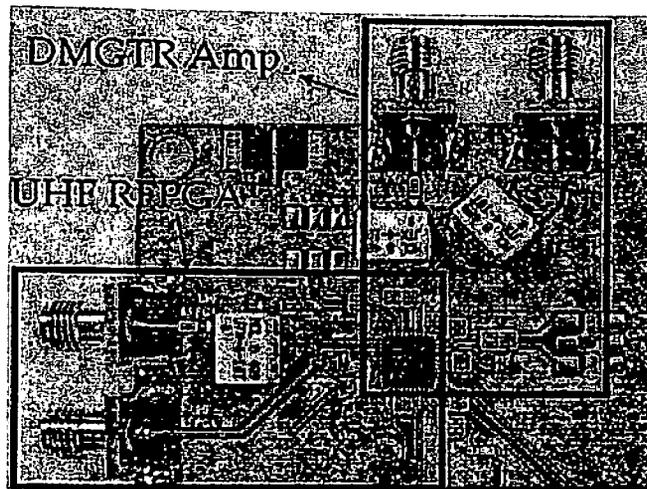
มอสเฟตเป็นอุปกรณ์สารกึ่งตัวนำชนิดหนึ่งที่มีความนิยมนำมาใช้กันอย่างแพร่หลาย โดยประยุกต์ใช้งานใน วงจรขยาย วงจรปรับอัตราขยายอัตโนมัติ วงจรกรองความถี่ หรือแม้กระทั่งได้ออกแบบเป็นตัวอุปกรณ์ ขยายความนำหรือเรียกว่า Gm อุปกรณ์มอสเฟต เมื่อนำไปออกแบบวงจรขยายจะเกิดความไม่เป็นเชิงเส้นขึ้น เนื่องจากมีความเพี้ยนของสัญญาณหรือเรียกว่า ความเพี้ยนฮาร์โมนิก (Harmonic distortions) มีตั้งแต่ สัญญาณพื้นฐาน สัญญาณความเพี้ยนของสัญญาณอันดับหนึ่ง สอง สาม ... อันดับเอ็น ความเพี้ยนของ สัญญาณได้มีการวิเคราะห์ดังเอกสาร [1] โดยวิเคราะห์การหาความเพี้ยนของสัญญาณฮาร์โมนิกอันดับหนึ่ง สอง และสามและยังได้วิเคราะห์ถึงความไม่เป็นเชิงเส้นของตัวอุปกรณ์โดยมุ่งเน้นที่ IIP3 คือ Input interception point 3<sup>rd</sup> order เป็นการอธิบายความไม่เป็นเชิงเส้นของอุปกรณ์และวิเคราะห์ความเป็น เชิงเส้นภายในวงจรขยาย อีกวิธีหนึ่งได้นำเสนอวิธีการหาค่า IIP3 ด้วยวิธีการอ่านค่าจากกราฟและทดสอบด้วย แผนวงจรขยายต้นแบบในภาพที่ 2 ดังเอกสาร [2] นอกจากนี้ที่กล่าวมาได้มีการรวบรวมข้อมูลการวิเคราะห์ หาความไม่เป็นเชิงเส้นด้วยวิธีการต่างๆ ดังผ่านการนำเสนอด้วยเอกสาร [3]

จากความสำคัญของการวิเคราะห์หาค่า IIP3 ดังกล่าวจึงมีเงื่อนไขในการวิเคราะห์หาสมรรถนะของ IIP3 ในการออกแบบวงจรโทรศัพท์ระบบดิจิตอลบroadband โทรศัพท์มือถือ (Mobile D-TV) วงจรสื่อสารไร้สาย (Bluetooth or Wireless LAN) และวงจรผสมสัญญาณ (Mixer) ที่ใช้ในวงจรขยายสัญญาณความถี่วิทยุ ในภาพที่ 3 ดังเอกสาร [4] ถึง [6] ตามลำดับ เนื่องจากมอสเฟตเป็นอุปกรณ์ที่มีความนิยมนำมาใช้ ตัวอย่าง ช่างต้นแล้วยังได้ประยุกต์ใช้งานเพื่อออกแบบในงานอื่นๆอีกเช่น วงจรกรองความถี่ดังเอกสาร [7] ถึง [9] วงจร รับส่งสัญญาณสื่อสารดังเอกสาร [10] วงจรรับสัญญาณโทรศัพท์ระบบดิจิตอลดังเอกสาร [11] วงจรขยาย สัญญาณดังเอกสาร [12] ถึง [13] และงานเลื่อนหาความถี่ในโทรศัพท์ระบบดิจิตอลในภาพที่ 3 ดังเอกสาร [14] จากความเป็นมาดังกล่าวจึงมีแนวคิดวิเคราะห์หาความเพี้ยนฮาร์โมนิกของตัวอุปกรณ์ มอสเฟต

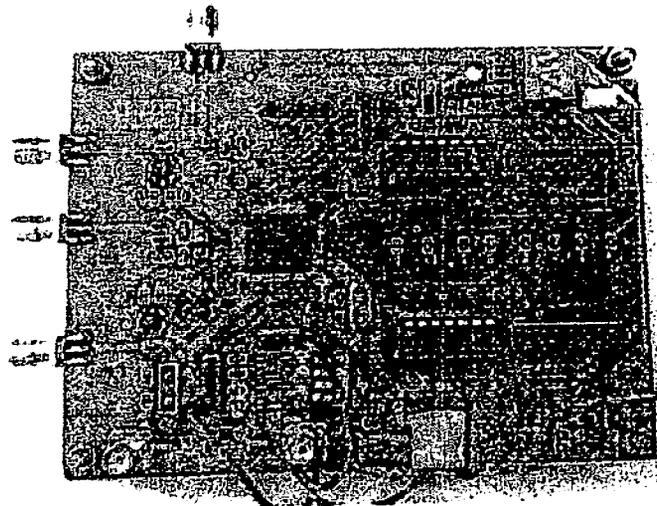
ในวงจรขยายสัญญาณเพื่อใช้เป็นสื่อการสอนในรายวิชาในด้านการวิเคราะห์วงจรอิเล็กทรอนิกส์ ซึ่งเป็นส่วนหนึ่งของวิชาที่บรรจุลงในหลักสูตรวิศวกรรมไฟฟ้า วิศวกรรมอิเล็กทรอนิกส์และวิศวกรรม คอมพิวเตอร์



ภาพที่ 1-1 แผงวงจรขยายสัญญาณดังเอกสารอ้างอิง [2]



ภาพที่ 1-2 แผงวงจรขยายความถี่วิทยุดังเอกสารอ้างอิง [4]



ภาพที่ 1-3 แผงวงจรรับสัญญาณดังเอกสารอ้างอิง [14]

## 1.2 จุดประสงค์ของโครงการวิจัย

1.2.1 จุดประสงค์หลัก ศึกษาการวิเคราะห์ความเพี้ยนของสัญญาณ

1.2.2 จุดประสงค์เฉพาะ

1.2.2.2 วงจรขยายมอสเฟต

1.2.2.2 โครงสร้างแบบปลายเดี่ยว

## 1.3 ผลและประโยชน์ที่คาดว่าจะได้รับจากงานวิจัย

1.3.1 การวิเคราะห์หาค่าความเพี้ยน IIP3 ของวงจรขยายมอสเฟตในหนังสือประกอบการเรียนการสอนในสาขาวิศวกรรมไฟฟ้า/อิเล็กทรอนิกส์

1.3.2 เพื่อนักศึกษาจะได้รับความรู้ความเข้าใจในการวิเคราะห์วงจรที่มีสมรรถนะสูง อันจะเป็นแนวทางให้เกิดแรงจูงใจในการศึกษาต่อในระดับที่สูงขึ้นหรือการพัฒนาเป็นนักวิจัยต่อไปในอนาคต

1.3.3 นักศึกษาได้ทราบถึงการประยุกต์ใช้งานจริงของงานวิจัยในยุคปัจจุบัน

1.3.4 สามารถเป็นเอกสารยื่นขอตำแหน่งทางวิชาการได้

1.3.5 เพื่อนักวิจัยและนักวิชาการ สามารถนำอุปกรณ์ที่ได้พัฒนาขึ้นนี้ไปเป็นอุปกรณ์หลักในการออกแบบวงจรและระบบอิเล็กทรอนิกส์ที่ให้สมรรถนะสูงขึ้น

1.3.6 ใช้เป็นเอกสารอ้างอิงแสดงถึงดัชนีการใช้ประโยชน์งานวิจัย

1.3.7 มีการตีพิมพ์เผยแพร่ผลงานวิจัยในงานประชุมวิชาการระดับชาติ/นานาชาติหรือวารสารระดับชาติ/นานาชาติ

## 1.4 ขอบเขตของโครงการวิจัย

1.4.1 ศึกษาความเพี้ยนของสัญญาณถึงฮาร์โมนิกที่ 3

1.4.2 ศึกษาวงจรขยายมอสเฟต

1.4.3 ศึกษาโครงสร้างวงจรขยายแบบปลายเดี่ยว

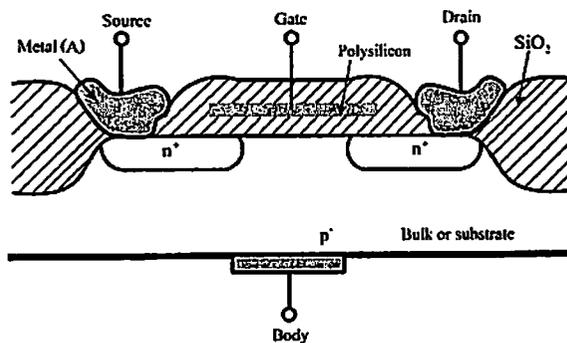
## บทที่ 2 ทฤษฎี

การวิจัยในครั้งนี้ ผู้วิจัยได้ศึกษาทฤษฎีและเอกสารใน [14] – [15] ประกอบด้วยหัวข้อดังต่อไปนี้

1. โครงสร้างมอสเฟตทรานซิสเตอร์
2. ความเพี้ยนของสัญญาณ
3. การวิเคราะห์ความเพี้ยนของวงจรรขยายปลายเดี่ยว

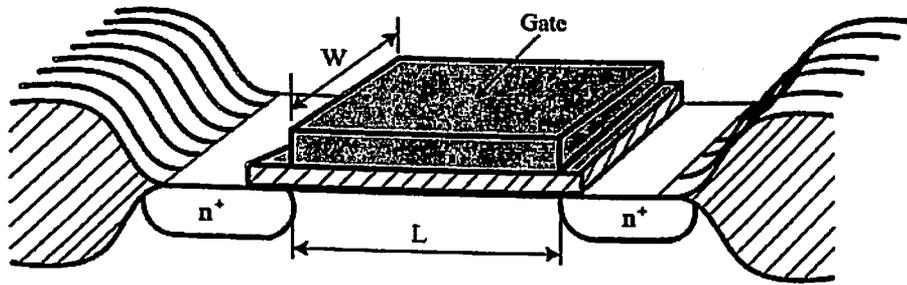
### 2.1 โครงสร้างมอสเฟตทรานซิสเตอร์

มอสเฟตทรานซิสเตอร์ส่วนใหญ่รู้จักกันในนามมอสเฟต เนื่องจากมอสเฟตทรานซิสเตอร์มีคุณสมบัติการทำงานทางกายภาพคล้ายกับเจเฟต ดังอธิบายต่อไปนี้

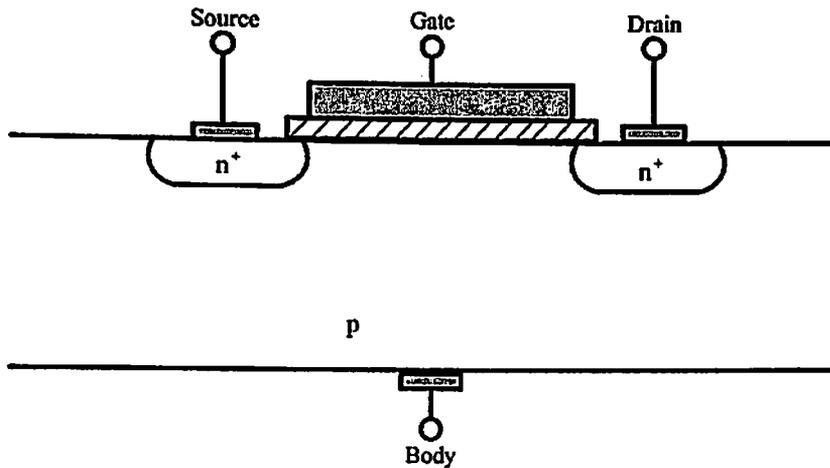


ภาพที่ 2-1 ภาพตัดขวางโครงสร้างทางกายภาพของมอสเฟตทรานซิสเตอร์

มอสเฟตทรานซิสเตอร์มี 2 ชนิด คือ เอ็นมอส (NMOS) และพีมอส (PMOS) ยกตัวอย่างภาพตัดขวาง (Cross section) โครงสร้างทางกายภาพของมอสเฟตทรานซิสเตอร์ชนิดเอ็นมอส ดังแสดงในภาพที่ 2-1 มี 4 ขั้ว คือ ขั้วเดรน (Drain) ขั้วเกต (Gate) ขั้วซอส (Source) และขั้วบอดี้ (Body) วัสดุขั้วซอส/เดรนและบอดี้ทำจากโลหะ (Metal) ส่วนขั้วเกตปัจจุบันทำจากโพลีซิลิกอน (Polysilicon) แทนวัสดุโลหะ โดยเอ็นมอสเฟตทรานซิสเตอร์ประกอบขึ้นด้วยฐานรอง (Substrate) สารกึ่งตัวนำ 'P' อยู่ภายใต้เดรนและซอสมีบริเวณเจดสารชนิดเอ็น 'n+' และบริเวณเกตและบอดี้ของทรานซิสเตอร์มีชั้นฉนวนซิลิกอนไดออกไซด์ (SiO<sub>2</sub>) คั้น กลไกการทำงานของมอสเฟตทรานซิสเตอร์ขึ้นอยู่กับบริเวณสารกึ่งตัวนำ P<sup>-</sup> ที่อยู่ภายใต้เกตและฉนวนซิลิกอนไดออกไซด์โดยจะสร้างจุดสัมผัส (Contact) ระหว่างซอสและเดรน จุดสัมผัสดังกล่าวเริ่มต้นจากขอบด้านในบริเวณซอสถึงขอบด้านในบริเวณเดรนเรียกจุดสัมผัสนี้ว่า ความยาวช่องกระแส (Channel length, L) และมีความยาวแนวตั้งฉากช่องกระแส คือ ความกว้าง (Width, W) ดังแสดงในภาพที่ 2-2 เพื่อความเข้าใจง่ายในการอธิบายการทำงานทางกายภาพของมอสเฟตทรานซิสเตอร์ เราใช้ภาพตัดขวางเอ็นมอสเฟตทรานซิสเตอร์ 2 มิติเป็นพื้นฐาน ดังภาพที่ 2-3

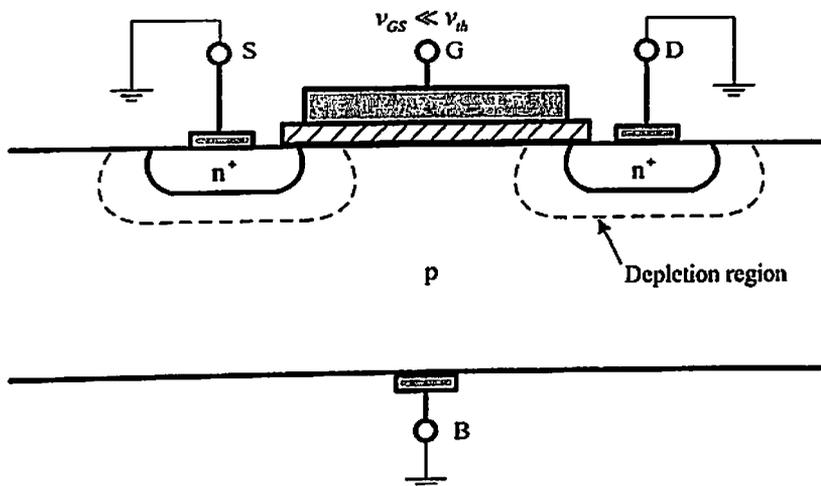


ภาพที่ 2-2 ความกว้างและความยาวช่องทางเดินกระแสของเอ็นมอสเฟตทรานซิสเตอร์

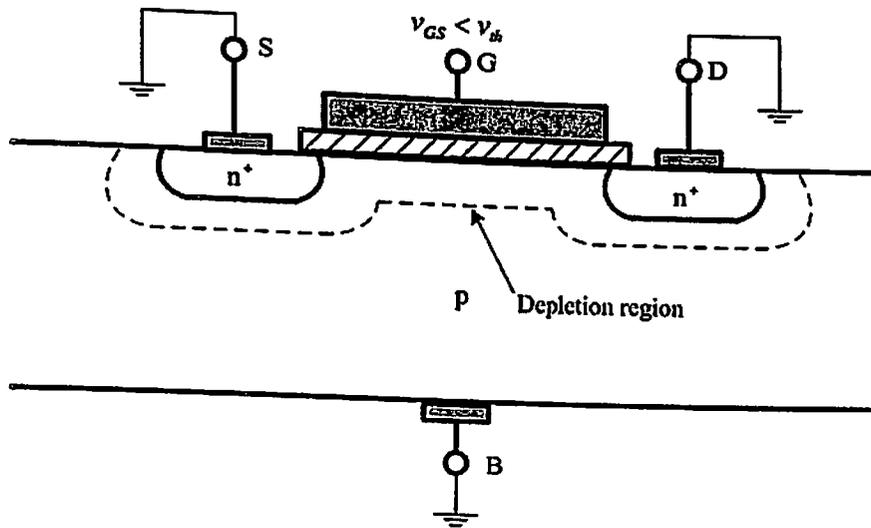


ภาพที่ 2-3 โครงสร้าง 2 มิติเอ็นมอสเฟตทรานซิสเตอร์

ภาพที่ 2-4 แสดงการต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากับกราวด์และป้อนแรงดัน  $v_{GS} \ll v_{th}$  โดย  $v_{th}$  (Threshold voltage) คือแรงดันขีดเริ่มเกิดบริเวณเขตปลอดพาหะขึ้นรอบๆ บริเวณ  $n^+$  ภายใต้ขั้วซอสและเดรน เมื่อป้อนแรงดัน  $v_{GS} < v_{th}$  บริเวณเขตปลอดพาหะขยายกว้างมากขึ้นเกิดการเชื่อมต่อระหว่างซอสและเดรนแสดงดังภาพที่ 2-5

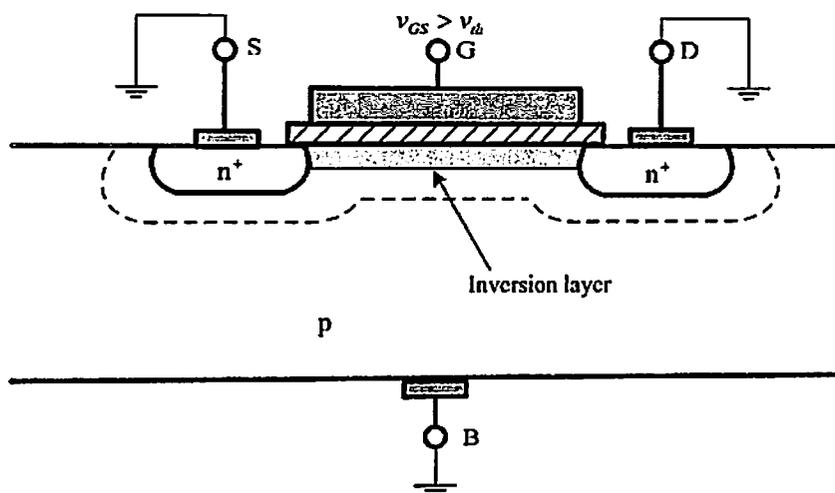


ภาพที่ 2-4 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากับกราวด์และป้อนแรงดัน  $v_{GS} \ll v_{th}$

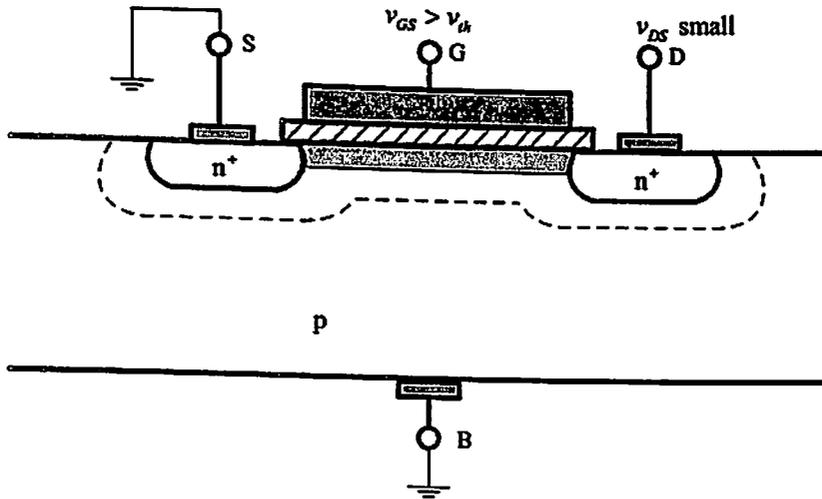


ภาพที่ 2-5 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากับกราวด์และป้อนแรงดัน  $v_{GS} \ll v_{th}$

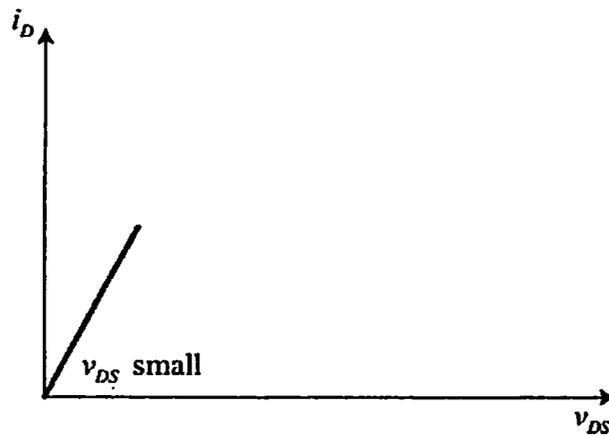
ป้อนแรงดัน  $v_{GS} \ll v_{th}$  เกิดชั้นผิวนแปร (Inversion layer) หรือ ช่องนำกระแส (Channel) ขึ้นภายใต้ฉนวนซิลิกอนไดออกไซด์โดยเชื่อมต่อบริเวณซอสและเดรนดังแสดงในภาพที่ 2-6 ป้อนแรงดันที่ขั้วเดรนโดย  $v_{DS}$  มีขนาดเล็กดังภาพที่ 2-7 เมื่อแรงดัน  $v_{DS}$  เพิ่มมากขึ้นแต่ยังมีขนาดเล็กอยู่ส่งผลให้อิเล็กตรอนอิสระถูกดึงดูดจากซอสมายังเดรนทำให้เกิดกระแสไหลที่ขาเดรน  $i_D$  ดังกราฟในภาพที่ 2-8



ภาพที่ 2-6 ต่อขั้วเดรน/ซอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากับกราวด์และป้อนแรงดัน  $v_{GS} > v_{th}$

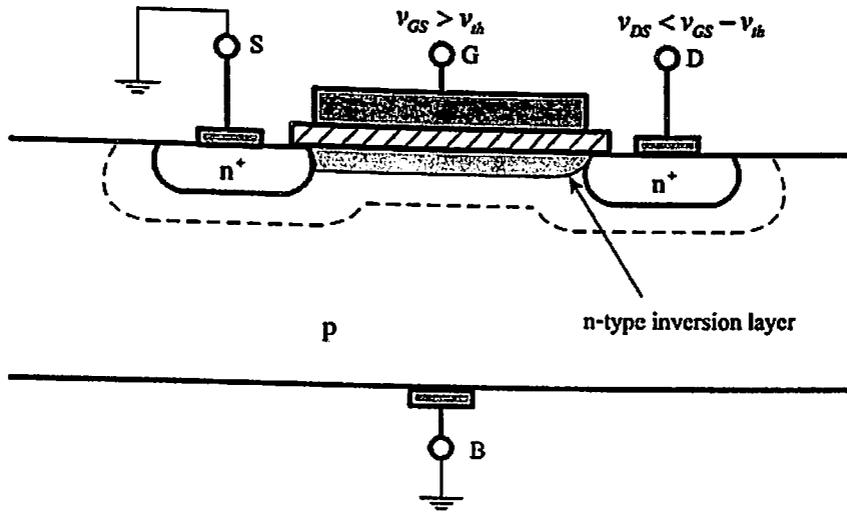


ภาพที่ 2-7 ต่อขั้วซอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากราวด์บ่อนแรงดัน  $v_{DS}$  ขนาดเล็ก และป้อนแรงดัน  $v_{GS} > v_{th}$

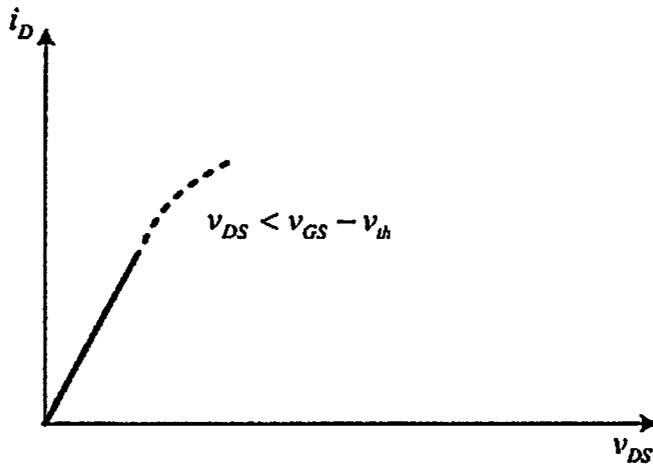


← ภาพที่ 2-8 กราฟแรงดัน  $v_{DS}$  ต่อกระแส  $i_D$  ของมอสเฟตทรานซิสเตอร์ในภาพที่ 2-7

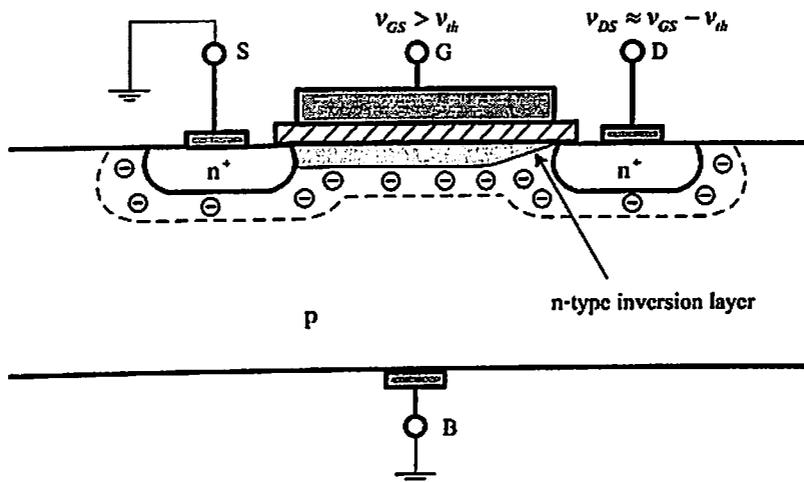
เมื่อแรงดัน  $v_{DS}$  มีขนาดใหญ่ขึ้นแต่ยังน้อยกว่า  $v_{GS} - v_{th}$  ส่งผลให้ช่องนำกระแสบริเวณสัมผัสเดรนเริ่มแคบลง อิเล็กตรอนที่หลุดจากซอสมายังเดรนไหลไม่สะดวกทำให้กระแส  $i_D$  ไหลดังภาพที่ 2-10 เมื่อแรงดัน  $v_{DS}$  เพิ่มมากขึ้นประมาณ  $v_{GS} - v_{th}$  ช่องนำกระแสยิ่งแคบลงดังแสดงในภาพที่ 2-11 อิเล็กตรอนที่ไหลจากซอสมายังเดรนเริ่มไหลไม่สะดวกยิ่งขึ้นทำให้กระแส  $i_D$  ไหลดังภาพที่ 2-12



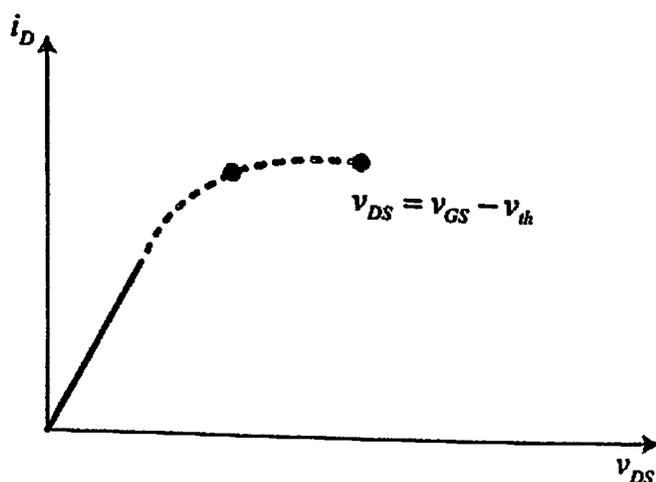
ภาพที่ 2-9 ต่อขั้วขอส และบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากบกราวด์บ่อนแรงดัน  $v_{DS} < v_{GS} - v_{th}$  และบ่อนแรงดัน  $v_{GS} > v_{th}$



ภาพที่ 2-10 กราฟแรงดัน  $v_{DS}$  ต่อกระแส  $i_D$  ของมอสเฟตทรานซิสเตอร์ในภาพที่ 2-9

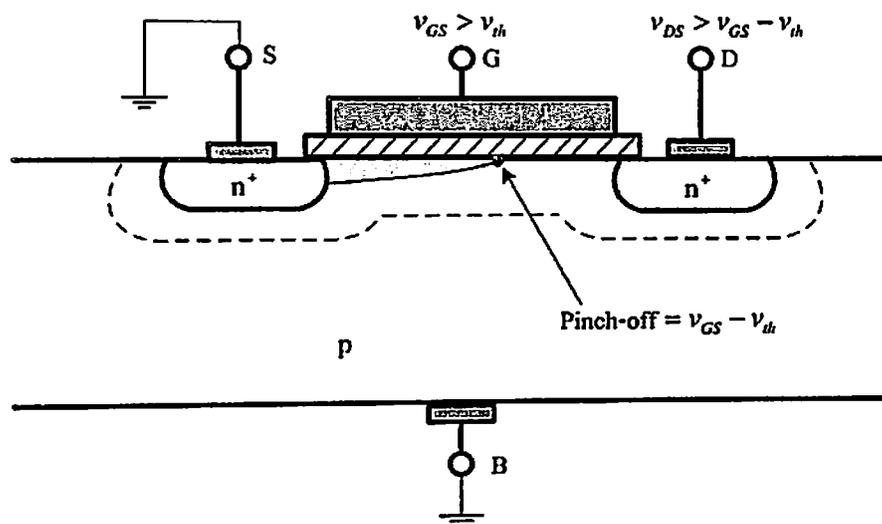


ภาพที่ 2-11 ต่อขั้วขอสและบอดี้ของเอ็นมอสเฟตทรานซิสเตอร์เข้ากบกราวด์บ่อนแรงดัน  $v_{DS} = v_{GS} - v_{th}$  และบ่อนแรงดัน  $v_{GS} > v_{th}$

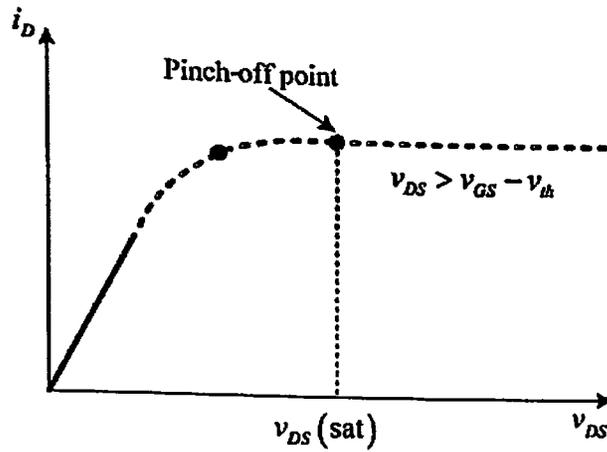


ภาพที่ 2-12 กราฟแรงดัน  $v_{DS}$  ต่อกระแส  $i_D$  ของมอสเฟตทรานซิสเตอร์ในภาพที่ 2-11

แรงดัน  $v_{DS}$  เพิ่มมากขึ้นเท่ากับ  $v_{GS} - v_{th}$  ทำให้เกิดการขาดตอน (Pinch off) ของช่องนำกระแส แสดงดังภาพที่ 2-13 และเมื่อแรงดัน  $v_{DS}$  เพิ่มมากขึ้นจนมีขนาดใหญ่กว่า  $v_{GS} - v_{th}$  ส่งผลให้มอสเฟตทรานซิสเตอร์อยู่ในสภาวะอิ่มตัว (Saturate) อิเล็กตรอนที่หลุดจากขอสมายังเดรนคงที่ ดังนั้นกระแส  $i_D$  จึงไหลดังภาพที่ 2-14

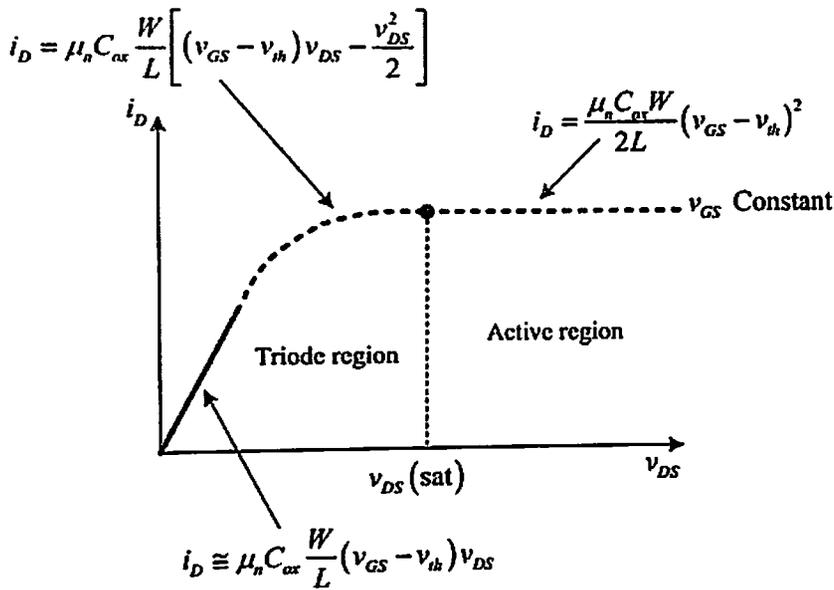


ภาพที่ 2-13 ต่อขั้วขอสและขอดีของเอ็นมอสเฟตทรานซิสเตอร์เข้ากับกราวด์ที่ป้อนแรงดัน  $v_{DS} > v_{GS} - v_{th}$  และป้อนแรงดัน  $v_{GS} > v_{th}$



ภาพที่ 2-14 กราฟแรงดัน  $v_{DS}$  ต่อกระแส  $i_D$  ของมอสเฟตทรานซิสเตอร์ในภาพที่ 2-13

จากพฤติกรรมของมอสเฟตทรานซิสเตอร์ที่กล่าวมาข้างต้นทำให้เกิดกระแส  $i_D$  ไหล 3 ลักษณะ คือ เชิงเส้น (Linear) ไม่เป็นเชิงเส้น (Non linear) และอิ่มตัว (Saturate) ทั้ง 3 ลักษณะนี้ทำให้เราแบ่งการทำงานของมอสเฟตทรานซิสเตอร์ออกเป็น 2 สภาวะ คือ สภาวะไตรโอด (Triode) และสภาวะแอคทีฟ (Active) ดังแสดงในภาพที่ 2-15



ภาพที่ 2-15 ช่วงการทำงานของมอสเฟตทรานซิสเตอร์

การทำงานของเอ็นมอสเฟตทรานซิสเตอร์สามารถอธิบายเป็นสมการทางคณิตศาสตร์ได้ดังต่อไปนี้

บริเวณไตรโอด (Triode region)

ช่วงที่เป็นเชิงเส้น

$$i_D \cong \mu_n C_{ox} \frac{W}{L} (v_{GS} - v_{th}) v_{DS} \tag{2.1}$$

ช่วงที่ไม่เป็นเชิงเส้น

$$i_D \cong \mu_n C_{ox} \frac{W}{L} \left[ (v_{GS} - v_{th}) v_{DS} - \frac{v_{DS}^2}{2} \right] \quad (2.2)$$

บริเวณแอคทีฟ (Active region)

$$i_D = \frac{\mu_n C_{ox} W}{2L} (v_{GS} - v_{th})^2 \quad (2.3)$$

หรือ

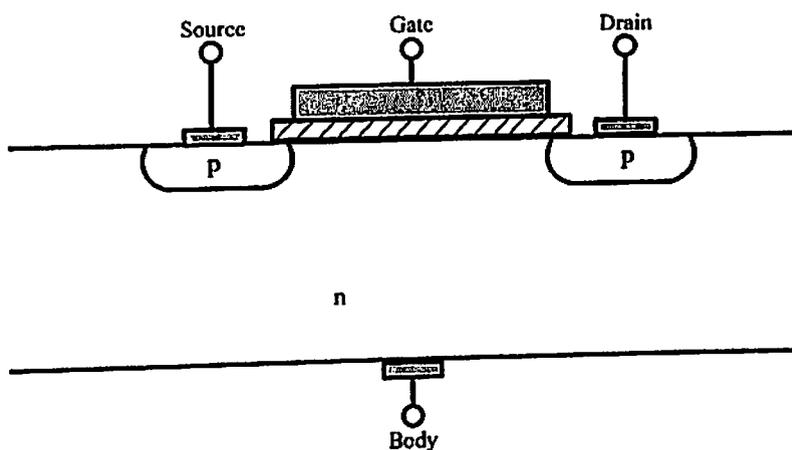
$$i_D = K_n (v_{GS} - v_{th})^2 \quad (2.4)$$

โดย

$$K_n = \frac{\mu_n C_{ox} W}{2L} \quad (2.5)$$

เมื่อ  $\mu_n$  คือความคล่องตัว (Mobility) ของอิเล็กตรอนในช่องนำกระแส และ  $C_{ox}$  คือความเก็บประจุต่อหน่วยพื้นที่ (Capacitance per unit area)

มอสเฟตทรานซิสเตอร์ชนิดพี หรือ พีมอส หรือ พีมอสเฟตทรานซิสเตอร์มีโครงสร้างทางกายภาพแสดงดังภาพที่ 2-16 พบว่ามีโครงสร้างที่คล้ายคลึงกับเอ็นมอสเฟตทรานซิสเตอร์แต่มีความแตกต่างกันตรงฐานรองของพีมอสเป็นสารกึ่งตัวนำชนิด n และโครงสร้างภายในบริเวณซอสและเดรนเป็นสารกึ่งตัวนำชนิด p



ภาพที่ 2-16 โครงสร้างทางกายภาพพีมอสเฟตทรานซิสเตอร์

การทำงานของฟิสิกส์ทรานซิสเตอร์สามารถอธิบายเป็นสมการทางคณิตศาสตร์ได้ดังต่อไปนี้

บริเวณไตรโอด (Triode region)

ช่วงที่เป็นเชิงเส้น

$$i_D = \mu_n C_{ox} \frac{W}{L} (v_{SG} + v_{th}) v_{SD} \quad (2.6)$$

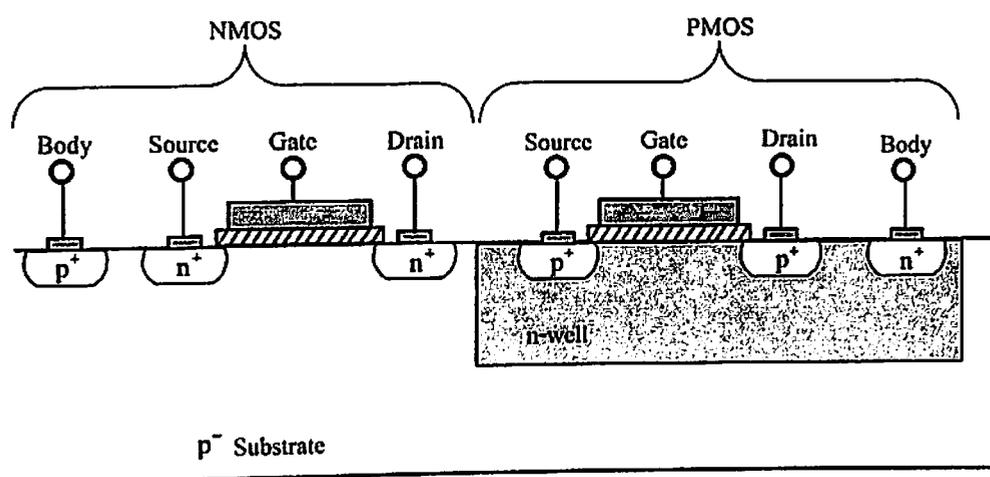
ช่วงที่ไม่เป็นเชิงเส้น

$$i_D = \mu_n C_{ox} \frac{W}{L} \left[ (v_{SG} + v_{th}) v_{SD} - \frac{v_{SD}^2}{2} \right] \quad (2.7)$$

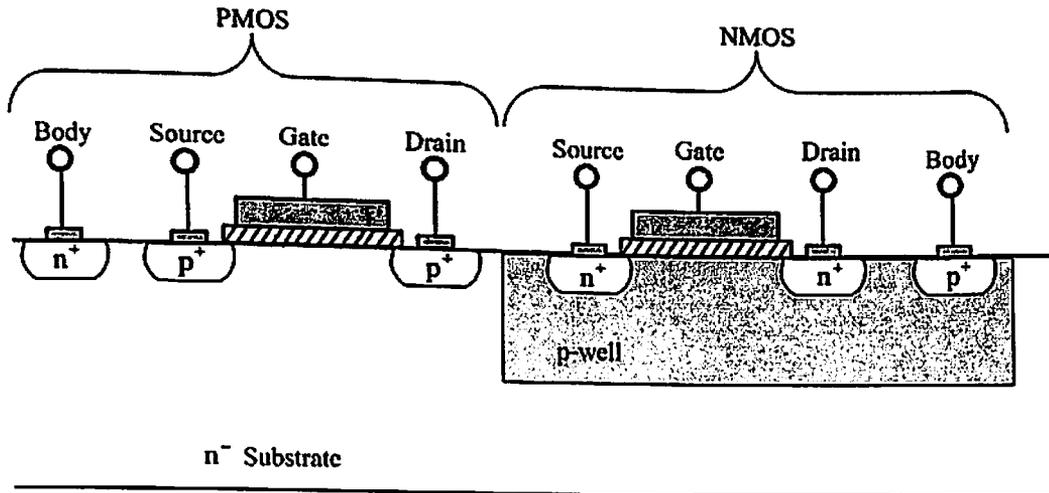
บริเวณแอคทีฟ (Active region)

$$i_D = \frac{\mu_n C_{ox} W}{2L} (v_{SG} + v_{th})^2 \quad \text{หรือ} \quad i_D = K_p (v_{SG} + v_{th})^2 \quad (2.8)$$

โดย  $K_p$  เป็นไปตามสมการที่ (2.5) ด้วยเทคโนโลยีปัจจุบันมีการพัฒนาที่ก้าวล้ำไปอย่างมากในด้านการผลิตวงจรรวม (Integrated circuits produce) โดยสามารถผลิตเอ็นมอสเฟตทรานซิสเตอร์และฟิสิกส์ทรานซิสเตอร์ให้อยู่ในฐานรองชิ้นเดียวกันได้ซึ่งเรียกมอสเฟตทรานซิสเตอร์นี้ว่า ซิมอส (Complementary MOS, CMOS) ภาพที่ 2-17 แสดงโครงสร้างทางกายภาพซิมอสที่ใช้บ่อแยก (Well) สารกึ่งตัวนำชนิด เอ็น หรือ n-well ในทางกลับกันในภาพที่ 2-18 แสดงโครงสร้างทางกายภาพซิมอสที่ใช้บ่อแยกสารกึ่งตัวนำชนิด พี หรือ p-well

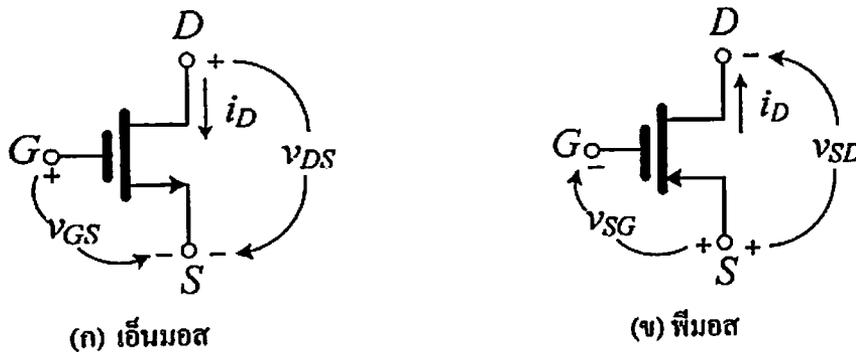


ภาพที่ 2-17 โครงสร้างทางกายภาพซิมอสเฟตทรานซิสเตอร์บ่อแยกชนิด เอ็น



ภาพที่ 2-18 โครงสร้างทางกายภาพซีมอสเฟตทรานซิสเตอร์บ่อแยกชนิด พี

จากเนื้อหาที่กล่าวมาแล้ววามอสเฟตทรานซิสเตอร์มี 2 ชนิด คือ เอ็นมอส (NMOS) และ พีมอส (PMOS) โดยภาพที่ 2-19 (ก) แสดงสัญลักษณ์เอ็นมอส กระแส  $i_D$  มีทิศทางไหลเข้าขาเดรน และมีลูกศรชี้ออกจากขาซอส ส่วนพีมอสจะมีทิศทางตรงข้ามโดยกระแส  $i_D$  มีทิศทางไหลออกจากขาเดรนและทิศทางลูกศรชี้เข้าขาซอสดังแสดงในภาพที่ 2-19 (ข)



(ก) เอ็นมอส

(ข) พีมอส

ภาพที่ 2-19 สัญลักษณ์ของมอสเฟตทรานซิสเตอร์

## 2.2 ความเพี้ยนของสัญญาณ

ระบบอิเล็กทรอนิกส์ที่เป็นวงจรเชิงเส้นใน [16] จะให้สัญญาณเอาต์พุตและอินพุตดังนี้

$$y(t) = \alpha x(t) \quad (2.9)$$

โดย  $y(t)$  และ  $x(t)$  คือฟังก์ชันเอาต์พุตและอินพุตตามลำดับ ส่วน  $\alpha$  คือค่าตัวแปรที่เปลี่ยนแปลงตามเวลา ในระบบของวงจรอิเล็กทรอนิกส์ที่ไม่เป็นเชิงเส้นจะให้สัญญาณเอาต์พุตดังนี้

$$y(t) = \alpha_0 + \alpha_1 x^1(t) + \alpha_2 x^2(t) + \alpha_3 x^3(t) + \dots \quad (2.10)$$

จากสมการที่ (2.10) พบว่า  $\alpha_0$  คือสัญญาณดีซี  $\alpha_1 x_1(t)$  คือสัญญาณพื้นฐาน (Fundamental) ส่วน  $\alpha_2 x_2(t)$  คือ ความเพี้ยนสัญญาณอันดับที่ 2 ( $HD_2$ ) และ  $\alpha_3 x_3(t)$  คือ ความเพี้ยนสัญญาณอันดับที่ 3 ( $HD_3$ ) ในกรณีที่ 6 ป้อนสัญญาณอินพุตไซน์  $x(t) = A \cos \omega t$  ดังนั้น

$$\begin{aligned} y(t) &= \alpha_0 + \alpha_1 A \cos \omega t + \alpha_2 A^2 \cos^2 \omega t + \alpha_3 A^3 \cos^3 \omega t + \dots \\ &= \alpha_0 + \alpha_1 A \cos \omega t + \frac{\alpha_2 A^2}{2} (1 + \cos 2\omega t) + \frac{\alpha_3 A^3}{4} (3 \cos \omega t + \cos 3\omega t) + \dots \\ &= \left( \alpha_0 + \frac{\alpha_2 A^2}{2} \right) + \left( \alpha_1 A + \frac{3\alpha_3 A^3}{4} \right) \cos \omega t + \frac{\alpha_2 A^2}{2} \cos 2\omega t + \frac{\alpha_3 A^3}{4} \cos 3\omega t + \dots \end{aligned} \quad (2.11)$$

โดย  $\cos^2 x = 1/2(1 + \cos 2x)$  และ  $\cos^3 x = 1/4(3 \cos x + \cos 3x)$  และจากสมการที่ (2.11) พบว่า  $HD_2$  และ  $HD_3$  หาได้ดังนี้

$$HD_2 = \frac{\frac{\alpha_2 A^2}{2}}{\alpha_1 A} = \frac{\alpha_2 A^2}{2\alpha_1 A} = \frac{1}{2} \frac{\alpha_2}{\alpha_1} A \quad (2.12)$$

และ

$$HD_3 = \frac{\frac{\alpha_3 A^3}{4}}{\alpha_1 A} = \frac{\alpha_3 A^3}{4\alpha_1 A} = \frac{1}{4} \frac{\alpha_3}{\alpha_1} A^2 \quad (2.13)$$

อินเตอร์มอดูเลชัน (Intermodulation distortion) คือขนาดของการมอดูเลตสัญญาณที่มีความถี่ 2 หรือมากกว่าที่แตกต่างกัน สิ่งที่น่าสนใจ คือ อินเตอร์มอดูเลชันอันดับที่ 2 (Second-order intermodulation distortion;  $IM_2$ ) และ 3 (Third-order intermodulation distortion;  $IM_3$ ) ซึ่งหาตามเอกสาร [17] ได้ดังนี้

$$IM_2 = 2HD_2 = 2 \left( \frac{1}{2} \frac{\alpha_2}{\alpha_1} A \right) = \frac{\alpha_2}{\alpha_1} A \quad (2.14)$$

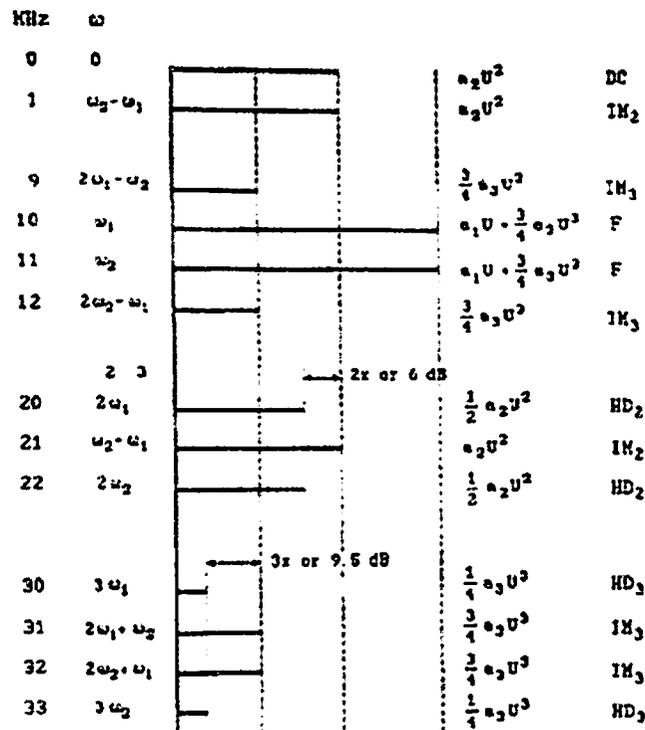
และ

$$IM_3 = 3HD_3 = 3 \left( \frac{1}{4} \frac{\alpha_3}{\alpha_1} A^2 \right) = \frac{3}{4} \frac{\alpha_3}{\alpha_1} A^2 \quad (2.15)$$

นอกเหนือจากนี้สิ่งที่สำคัญ คือ จุดตัด (Intercept point; IP) โดยมุ่งความสำคัญไปยังอันดับที่ 3 คือ  $IP_3$  ซึ่งหาได้ดังนี้

$$IP_3 = V_{INdB} - \frac{1}{2} IM_{3dB} = V_{IN} \frac{1}{\sqrt{IM_3}} = \sqrt{\frac{4 \alpha_1}{3 \alpha_3}} \quad (2.16)$$

จากภาพที่ 2-20 เป็นการแสดงสเปกตรัมของสัญญาณในเอกสาร [17]



ภาพที่ 2-20 แสดงสเปกตรัมของสัญญาณในเอกสาร [17]

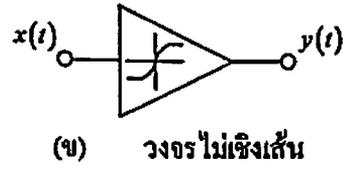
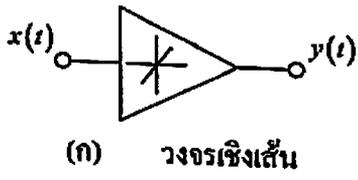
### 2.3 การวิเคราะห์ความเพี้ยนของวงจรขยายปลายเดี่ยว

วงจรขยายทั่วไปที่ใช้ในระบบอิเล็กทรอนิกส์ (Electronic system) แสดงดังภาพที่ 2-21 โดยวงจรเชิงเส้น (Linear circuit) ดังภาพที่ 2-21 (ก) ประกอบด้วยสัญญาณอินพุต  $x(t)$  และให้สัญญาณเอาต์พุตเป็น  $y(t)$  สามารถแสดงความสัมพันธ์ของสัญญาณอินพุตและเอาต์พุตได้ดังนี้

$$y(t) = \alpha x(t) \quad (2.9)$$

สัญญาณอินพุตและเอาต์พุตในวงจรไม่เชิงเส้น (Nonlinear circuit) ในภาพที่ 2-21 (ข) แสดงความสัมพันธ์ได้

$$y(t) = a_0 + a_1 x^1(t) + a_2 x^2(t) + a_3 x^3(t) + \dots \quad (2.17)$$



ภาพที่ 2-21 วงจรขยายตั้งเอกสาร [18]

### บทที่ 3

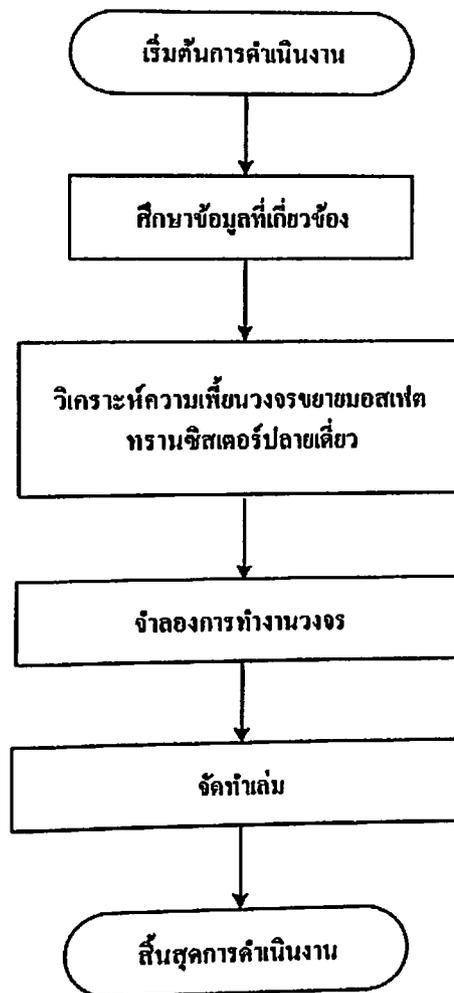
## การวิเคราะห์ความเพี้ยนวงจรมอสเฟตทรานซิสเตอร์ปลายเดี่ยว

งานวิจัยนี้นำเสนอการศึกษาการวิเคราะห์ความเพี้ยนวงจรมอสเฟตทรานซิสเตอร์ปลายเดี่ยว มีรายละเอียดการดำเนินการดังนี้

1. แผนผังการดำเนินงานวิจัย
2. การวิเคราะห์ความเพี้ยนวงจรมอสเฟตทรานซิสเตอร์ปลายเดี่ยว

### 3.1 แผนผังการดำเนินงานวิจัย

งานวิจัยนี้ได้มีการดำเนินงานดังภาพที่ 3-1



ภาพที่ 3-1 แผนผังการศึกษางานวิจัย

จากแผนผังภาพที่ 3-1 แสดงขั้นตอนการศึกษางานวิจัยทั้งหมด 6 ขั้นตอนดังรายละเอียดต่อไปนี้

### เริ่มต้นการดำเนินงาน

ศึกษาปัญหาและงานวิจัยที่เกี่ยวข้องเกี่ยวกับความเพี้ยนของสัญญาณวงจรมอสเฟตทรานซิสเตอร์เดี่ยวและอุปกรณ์มอสเฟตทรานซิสเตอร์อีกทั้งเขียนโครงการเสนองบประมาณสนับสนุนงานวิจัย

### ศึกษาข้อมูลที่เกี่ยวข้อง

ศึกษางานวิจัยต่างๆเกี่ยวกับความเพี้ยนของวงจรมอสเฟตทรานซิสเตอร์เดี่ยวและอุปกรณ์มอสเฟตทรานซิสเตอร์

### วิเคราะห์ความเพี้ยนวงจรมอสเฟตทรานซิสเตอร์เดี่ยว

วิเคราะห์หาความเพี้ยนของวงจรมอสเฟตทรานซิสเตอร์เดี่ยว

### จำลองการทำงานวงจร

จำลองการทำงานของวงจรมอสเฟตทรานซิสเตอร์เดี่ยว

### จัดทำเล่ม

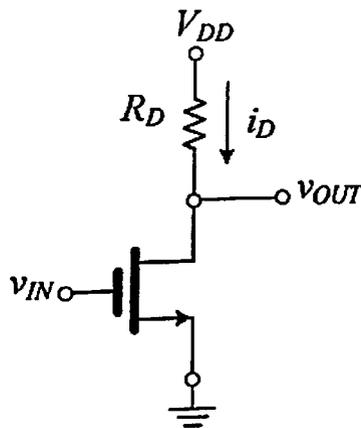
สรุปเล่มรายงาน

### สิ้นสุดการดำเนินงาน

สรุปเล่มฉบับสมบูรณ์

## 3.2 การวิเคราะห์วงจรมอสเฟตทรานซิสเตอร์

การวิเคราะห์ความเพี้ยนของวงจรมอสเฟตทรานซิสเตอร์เดี่ยวได้ยกตัวอย่างวงจรมอสเฟตทรานซิสเตอร์ชนิดเอ็นมอสเฟตที่ขั้วเกตด้วยสัญญาณ  $v_{IN}$  ไบแอสและขั้วอินพุตให้มอสเฟตทรานซิสเตอร์ทำงาน



ภาพที่ 3-2 วงจรมอสเฟตทรานซิสเตอร์เดี่ยวไบแอสแบบขอสระรวม

จากวงจรในภาพที่ 3-2 เมื่อมอสเฟตทรานซิสเตอร์ได้รับการไบแอสให้ทำงาน ส่งผลให้มอสเฟตทรานซิสเตอร์มีกระแสไหลผ่านขาเดรนเป็นไปตามสมการที่ (2.4) ดังนี้

$$i_D = K_n (v_{GS} - v_{th})^2 \quad (2.4)$$

เนื่องจากกระแส  $\frac{I_D}{I_D} + \frac{i_d}{I_D} = \frac{k_n (V_{GS} + v_{in} - v_{th})^2}{i_D}$  และแรงดัน  $v_{GS} = v_{IN} = V_{GS} + v_{in}$  ดังนั้นจะได้

$$I_D + i_d = K_n (V_{GS} + v_{in} - v_{th})^2 \quad (3.1)$$

หารด้วยกระแส  $I_D$  ทั้งเศษและส่วนได้ดังนี้

$$\frac{I_D}{I_D} + \frac{i_d}{I_D} = \frac{k_n (V_{GS} + v_{in} - v_{th})^2}{i_D} \quad (3.2)$$

แก้สมการที่ (3.2) และจัดรูปสมการใหม่ได้

$$\frac{i_d}{I_D} = \frac{k_n (V_{GS} + v_{in} - v_{th})^2}{i_D} - 1 \quad (3.3)$$

นำกระแส  $i_D$  จากสมการที่ (3.3) จะได้ดังนี้

$$\frac{i_d}{I_D} = \frac{k_n (V_{GS} + v_{in} - v_{th})^2}{K_n (V_{GS} - v_{th})^2} - 1 \quad (3.4)$$

แก้สมการที่ (3.4) จะได้

$$i = \left( 1 + \frac{v_{in}}{V_{GS} - v_{th}} \right)^2 - 1 \quad (3.5)$$

โดยที่  $i = i_d / I_D$  หรือจัดรูปสมการที่ (3.5) ใหม่จะได้

$$i = \frac{2v_{in}}{V_{GS} - v_{th}} + \frac{1}{4} \left( \frac{2v_{in}}{V_{GS} - v_{th}} \right)^2 \quad (3.6)$$

เมื่อกำหนดให้  $g_m = 2 / (V_{GS} - v_{th})$  ดังนั้น

$$i = g_m v_{in} + \frac{1}{4} g_m'' v_{in}^2 \quad (3.7)$$

เปรียบเทียบสมการที่ (3.7) กับสมการที่ (2.17) ได้คือ  $y(t) = i$ ,  $a_0 = 0$ ,  $a_1 = g_m$ ,  $a_2 = g_m'' / 4$ ,  
 $x(t) = v_{in}$

ดังนั้นเพื่อหา  $HD_2$  นำค่าต่างๆแทนในสมการที่ (2.12) ได้ดังแสดง

$$HD_2 = \frac{1}{2} \frac{g_m'' / 4}{g_m} v_{in} = \frac{g_m''}{8} v_{in} \quad (3.8)$$

เนื่อง  $IM_2 = 2HD_2$  ดังนั้น

$$IM_2 = 2HD_2 = \frac{g_m''}{4} v_{in} \quad (3.9)$$

สมการที่ (3.7) พิจารณาสมการอันดับที่ 1 จะได้

$$i = g_m v_{in} \quad (3.10)$$

นำสมการที่ (3.9) แทนในสมการที่ (3.10) ได้ดังแสดง

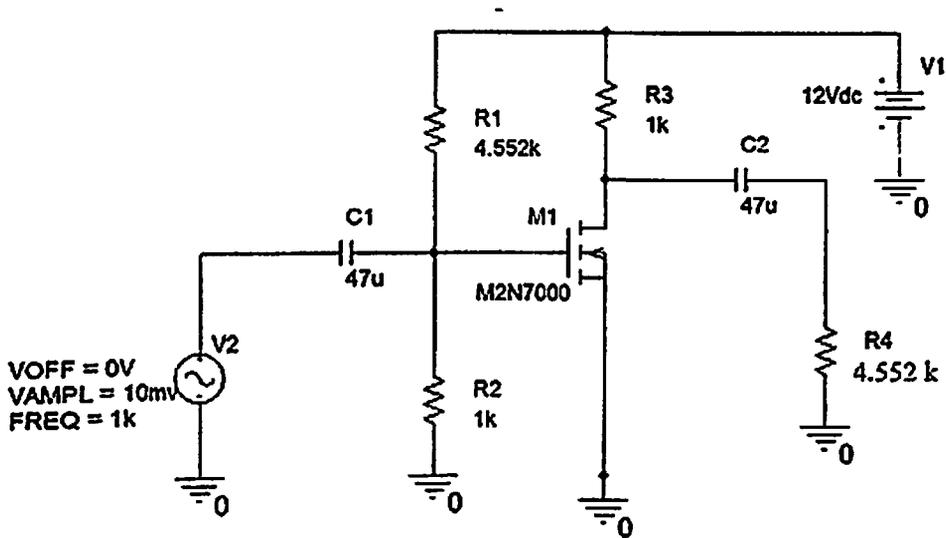
$$IM_2 = \frac{i}{4} \quad (3.11)$$

ในทำนองเดียวกันพิจารณาสมการที่ (3.7) เทียบกับสมการที่ (2.18) พบว่า  $a_3 = 0$  ดังนั้น  $IM_3$  จะได้ดังนี้

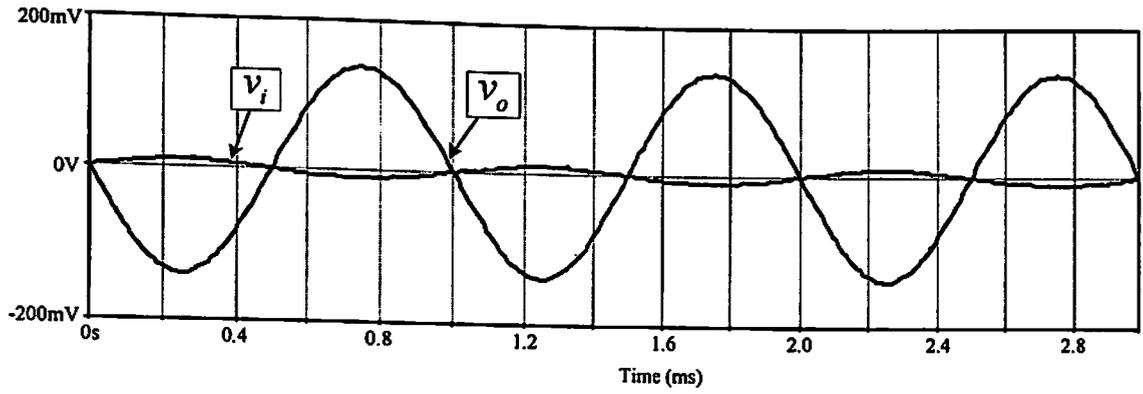
$$IM_3 = 0 \quad (3.12)$$

## บทที่ 4 ผลการจำลองการทำงาน

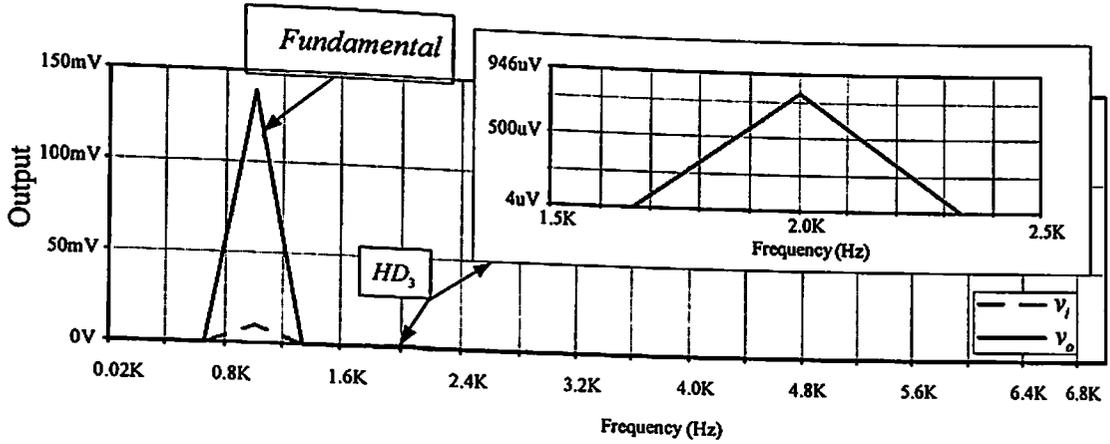
เพื่อเป็นการยืนยันสมรรถนะของวงจรที่วิจัย จึงได้จำลองการทำงานของวงจรในบทที่ 3 ภาพที่ 3-2 ด้วยโปรแกรม PSpice ในการจำลองการทำงาน โดยวิเคราะห์ความถี่ของวงจรมอสเฟตแบบปลายเดี่ยว ชนิดเอ็นมอส (NMOS) เบอร์ M2N7000 ซึ่งประกอบ 3 ขา ขาเกต (G) ขาเดรน (D) ขาซอร์ (S) การทำงานโดยการไบแอสให้มอสเฟตทำงานคือ การไบแอสซอร์ให้กระแสไหลผ่านขาเดรน และป้อนสัญญาณเข้าที่ขาเกตด้วยสัญญาณ  $V_{Amp1}=10mV$  ความถี่ 1kHz ต่อตัวเก็บประจุ  $C_1 = 47 \mu F$  โดยการต่อแบ่งแรงดันไฟฟ้ามีตัวต้านทาน  $R_1 = 4.552 k\Omega$  และ  $R_2 = 1 k\Omega$  ก่อนเข้าขาเกต ในการไบแอสและป้อนสัญญาณอินพุตให้มอสเฟตทำงานจ่ายแรงดันไฟเลี้ยง  $V_1=12Vdc$  พร้อมต่อ  $R_3= 1 k\Omega$  ก่อนเข้าขาเดรน เพื่อมอสเฟตทรานซิสเตอร์ได้รับการไบแอสให้ทำงาน ส่งผลให้มอสเฟต มีกระแสไหลผ่านขาเดรนผ่านตัวเก็บประจุ  $C_2 = 47 \mu F$  และให้ตัวต้านทาน  $R_4 = 4.552 k\Omega$  เพื่อเป็นโหลดของวงจรดังภาพที่ 4-1 ผลการทดสอบของวงจรแสดงสัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$  ดังภาพที่ 4-2 และแสดง ฮาร์โมนิกของสัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$  ดังภาพที่ 4-3



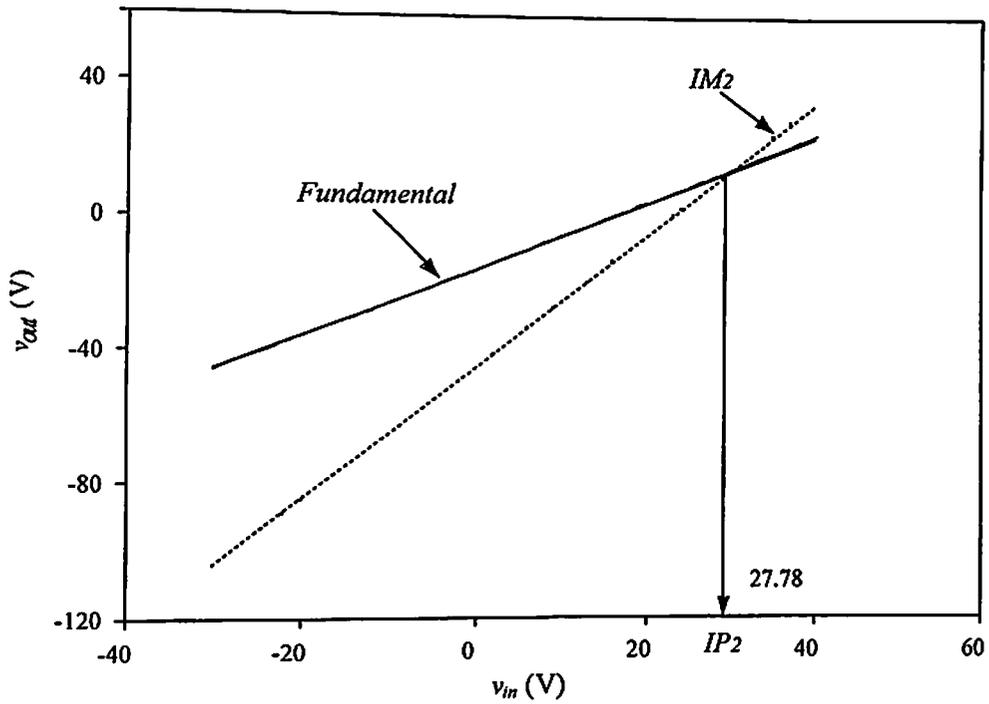
ภาพที่ 4-1 วงจรขยายโครงสร้างมอสเฟตทรานซิสเตอร์ปลายเดี่ยว



ภาพที่ 4-2 สัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$

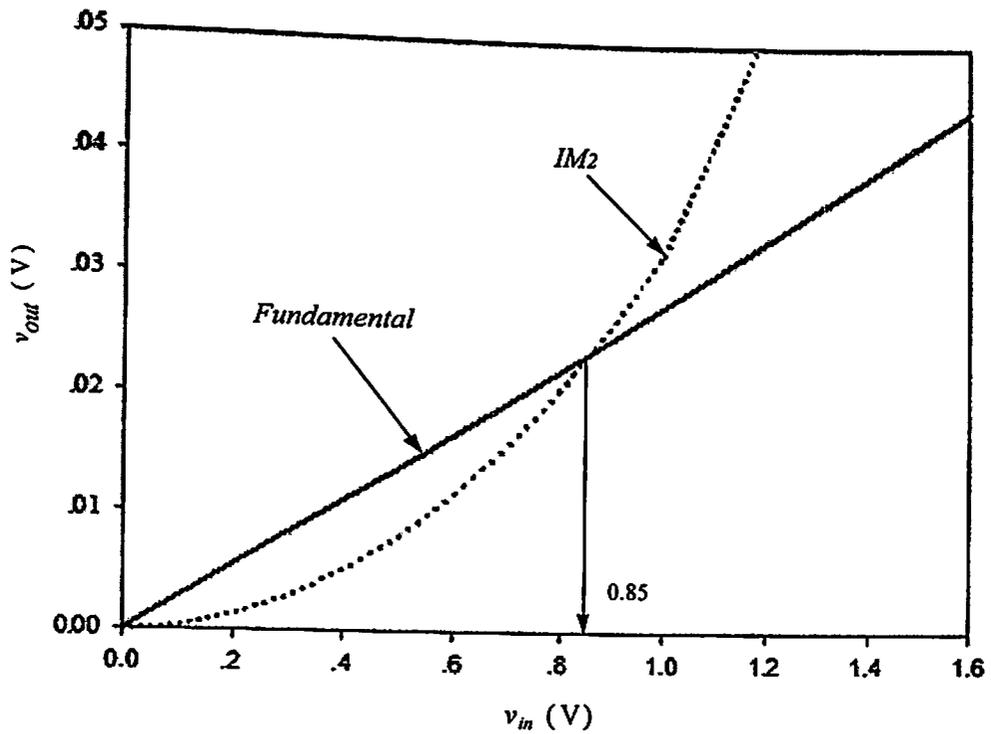


ภาพที่ 4-3 ฮาร์โมนิคของสัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$



ภาพที่ 4-4 ความสัมพันธ์  $IP_2$  ต่อสัญญาณพื้นฐาน โดยสัญญาณพื้นฐานคือ  $a_1v_{in}$  ส่วน  $IM_2$  คือ  $a_2v_{in}^2$  เมื่อคิด  $IP_2$  เป็นค่าเดซิเบล (dB)

ผลการทดสอบวงจรขยายในภาพที่ 4-3 พบว่าสัญญาณเอาต์พุต  $v_o$  มีขนาดของสัญญาณฮาร์โมนิคอันดับที่ 2 ที่ความถี่ 1.6kHz เมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐานดังภาพที่ 4-4 พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าเดซิเบลได้  $IP_2 = 27.78$  dBV



ภาพที่ 4-5 ความสัมพันธ์  $IP_2$  ต่อสัญญาณพื้นฐาน โดยสัญญาณพื้นฐานคือ  $a_1v_{in}$   
ส่วน  $IM_2$  คือ  $a_2v_{in}^2$  เมื่อคิด  $IP_2$  เป็นค่าแรงดัน (V)

ผลการทดสอบวงจรขยายในภาพที่ 4-3 พบว่าสัญญาณเอาต์พุต  $v_o$  มีขนาดของสัญญาณฮาร์โมนิกอันดับที่ 2 ที่ความถี่ 1.6kHz เมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐานดังภาพที่ 4-5 พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าแรงดันได้  $IP_2 = 0.104V$

## บทที่ 5

### อภิปรายผล สรุปผลการวิจัยและข้อเสนอแนะ

#### 5.1 อภิปรายผล

วงจรในภาพที่ 3-2 ทดสอบวงจรด้วยโปรแกรม PSPICE เพื่อเป็นการยืนยันสมรรถนะของวงจรที่วิจัย จึงได้จำลองการทำงานของวงจรในบทที่ 3 ภาพที่ 3-2 ด้วยโปรแกรม PSPICE ในการจำลองการทำงาน วิเคราะห์ความเพี้ยนของวงจรมอสเฟตแบบปลายเดี่ยว ชนิดเอ็นมอส (NMOS) เบอร์ M2N7000 ซึ่งประกอบ 3 ขา ขาเกต (G) ขาเดรน (D) ขาซอส (S) การทำงานโดยการไบแอสให้มอสเฟตทำงานคือ การไบแอสซอสให้มีกระแสไหลผ่านขาเดรน และป้อนสัญญาณเข้าที่ขาเกตด้วยสัญญาณ  $V_{Amp1}=10mV$  ความถี่ 1kHz ต่อตัวเก็บประจุ  $C_1 = 47 \mu F$  โดยการต่อแบ่งแรงดันไฟฟ้ามีตัวต้านทาน  $R_1 = 4.552 k\Omega$  และ  $R_2 = 1 k\Omega$  ก่อนเข้าขาเกต ในการไบแอสและป้อนสัญญาณอินพุตให้มอสเฟตทำงานจ่ายแรงดันไฟเลี้ยง  $V_1 = 12 Vdc$  พร้อมต่อ  $R_3 = 1 k\Omega$  ก่อนเข้าขาเดรน เพื่อมอสเฟตทรานซิสเตอร์ได้รับการไบแอสให้ทำงาน ส่งผลให้มอสเฟตมีกระแสไหลผ่านขาเดรนผ่านตัวเก็บประจุ  $C_2 = 47 \mu F$  และให้ตัวต้านทาน  $R_4 = 4.552 k\Omega$  เพื่อเป็นโหลดของวงจรดังภาพที่ 4-1 ผลการทดสอบของวงจรแสดงสัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$  ดังภาพที่ 4-2 และแสดงฮาร์โมนิกของสัญญาณเอาต์พุต  $v_o$  และอินพุต  $v_i$  ดังภาพที่ 4-3 พบว่าสัญญาณเอาต์พุต  $v_o$  มีขนาดของสัญญาณฮาร์โมนิกอันดับที่ 2 ที่ความถี่ 1.6kHz เมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐานดังภาพที่ 4-4 พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าเดซิเบลได้  $IP_2 = 27.78 dBV$  และเมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐานดังภาพที่ 4-5 พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าแรงดันได้  $IP_2 = 0.104V$

#### 5.2 สรุปผลการวิจัย

การศึกษาความเพี้ยนของวงจรมอสเฟตแบบปลายเดี่ยวโดยใช้มอสเฟต ชนิดเอ็นมอส (NMOS) โดยมีโครงสร้างวงจรมอสเฟตแบบปลายเดี่ยวสรุป โดยพบว่าวงจรมอสเฟตแบบปลายเดี่ยวมีความเป็นเชิงเส้นที่สูงอีกทั้งยังมีการกำจัดความเพี้ยนของสัญญาณฮาร์โมนิกอันดับที่ 2 จุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าเดซิเบลได้  $IP_2 = 27.78 dBV$  และเมื่อนำขนาดของค่า  $IM_2$  มาพอร์ตเทียบกับสัญญาณพื้นฐาน พบว่าจุดตัดของกราฟ  $IM_2$  ต่อสัญญาณพื้นฐานทำให้ได้ค่าแรงดันได้  $IP_2 = 0.104V$  อีกด้วยและไม่เกิดความเพี้ยนของสัญญาณฮาร์โมนิกอันดับที่ 3  $IP_3, IM_3$  มีค่าเท่ากับ 0 ที่ได้จากการวิเคราะห์และจากผลการทดลอง

ตารางที่ 5-1 เปรียบค่า  $IP_2$  และ  $IP_3$  ของวงจรมอดูเลชันโดยใช้โครงสร้างมอสเฟต ทรานซิสเตอร์และโอทีเอ

อุปกรณ์	แรงดันเอาต์พุต (V)		แรงดันเอาต์พุต (dBV)	
	$IP_2$	$IP_3$	$IP_2$	$IP_3$
มอสเฟต	0.104	0	27.78	0
ทรานซิสเตอร์ไบโพลาร์	0.052	0.073	-25.68	-22.734
โอทีเอ	0	0.104V	0	-19.659

### 5.3 ข้อเสนอแนะ

ควรต่อยอดการศึกษาวงจรมอดูเลชันแบบปลายคู่เพื่อใช้ในการออกแบบวงจรมอดูเลชันที่มีความซับซ้อนอื่น ๆ  
 ยังต้องศึกษาความเป็นเชิงเส้นเพื่อเปรียบเทียบค่าความเพี้ยนของวงจรมอดูเลชันแบบปลายเดี่ยวและปลายคู่

## บรรณานุกรม

- [1] W. Sansen, "Distortion in elementary transistor circuits" *IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing.*, vol. 46, no. 3, pp. 315–325, March. 1999.
- [2] C. Cho, W.R. Eisenstadt, B. Stengel and E. Ferrer, "IIP3 estimation from the gain compression curve," *IEEE Trans. Microw. Theory Techn.*, vol. 53, no. 4, pp. 1197–1202, April. 2005.
- [3] H. Zhang and E.S. Sinencio, "Linearization techniques for CMOS low noise amplifier: a tutorial," *IEEE Trans. on Circuits and Systems-I: Regular Papers*, vol. 58, no. 1, pp. 22–36, January. 2011.
- [4] T.W. Kim and B. Kim, "A 13-dB IIP3 improved low-power CMOS RF programmable gain amplifier using differential circuit transconductance linearization for various terrestrial mobile D-TV application," *IEEE J. Solid-State Circuits*, vol. 41, no. 4, pp. 945–953, April. 2006.
- [5] H. Alzah, A. Hussein and N. Tasadduq, "Dual-mode Bluetooth/wireless local area network channel-select filter for direct conversion receivers," *IET Circuit Devices Syst.*, vol. 5, iss. 3, pp. 189-195, 2011.
- [6] M. Asghari and M. Yavari, "Using interaction between two nonlinear systems to improve IIP3 in active mixers," *Electronic Letters*, vol. 50, no. 2, pp.76-77, January, 2014.
- [7] H. A. Aslanzadenh, E.J. Pankratz and E.S. Sinencio, "A 1-V +31 dBm IIP3, reconfigurable, continuously tunable, power-adjustable Active-RC LPF," *IEEE J. Solid-State Circuits*, vol. 44, no. 2, pp. 495–508, January. 2009.
- [8] T.Y. Lo, C.C. Hung and M. Ismail, "A wide tuning range Gm-C filter for multi-mode cmos direct-conversion wireless receivers," *IEEE J. Solid-State Circuits*, vol. 44, no. 9, pp. 2515–2524, September. 2009.
- [9] S. Hori, N. Matsuno, T. Maeda and H. Hida, "Low-power widely tunable Gm-C filter employing an adaptive DC-blocking, triode-biased MOSFET transconductor," *IEEE Trans. on Circuits and Systems-I: Regular Papers*, vol. 61, no. 1, pp. 37–47, January. 2014.

## บรรณานุกรม (ต่อ)

- [10] K. Kwon, Jae. Choi, Jeo. Choi, Y. Hwang, K. Lee and J. Ko, "A 5.8 GHz integrated CMOS dedicated short range communication transceiver for the Korea/Japan electronic toll collection system," *IEEE Trans. Microw. Theory Techn.*, vol. 58, no. 11, pp. 2751–2763, November. 2010.
- [11] D. Im, I. Nam, and K. Lee, "A CMOS active feedback balun-LNA with high IIP2 for wideband digital TV receivers," *IEEE Trans. Microw. Theory Techn.*, vol. 58, no. 12, pp. 3566–3579, Dec. 2010.
- [12] T.W. Kim, "A common-gate amplifier with transconductance nonlinearity cancellation and its high-frequency analysis using volterra series," *IEEE Trans. Microw. Theory Techn.*, vol. 57, no. 6, pp. 1461–1469, June. 2009.
- [13] Y.M. Kim, H. Han and T.W. Kim, "A 0.6-V +4 dBm IIP3 LC folded cascade cmos LNA with gm linearization," *IEEE Trans. on Circuits and Systems-II: Express Briefs*, vol. 60, no. 3, pp. 122–126, March. 2013.
- [14] C. Chen, J. Wu, C. Huang and L. Shi, "A cmos switch load harmonic rejection mixer for DTV tuner applications," *IEEE Trans. on Circuits and Systems-I: Regular Papers*, vol. 60, no. 2, pp. 428–436, February. 2013.
- [15] B. Razavi, "RF microelectronics," 2<sup>nd</sup> Ed, Pearson Education, Inc, 2012.
- [16] W. Sansen, "Distortion in elementary transistor circuits" *IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing.*, vol. 46, no. 3, pp. 315–325, March. 1999.
- [17] J. Silva-Martinez, M. Steyaert, and W. Sansen, *High-Performance CMOS Continuous-Time Filters*. Norwell, MA: Kluwer Academic, 1993.