179241

นายสมโชค เชวงชวลิต : การออกแบบส่วนทดสอบแบบสแกนสำหรับวงจรไปป์ไลน์รหัสรางคู่แบบอสมวาร. (A DESIGN OF SCAN TESTING FOR ASYNCHRONOUS DUAL-RAIL PIPELINE CIRCUITS) อ. ที่ปรึกษา : อ.ดร.อาทิตย์ ทองทักษ์, 67 หน้า. ISBN 974-17-6599-1.

วิทยานิพนธ์นี้นำเสนอวิธีการทดสอบแบบสแกนสำหรับวงจรอสมวารไปป์ไลน์รหัสรางคู่ ซึ่งใช้วิธีการออกแบบส่วนสแกนด้วยระดับสัญญาณมาประยุกต์ใช้ และได้ออกแบบวิธีการทดสอบแบบสแกนสำหรับวงจรคูณเลขอิงดรรชนีแบบอสมวารที่ใช้อัลกอริธึมการคูณแบบเชื่อมตรงขนาด 16 บิต ซึ่งมี 3 แบบ คือสายโซ่สแกนสายเดียว สายโซ่สแกนหลายสาย และสายโซ่สแกนหลายสายที่มีตัวตรวจจับข้อมูลที่ไม่ใช่รหัส

สายโซ่สแกนสายเดียวจะต่อสายโซ่สแกนในแต่ละรีจิสเตอร์สแกนเข้าด้วยกันเป็นสายเดียว โดยมีความยาวของสายโซ่สแกนเป็น 535 บิต และเวลาที่ใช้ในการทดสอบเป็น 128.8 ไมโครวินาที ส่วนสายโซ่สแกนหลายสายและสายโซ่สแกนหลายสายที่มีตัวตรวจจับข้อมูลที่ไม่ใช่รหัส จะแบ่งสายโซ่สแกนออกเป็นหลายสาย ซึ่งตามโครงสร้างของวงจรทดสอบในวิทยานิพนธ์นี้จึงแบ่งสายโซ่สแกนออกเป็น 4 สาย โดยความยาวสูงสุดของสายโซ่สแกนคือ 179 บิต และการควบคุมการทำงานนั้นจะแยกตามสายโซ่สแกน โดยเวลาที่ใช้ในการทดสอบเป็น 43.4 ไมโครวินาที

ผลการจำลองการทำงานแสดงให้เห็นว่าวงจรทดสอบที่มีสายโซ่สแกนแบบต่างๆ นั้นสามารถทำงานในโหมดปกติได้อย่างถูกต้อง และสามารถหาความผิดพร่องชนิดคงค่าระดับสัญญาณในจุดเดียวได้ สำหรับสายโซ่สแกนหลายสายที่มีตัวตรวจจับข้อมูลที่ไม่ใช่รหัส สามารถตรวจจับข้อมูลเอาต์พุตที่ไม่ใช่รหัสที่เกิดจากความผิดพร่องชนิดคงค่าระดับสัญญาณได้ โดยไม่ต้องนำข้อมูลออกจากสายโซ่สแกน

179241

4670661021 : MAJOR Computer Engineering

KEY WORD: SCAN TESTING / FULL SCAN CHAIN / MULTIPLE SCAN CAHIN / DUAL-RAIL PIPELINE / ASYNCHRONOUS CIRCUIT

SOMCHOKE CHAVENGCHAVALIT : A DESIGN OF SCAN TESTING FOR ASYNCHRONOUS DUAL-RAIL PIPELINE CIRCUITS. THESIS ADVISOR : ARTHIT THONGTAK, D.Eng., 67 pp. ISBN 974-17-6599-1.

A design of scan testing for asynchronous-dual-rail-pipeline circuits using level-sensitive scan design was proposed in this thesis. In additional, the example circuit, 16-bit asynchronous floating-point on-line multiplier circuit was tested by 3 methods which are full scan chain, multiple scan chain, and multiple scan chain with non-codeword detector.

On one hand, the scan cells are serial by connected into a single of 535 bits chain. On the other hand, for multiple scan chain and multiple scan chain with non-codeword detector, the chain is divided by architecture of the test-circuit into 4 chains. Therefore, the longest chain is 179 bits and each chain is controlled independently in 43.4 microseconds.

As the result, the example circuits can perform well in normal-operation mode and can determine the single-stuck-at fault in the faulty circuit as well. Without scan out operation, when the output is non-codeword, multiple scan with non-codeword detector can detect single stuck-at fault as well.