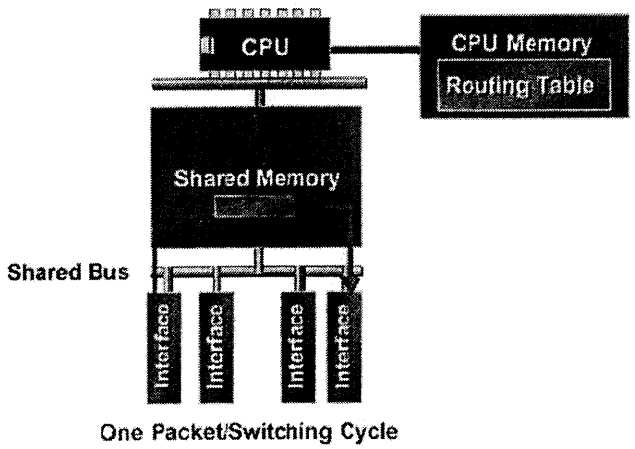
บทที่ 2
วรรณกรรมและงานวิจัยที่เกี่ยวข้อง

1. พื้นฐานการทำงานของเราเตอร์

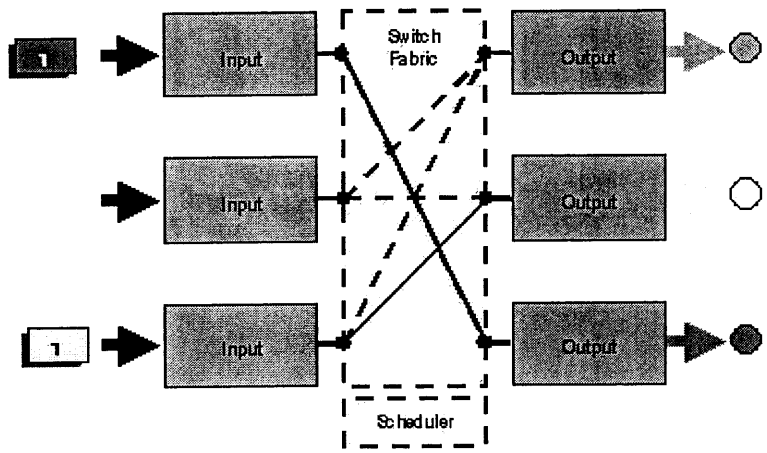
เราเตอร์เป็นอุปกรณ์สำหรับเชื่อมต่อหลาย ๆ เครือข่ายเข้าด้วยกัน นอกจากนี้ยังทำหน้าที่เลือกเส้นทางที่ดีที่สุดในการส่งข้อมูลอีกด้วย เราเตอร์ทำงานที่ระดับชั้นเครือข่าย ตามมาตรฐาน OSI 7 ชั้น เครือข่ายหลักของอินเทอร์เน็ตประกอบไปด้วยเราเตอร์ที่มีประสิทธิภาพสูงและความเร็วสูง และในปัจจุบันนี้อินเทอร์เน็ตได้ขยายตัวไปอย่างมาก มีการใช้งานเพิ่มขึ้นอย่างรวดเร็วและครอบคลุมพื้นที่ทั่วโลก ดังนั้นเราเตอร์จึงต้องมีความสามารถที่จะรองรับภาระงานที่เพิ่มขึ้นนี้ โดยทั่วไปแล้วเราเตอร์มี หน้าที่หลัก 2 อย่างได้แก่การควบคุมเส้นทางและการสวิทช์ข้อมูล เราเตอร์จะดูแลและจัดการตารางเราท์ติ้งโดยการคอยฟังการอัพเดทและการเปลี่ยนแปลงตารางเราท์ติ้งเพื่อบ่งบอกถึงโทโพโลยีใหม่ของเครือข่าย ซึ่งโทโพโลยีของอินเทอร์เน็ตมีการเปลี่ยนแปลงอยู่เสมอ เมื่อแพ็กเก็ตมาถึงอินเตอร์เฟสขาเข้าของเราเตอร์ แพ็กเก็ตจะได้รับการบริการโดยซีพียูและบางครั้งอาจถูกเก็บไว้ในบัฟเฟอร์ จากนั้นแพ็กเก็ตจะถูกส่งออกไปจากเราเตอร์ที่อินเตอร์เฟสขาออกโดยสวิทช์แฟบริค ภาพที่ 3 แสดงโครงสร้างภายในของเราเตอร์ประกอบไปด้วยซีพียูสำหรับคำนวณเส้นทางตารางเราท์ติ้ง บัฟเฟอร์ อินเตอร์เฟสต่างๆ ฯลฯ เราเตอร์จะปรับค่าเวลาการคงอยู่ (time-to-live:TTL) ในแพ็กเก็ตเพื่อป้องกันการที่แพ็กเก็ตวนลูปอย่างไม่มีที่สิ้นสุด แพ็กเก็ตที่อายุเกินจะถูกทิ้ง



ภาพที่ 3 โครงสร้างภายในของเราเตอร์ (Misra, K. M. and Kharoliwalla, F. 2001)

ไปโดยเราเตอร์ เราเตอร์จะตรวจสอบความถูกต้องด้วย

การทำงานของเราเตอร์ที่ทำให้เกิดปัญหาคอขวดที่สำคัญประการหนึ่งคือการหาที่อยู่ของฮอพต่อไป ซึ่งจะทำให้เกิดค่าหน่วง จึงได้มีการพัฒนาเราท์แคช (route cache) ขึ้นมาช่วยลดเวลาในส่วนนี้ได้ในระดับหนึ่ง



ภาพที่ 4 สถาปัตยกรรมของเราเตอร์ในปัจจุบัน (Keslassy et al., 2005)

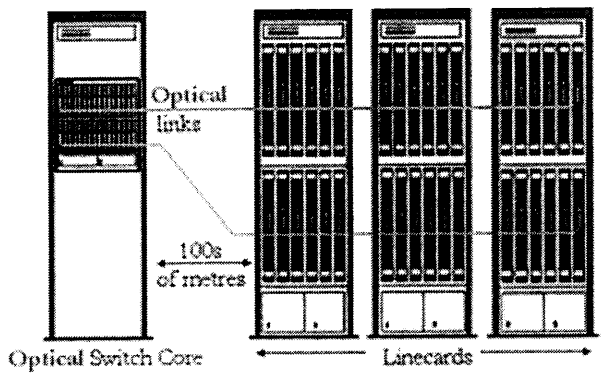
2. สถาปัตยกรรมของเราเตอร์ในปัจจุบัน

ภาพที่ 4 แสดงสถาปัตยกรรมของเราเตอร์ ในปัจจุบัน เราเตอร์ที่ใช้งานในปัจจุบันนี้ประกอบไปด้วยสวิทช์แบบครอสบาร์ บัฟเฟอร์ทางด้านอินพุท บัฟเฟอร์ทางด้านเอาท์พุท และตัวจัดกำหนดการส่วนกลาง ทั้งหมดนี้อยู่ในรูปของไลน์การ์ด โดยทั่วไปประกอบด้วย 12-16 ไลน์การ์ด แต่ละไลน์การ์ดทำงานโดยประมาณที่อัตราเร็ว 10 กิกะบิทต่อวินาที (OC-192) เมื่อแพ็กเก็ตมาถึงที่อินพุทจะถูกแบ่งออกให้มีขนาดเท่ากันเรียกว่าเซล โดยทั่วไปมีขนาด 48-64 ไบต์ แต่ละเซลเวลา(cell -time) มีค่าประมาณ 50 นาโนวินาที สำหรับ OC-192 ตัวจัดกำหนดการส่วนกลางจะทำการเลือกคอนฟิกกูเรชั่นที่ให้ประสิทธิผลสูงที่สุด และเกิดความเป็นธรรมต่อทั้งอินพุทและเอาท์พุทด้วย

3. เราเตอร์ความเร็วสูง

เราเตอร์ความเร็วสูงในปัจจุบันนี้ใช้เทคโนโลยีสวิทช์แบบครอสบาร์ร่วมกับตัวจัดกำหนดการส่วนกลาง ซึ่งมีหน้าที่จัดการคำนวณหาเส้นทางให้กับแต่ละแพ็กเก็ต การที่ออกแบบเราเตอร์โดยใช้สวิทช์ครอสบาร์ให้สามารถรับประกันประสิทธิผลได้นั้นทำได้ยากถ้าหากใช้เทคโนโลยีในปัจจุบันจัดกำหนดการให้แก่สวิทช์แบบครอสบาร์ ซึ่งตัวจัดกำหนดการมักทำให้เกิดปัญหาคอขวดและยัง

จำกัดความสามารถในการเพิ่มจำนวนพอร์ตอีกด้วย ในขณะที่อัตราการส่งข้อมูลของเส้นทางเชื่อมต่อและจำนวนพอร์ตของเราเตอร์เพิ่มขึ้นอันเนื่องมาจากความต้องการการใช้งานที่เพิ่มมากขึ้นของอินเทอร์เน็ตทำให้ปัญหาจากการจัดกำหนดการยิ่งเพิ่มขึ้นและยุ่งยากมากขึ้นนอกจากนี้ข้อจำกัดทางฮาร์ดแวร์เช่นความเร็วการอ่านและเขียนหน่วยความจำก็เป็นอีกประการหนึ่งที่เป็นอุปสรรคต่อการพัฒนาเราเตอร์ให้มีประสิทธิภาพสูงและความเร็วสูง



ภาพที่ 5 โครงสร้างของเราเตอร์ที่มีเส้นใยแก้วนำแสงเชื่อมระหว่างสวิทช์หลักและไลน์คาร์ด (Keslassy et al., 2005)

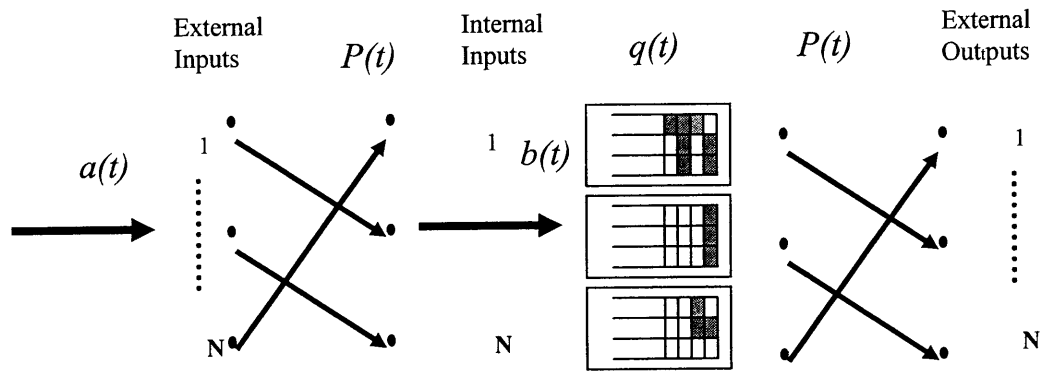
(Keslassy et al., 2005) ได้พัฒนาเราเตอร์โดยใช้สวิทช์ 2 ขั้นตอน ซึ่งมีอัตราเร็วในการทำงาน 100 เทอราบิทต่อวินาที (Tb/s) ประกอบด้วย 625 ไลน์คาร์ด แต่ละไลน์คาร์ดทำงานที่อัตราเร็ว 160 กิกะบิทต่อวินาที ด้วยแบคเพลนของสวิชท์ที่ใช้เทคโนโลยีของแสง และส่วนของสวิทช์หลักแยกออกมาต่างหาก ดังภาพที่ 5

4. เราเตอร์แบบถ่วงสมดุลย์

เราเตอร์แบบถ่วงสมดุลย์เป็นสถาปัตยกรรมใหม่ที่สามารถรับประกันประสิทธิผลได้ 100%และไม่ต้องการตัวจัดกำหนดการส่วนกลาง เนื่องจากตัวจัดกำหนดการเป็นตัวก่อให้เกิดปัญหาคอขวดโดยเฉพาะถ้าอัตราเร็วการส่งข้อมูลและจำนวนพอร์ตเพิ่มมากขึ้น นอกจากนี้เราเตอร์แบบถ่วงสมดุลย์ไม่ต้องการการแลกเปลี่ยนข้อมูลระหว่างคิวเอาท์พุทเสมือน และข้อมูลในการตัดสินใจของตัวจัดกำหนดการระหว่างไลน์คาร์ดและตัวจัดกำหนดการส่วนกลาง ทำให้ไม่สูญเสียแบนด์วิธในส่วนนี้ และยังเป็นสถาปัตยกรรมที่ไม่ซับซ้อนอีกด้วย

4.1 สถาปัตยกรรมของเราเตอร์แบบถ่วงสมดุลย์

(Chang et al.,2001) ได้พัฒนาเราเตอร์แบบถ่วงสมดุลย์ ดังภาพที่ 6 สถาปัตยกรรมนี้เป็นการถ่วงสมดุลย์ให้แก่แพ็กเก็ตภายในเราเตอร์ก่อนที่จะส่งแพ็กเก็ตนั้นไปยังปลายทางที่ถูกต้อง ซึ่งไม่จำเป็นต้องมีตัวจัดกำหนดการส่วนกลาง สถาปัตยกรรมนี้สามารถรับประกันประสิทธิผลได้ 100 % เส้นทางที่เชื่อมต่อไปยังเราเตอร์จะผ่านทางไลน์คาร์ด ทุกไลน์คาร์ดมีอัตราเร็วในการส่งข้อมูลเท่ากัน และเวลาได้ถูกแบ่งออกเป็นช่วงเรียกว่าสล็อทเวลา ดังนั้น จึงมีอย่างมากเพียง 1 แพ็กเก็ตที่มาถึงพอร์ตอินพุทใด ๆ และอย่างมาก 1แพ็กเก็ตที่สามารถออกจากพอร์ตเอาท์พุทใด ๆ แพ็กเก็ตที่มีความยาวต่าง กัน จะถูกแบ่งออกให้มีขนาดคงที่และเท่ากัน เราเตอร์แบบถ่วงสมดุลย์



ภาพที่ 6 เราเตอร์แบบถ่วงสมดุลย์พื้นฐาน

ประกอบไปด้วยสวิทช์ที่มีการจัดตั้งค่าที่เหมือนกัน 2 ขั้นตอน และบัฟเฟอร์จำนวน N ไลน์คาร์ด แต่ละไลน์คาร์ดถูกแบ่งย่อยออกเป็นจำนวน N คิว หนึ่งคิวต่อหนึ่งเอาท์พุทเรียกว่าคิวเอาท์พุทเสมือน ณ เวลา t อินพุท i จะต่อกับเอาท์พุท $[(i+t-1) \bmod N]+1$ แต่ละอินพุทจะต่อเชื่อมกับแต่ละเอาท์พุทที่ $\frac{1}{N}$ ของเวลาพอดี โดยไม่สนใจต่อการจราจรที่เข้ามา สวิทช์ขั้นตอนแรกเป็นการกระจายแพ็กเก็ตไปยังไลน์คาร์ดต่างๆ ของบัฟเฟอร์เป็นลำดับวนรอบ หรือเรียกว่าเป็นการทำการถ่วงสมดุลย์ให้แก่แพ็กเก็ต จากนั้นแพ็กเก็ตในบัฟเฟอร์จะถูกส่งออกไปยังเอาท์พุทโดยผ่านสวิทช์ขั้นตอนที่ 2 ซึ่งเป็นสวิทช์แบบครอสบาร์ที่มีบัฟเฟอร์ทางด้านอินพุท ช่วงเวลา (period) มีค่าเท่ากับจำนวนของพอร์ตอินพุท เอาท์พุท และลำดับสุดท้ายแพ็กเก็ตจะถูกนำมารวมตัวกันอีกครั้งก่อนออกจากเราเตอร์

4.2 คำจำกัดความ

ให้ $a=\{a(t),t\geq 1\}$ เป็นลำดับของการจราจรที่เข้ามาที่สวิทช์ขั้นตอนที่ 1 $b=\{b(t),t\geq 1\}$ เป็นลำดับของการจราจรที่ออกจากขั้นตอนที่1 (และมาถึงบัฟเฟอร์) $q=\{q(t),t\geq 1\}$ เป็นลำดับของความยาวคิว และ $P=\{p(t),t\geq 1\}$ เป็นลำดับของ NxN เปอร์มิวเตชั่นเมตริกซ์ของสวิทช์ จะได้ว่า $b=P\cdot a$ สำหรับแต่ละลำดับ a ให้ $\theta(a)=\{a(t+s),t\geq 1\}$ เป็นเวอร์ชั่นของ a ที่มีการเลื่อนไปของเวลา (time shift)

(1) กระบวนการนิ่ง (stationary process) หมายถึง กระบวนการสโทแคสติก a เป็นกระบวนการนิ่ง ถ้ามี การแจกแจงร่วม (joint distribution) เหมือนกับเวอร์ชั่นที่มีการเลื่อนเวลาของ a นั่นคือ

$$P(a\in A)=P(\theta(a)\in A)$$

(2) กระบวนการนิ่ง a เป็นกระบวนการเออร์โกดิก (ergodic process) สำหรับทุกเซ็ต A, B เมื่อ

$$\lim_{t\to\infty}\frac{1}{t}\sum_{s=1}^{t}P(\theta_s(a)\in A,a\in B)=P(a\in A)P(a\in B)$$

หรืออาจกล่าวได้อีกนัยหนึ่งว่าสำหรับลำดับที่เป็นกระบวนการเออร์โกดิกนิ่ง a นั้น ค่าเฉลี่ยของเวลามีค่าเท่ากับค่าเฉลี่ยของฟังก์ชัน นั่นคือ

$$\lim_{t\to\infty}\frac{1}{t}\sum_{s=1}^{t}a(s)=Ea(1)$$

(3) กระบวนการนิ่ง a เป็นกระบวนการวีคลี่มิกซิ่ง(weakly mixing process) สำหรับทุกเซ็ต A, B เมื่อ

$$\lim_{t\to\infty}\frac{1}{t}\sum_{s=1}^{t}|P(\theta_s(a)\in A,a\in B)-P(a\in A)P(a\in B)|=0$$

วีคมิกซิ่งเป็นตัววัดว่าอดีตสูญเสียอิทธิพลต่ออนาคตเร็วเพียงใด วีคมิกซิ่งบ่งบอกถึงเออร์โกดิก ซึ่งรูปแบบของการจราจรของอินเทอร์เน็ตส่วนใหญ่จะเป็นกระบวนการวีคลี่มิกซิ่งเออร์โกดิกนิ่ง

(4) อัตราเฉลี่ยที่รับได้ (admissible mean rate) ให้ $r=Ea(1)$ เป็นเมตริกซ์ของอัตราเฉลี่ยที่เข้ามาของกระบวนการ a ที่เป็นแบบนิ่งและเออร์โกดิก $r_{i,j}$ แทนอัตราการเข้ามาโดยเฉลี่ยของแพ็กเก็ตจากอินพุท i ไปยังเอาท์พุท j แล้ว r จะเป็นอัตราเฉลี่ยที่รับได้ถ้า

$\sum_{i=1}^{N}r_{i,j}<1$ สำหรับทุก j และ

$\sum_{j=1}^{N}r_{i,j}<1$ สำหรับทุก i

(5) สวิทช์มีค่าประสิทธิผล 100 % ก็ต่อเมื่อกระบวนการใด ๆ ที่เข้ามา มีการเข้ามาด้วยอัตราเฉลี่ยที่รับได้

(6) ระบบที่อนุรักษ์การทำงาน (work conserving system) หมายถึงระบบคิวที่ทำงานเสมอถ้าหากว่าคิวนั้นไม่ว่าง หรือเมื่อมีแพ็กเก็ตในคิว

4.3 เราเตอร์แบบถ่วงสมดุลย์รับประกันค่าประสิทธิผล 100 %

ถ้าการจราจรที่เข้ามามีการกระจายตัวสม่ำเสมอด้วยอัตราเฉลี่ยที่รับได้แล้ว อัตราการเข้ามาโดยเฉลี่ยจะน้อยกว่า 1 และอัตราการเข้ามายังคิวเอาท์พุทเสมือนแต่ละคิวจะน้อยกว่าอัตราการให้บริการ $\frac{1}{N}$ ดังนั้นการจราจรและการให้บริการที่เป็นแบบนิ่งและเออร์โกดิกจึงให้ประสิทธิผล 100% เนื่องจากการจราจรในอินเทอร์เน็ตส่วนใหญ่เป็นแบบกระจายตัวไม่สม่ำเสมอ จึงใช้สวิทช์ขั้นตอนแรกทำการถ่วงสมดุลย์ให้แก่แพ็กเก็ต ซึ่งทำให้การกระจายตัวไม่สม่ำเสมอเป็นแบบกระจายตัวอย่างสม่ำเสมอและสามารถรับประกันค่าประสิทธิผล 100% ดังนี้

ให้ P เป็นเออร์โกดิกนิ่ง ซึ่งมีค่าเฉลี่ยของ $P(t)$ คือ

$$EP(t)=\frac{1}{N}e \quad \text{เมื่อ } e \text{ เป็นเมตริกซ์ขนาด } NxN \text{ และสมาชิกทุกตัวเป็น 1}$$

ให้ r เป็นอัตราการเข้ามาโดยเฉลี่ยของ a ที่รับได้ เนื่องจาก $b=P\cdot a$ และทั้ง a และ P เป็นนิ่งและอิสระต่อกันแล้ว b จะเป็นนิ่ง ที่มีอัตราการเข้ามาโดยเฉลี่ยเป็น

$$Eb(t)=EP(t)Ea(t)=\frac{1}{N}er$$

เนื่องจาก a เป็นวีคลี่มิกซิ่งและ P เป็น เออร์โกดิก ดังนั้น b จึงเป็นเออร์โกดิกด้วย และจะได้ว่า

$$\lim_{t\to\infty}\frac{1}{t}\sum_{s=1}^{t}(b(s)-P(s))=Eb(t)-EP(t)=\frac{1}{N}er-\frac{1}{N}e<0$$

เพราะว่าอัตราการเข้ามาและการให้บริการของสวิทช์ที่มีการอนุรักษ์การทำงานเป็นแบบเออร์โกดิกนิ่งและ ณ เวลาใดๆ และอัตราการเข้ามาโดยเฉลี่ยน้อยกว่าอัตราการให้บริการ ดังนั้นสวิทช์จะให้ประสิทธิผล 100%

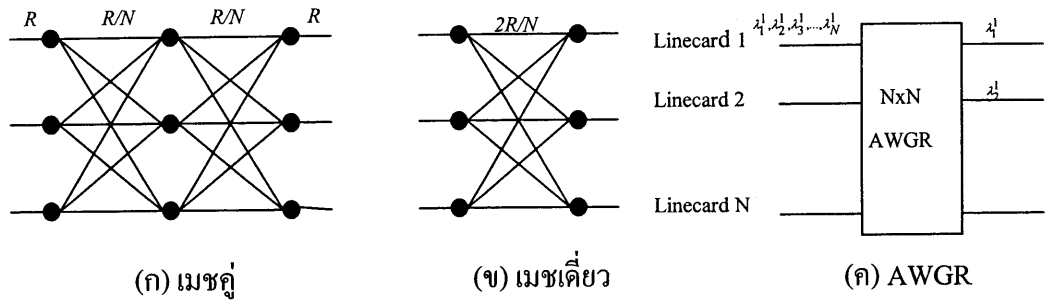
5. งานวิจัยที่เกี่ยวข้อง

เราเตอร์แบบถ่วงสมดุลย์เป็นสถาปัตยกรรมที่ได้รับการออกแบบมาเพื่อแก้ปัญหาหลาย ๆ อย่างของเราเตอร์ที่ใช้งานในปัจจุบัน ซึ่งปัญหาต่างๆ เหล่านี้ล้วนแล้วแต่เป็นอุปสรรคต่อการที่จะพัฒนาให้เป็นเราเตอร์ความเร็วสูงและประสิทธิภาพสูงเพื่อรองรับอินเทอร์เน็ตในอนาคต ได้แก่ ปัญหาที่ไม่สามารถรับประกันประสิทธิผล ปัญหาจากการใช้ตัวจัดกำหนดการส่วนกลาง ปัญหาจากการใช้

เส้นทางเดิมของแพ็กเก็ตที่มาจากสายข้อมูลเดียวกันซึ่งอาจทำให้เกิดการล้มเหลวของจุดเดียว (single point of failure) เป็นต้น เราเตอร์แบบถ่วงสมดุลย์สามารถที่จะแก้ปัญหาต่างๆเหล่านี้ได้เป็นอย่างดี เช่น สามารถที่จะรับประกันประสิทธิผล 100% ไม่ต้องการตัวจัดกำหนดการส่วนกลาง มีโครงสร้างที่ง่าย และสามารถแก้ปัญหาการล้มเหลวของจุดเดียว แต่อย่างไรก็ตาม เราเตอร์แบบถ่วงสมดุลย์ได้เผชิญกับปัญหาที่สำคัญ 2 ประการ ได้แก่

(1) ปัญหาการจัดค่าคอนฟิกูเรชั่นของสวิทช์แฟบริคทุกสล็อทเวลา

ปัญหาการจัดค่าคอนฟิกูเรชั่นของสวิทช์แฟบริคที่เกิดขึ้นทุกสล็อทเวลานั้นถ้าจะนำมาใช้กับสวิทช์แฟบริคทางแสง ปัญหานี้จะเป็นอุปสรรคอย่างมากต่อความสามารถในการเพิ่มความเร็วสูงให้กับเราเตอร์ ระบบที่ไม่มีการจัดรูปแบบใหม่เป็นระบบที่ง่ายและมีความน่าเชื่อถือมากกว่าระบบที่มีการจัดรูปแบบใหม่บ่อยครั้ง (Keslassy et al.,2005) ได้เสนอโครงสร้างของเมชคงที่ (fixed mesh) เพื่อแก้ปัญหาการจัดค่าคอนฟิกูเรชั่นของสวิทช์แฟบริคที่เกิดขึ้นทุกสล็อทเวลา ดังนั้นจึงแทนที่สวิทช์แต่ละตัวด้วยเมชคงที่ของช่องสัญญาณแสง (optical channels) ข้อสังเกตอันแรก คือสามารถแทนที่สวิทช์ทั้งสองขั้นตอนด้วยช่องสัญญาณคงที่ N^2 ช่องสัญญาณ ที่อัตราเร็ว $\frac{R}{N}$ หรือเรียกว่าเมช 2 ขั้นตอนหรือเมชคู่ (double mesh) ดังแสดงในภาพที่ 7(ก) ดังนั้นเมชนี้ได้นำมาใช้แทนที่สวิทช์แบบครอสบาร์ อัตราเร็วที่ได้ระหว่างสวิทช์อินพุทใดๆและสวิทช์เอาท์พุทใดๆ จะยังคงเหมือนเดิม ดังนั้นสวิทช์ยังคงเป็นสวิทช์ ที่มีอัตราเร็วคงที่และเท่ากัน ข้อสังเกตที่ 2 พบว่าสามารถแทนที่เมช 2 ขั้นตอนด้วยเมชเพียงขั้นตอนเดียวหรือเรียกว่าเมชเดี่ยวที่มีอัตราเร็วเพิ่มขึ้นเป็นสองเท่าดังแสดงในรูปที่ 7(ข) เนื่องจากทุก ๆ แพ็กเก็ตจะเดินทางข้ามเมช 2 ครั้ง แต่ละครั้งด้วยอัตราเร็ว $\frac{R}{N}$ ดังนั้นอัตราเร็วของช่องสัญญาณทั้งหมดจะเป็น $2\frac{R}{N}$ หลังจากที่แพ็กเก็ตหนึ่ง ๆ ข้ามสวิทช์เป็นครั้งแรก จะถูกเก็บไว้ในไลน์การ์ดคิวเอาท์พุทเสมือน จากนั้นแพ็กเก็ตจะข้ามสวิทช์อีกครั้งเพื่อออกไปที่ไลน์การ์ดเอาท์พุท ข้อสังเกตที่ 3 เมชที่มีช่องสัญญาณแสงสามารถถูกแทนที่ได้ด้วย Arrayed Wave Guide Grating Router (AWGR) ดังแสดงในภาพที่ 7(ค) อินพุท i ส่งข้อมูลออกไป N ช่องสัญญาณบนไฟเบอร์ขาออก แต่ละช่องสัญญาณที่แตกต่างกัน λ_w^i ได้ถูกส่งออกด้วยอัตราเร็ว $2\frac{R}{N}$ บนความยาวคลื่นที่เฉพาะเจาะจง λ_w AWGR เป็นอุปกรณ์สลับช่องสัญญาณแสงแบบพาสสีฟ ซึ่งแต่ละช่องสัญญาณของอินพุทที่กำหนดให้จะออกไปยังเอาท์พุทต่าง ๆ ผลที่ได้คือระบบมีพฤติกรรมดังเช่นเมชเดี่ยว ข้อดีที่สำคัญคือสามารถลดจำนวนของไฟเบอร์ลงจาก N^2 เหลือเพียง $2N$

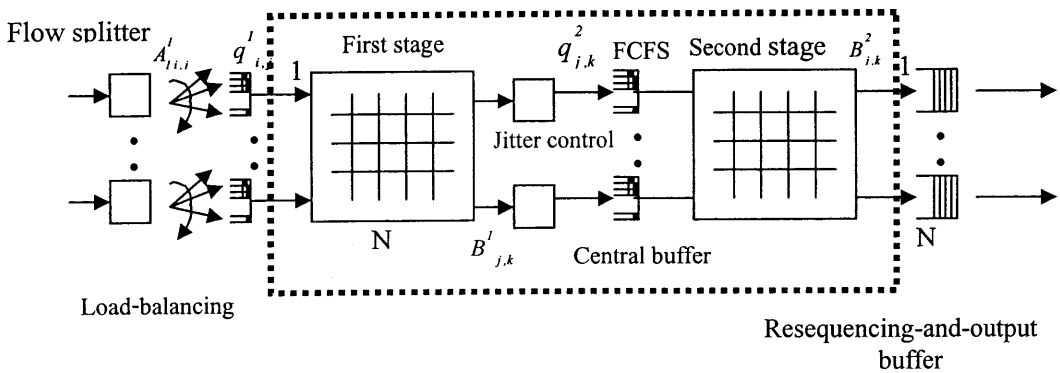


(ก) เมชคู่ (ข) เมชเดี่ยว (ค) AWGR

ภาพที่ 7 โครงสร้างเมชแฟบริคแบบต่างๆ

(2) ปัญหาการจัดเรียงตัวที่ผิดลำดับ

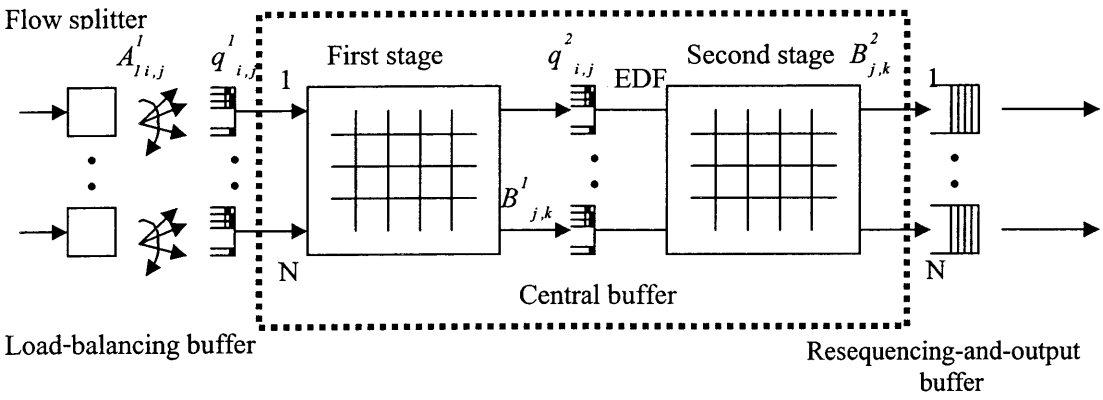
ปัญหาการจัดเรียงตัวที่ผิดลำดับของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์นี้เป็นปัญหาที่สำคัญ มีวิธีการแก้ปัญหาสองวิธี (Keslassy et al.,2005) วิธีแรกคือการจำกัดขอบเขตของแพ็กเก็ตที่ผิดลำดับ กล่าวคือยอมให้แพ็กเก็ตจัดเรียงตัวผิดลำดับได้จำนวนหนึ่งแต่ก่อนที่จะออกจากเราเตอร์จะต้องถูกจัดเรียงตัวให้ถูกต้องตามลำดับเสียก่อน โดยการใช้บัฟเฟอร์ที่มีขนาดจำกัดที่เอาท์พุทสำหรับจัดเรียงแพ็กเก็ต วิธีที่ 2 คือการป้องกันไม่ให้แพ็กเก็ตเรียงผิดลำดับตลอดเส้นทางภายในเราเตอร์ จากภาพที่ 2 จะเห็นว่าการจัดเรียงตัวใหม่มีโอกาสเกิดขึ้นเมื่อคิวเอาท์พุทเสมือนมีความยาวแตกต่างกันและจำนวนของการจัดเรียงตัวที่ผิดลำดับจะเพิ่มมากขึ้นเมื่อความยาวของคิวเอาท์พุทเสมือนเพิ่มขึ้น เพราะฉะนั้นขั้นตอนวิธีที่แก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ตจะพยายามจำกัดขอบเขตหรือป้องกันไม่ให้ความยาวของคิวเอาท์พุทเสมือนแตกต่างกัน



ภาพที่ 8 สถาปัตยกรรมของ FCFS ร่วมกับเราเตอร์แบบถ่วงสมดุลย์

(Chang et al.,2002) ได้เสนอสองขั้นตอนวิธี โดยใช้หลักการของวิธีแรก โดยการจำกัดจำนวนแพ็กเก็ตที่ผิดลำดับ ทั้งสองขั้นตอนวิธีนี้ มีใช้ในเราเตอร์ที่มีการส่งแพ็กเก็ตแบบขนานและ

ใช้บัฟเฟอร์ขนาดเล็กที่อินพุท ขั้นตอนวิธีแรกเรียกว่า FCFS ดังภาพที่ 8 ใช้บัฟเฟอร์ควบคุมความต่อเนื่องของข้อมูลในแต่ละอินพุทตัวกลาง เพื่อให้แน่ใจว่าได้ลำดับที่ถูกต้องในการออกไปจากอินพุทตัวกลาง ขั้นตอนวิธีที่ 2 เรียกว่า EDF มีลักษณะดังภาพที่ 9 จะมีการจัดแพ็กเก็ตให้ออกไปตามเวลาในเราเตอร์อุดมคติ อย่างไรก็ตามทั้งสองขั้นตอนวิธีมีความเป็นไปได้ยากในทางปฏิบัติ เพราะว่ากลไกการควบคุมความต่อเนื่องของข้อมูลใน FCFS อาจต้องการจำนวนถึง N ครั้งในการเขียนหน่วยความจำต่อสล็อทเวลา และ EDF ต้องการที่จะคืนแพ็กเก็ตที่มีค่าเวลาที่น้อยสุดจากคิว ทำให้เป็นการยากที่จะนำไปใช้ในเราเตอร์ที่มีประสิทธิภาพสูงได้



ภาพที่ 9 สถาปัตยกรรมของ EDF ร่วมกับเราเตอร์แบบถ่วงสมดุลย์

วิธีที่ 2 เป็นการป้องกันการจัดเรียงตัวใหม่ของแพ็กเก็ต ซึ่งทำให้แพ็กเก็ตเรียงลำดับถูกต้องตลอดเส้นทางในเราเตอร์ได้นำมาใช้ใน (Keslassy and McKeown, 2002; Keslassy et al., 2005)

(Keslassy and McKeown, 2002) ได้เสนอขั้นตอนวิธีที่ใช้บัฟเฟอร์ในขั้นตอนอินพุทแล้วส่งแพ็กเก็ตไปเก็บในคิวเอาท์พุทเสมือน ซึ่งขึ้นกับอินพุท อินพุทตัวกลาง และเอาท์พุท การใช้คิวเช่นนี้ทำให้สามารถรับประกันว่าแพ็กเก็ตมาถึงเอาท์พุทตามลำดับที่ถูกต้อง คิวเอาท์พุทเสมือนมีลักษณะเป็นคิวแบบ3 มิติ อย่างไรก็ตามขั้นตอนวิธีนี้ต้องการระบบการจัดการเกี่ยวกับคิวที่ซับซ้อนมากกว่า และต้องการการติดต่อสื่อสารกันของข้อมูลสถานะระหว่างอินพุทตัวกลางและเอาท์พุทภายในเราเตอร์ ขั้นตอนวิธีนี้เรียกว่า FFF ดังภาพที่ 10 ขั้นตอนวิธีนี้จะป้องกันการจัดเรียงตัวใหม่ของแพ็กเก็ตตลอดเส้นทางภายในเราเตอร์ จึงไม่ต้องใช้บัฟเฟอร์สำหรับการจัดเรียงลำดับ ใหม่ (resequencing buffer) โดยแนวคิดที่ว่า FFF จะให้บริการแก่แพ็กเก็ตที่เต็มเฟรมก่อน เฟรมหมายถึงแพ็กเก็ตที่ถูกจัดกลุ่มรวมกันในการส่งแต่ละรอบ เฟรมที่เต็มจะประกอบด้วย N แพ็กเก็ต แต่ละอินพุทสามารถส่งได้ 1 เฟรม จากนั้นอินพุทถัดไปตามลำดับจะได้รับการส่ง เมื่อเฟรมเต็ม

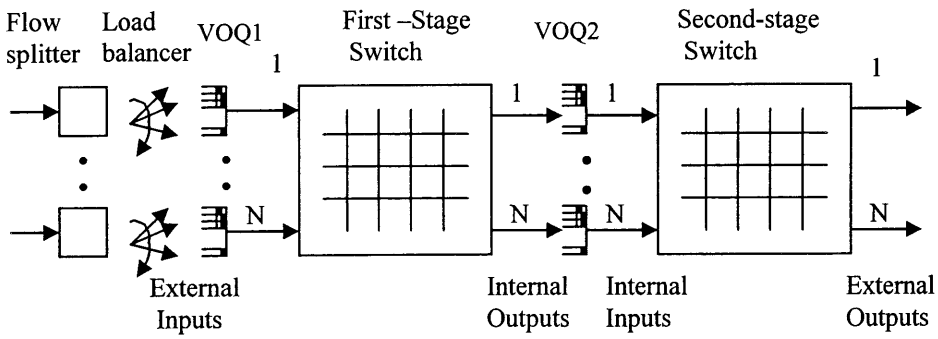
ได้รับการส่งจนหมดแล้ว เฟรมที่ไม่เต็มจึงจะได้รับการส่งแบบลำดับวนรอบ ขั้นตอนวิธีนี้ให้ค่าหน่วงเฉลี่ยของแพ็กเก็ตเป็นค่าคงที่เมื่อเทียบกับสวิชท์คิวเอาท์พุท (output queued switch) ซึ่งถือว่าเป็นเราเตอร์ในอุดมคติ ขั้นตอนวิธี FFF ให้ประสิทธิผล 100 % เช่นเดียวกับสวิชท์คิวเอาท์พุท โครงสร้างของขั้นตอนวิธีนี้คิวเอาท์พุทเสมือน2 ใช้คิวแบบ 3 มิติจึงมีความซับซ้อนกว่าโครงสร้างที่เป็นคิวเอาท์พุทเสมือนอย่างง่าย ทำให้โครงสร้างนี้มีค่าใช้จ่ายที่เพิ่มขึ้น ข้อดีหลักของ FFF คือแพ็กเก็ตเรียงลำดับอย่างถูกต้องทำให้ไม่ต้องใช้บัฟเฟอร์สำหรับจัดเรียงและได้ค่าประสิทธิผล 100 % มีค่าหน่วงเฉลี่ยที่มีขอบเขต สามารถที่จะนำไปใช้ในทางปฏิบัติได้ อย่างไรก็ตาม FFF มีข้อเสียดังนี้

(1) FFF อาจมีการสะสมแพ็กเก็ตที่ผิดลำดับถ้าหากว่ามีบางแพ็กเก็ตสูญหาย

(2) มีการจัดค่าใหม่ของสวิทช์แฟบริคทุกสล็อทเวลาเนื่องจากขั้นตอนวิธี FFF ทำงานร่วมกับเราเตอร์แบบถ่วงสมดุลย์

(3) แพ็กเก็ตที่ไม่เต็มเฟรมอาจไม่ได้รับการส่งเลยถ้ามีแพ็กเก็ตเต็มเฟรมเข้ามาอย่างต่อเนื่อง

(4) เป็นโครงสร้างที่มีต้นทุนสูง



ภาพที่10 สถาปัตยกรรมของ FFF ร่วมกับเราเตอร์แบบถ่วงสมดุลย์

(Keslassy et al., 2005) ได้เสนอขั้นตอนวิธีที่เรียกว่า FOFF (Full Ordered Frames First) FOFF ทำงานอย่างอิสระบนแต่ละไลน์การ์ด โดยใช้ข้อมูลที่มีเฉพาะของตัวเอง แต่ละไลน์การ์ดอินพุทจะมี FIFO คิวสำหรับแต่ละเอาท์พุท เมื่อแพ็กเก็ตมาถึงจะถูกเก็บไว้ในคิวที่สอดคล้องกับเอาท์พุท FOFF จะยอมส่งคิวที่ไม่ว่าง แม้จะไม่เต็มเฟรมก็ตาม จะเห็นว่ากลไกการควบคุมนี้ยอมให้คิวที่ไม่ว่างส่งแพ็กเก็ตได้แม้ไม่มีคิวใดๆที่มีแพ็กเก็ตเต็มเฟรมก็ตาม ดังนั้น FOFF จึงหลีกเลี่ยงการที่คิวนั้นจะไม่ได้รับการบริการ (starvation) แต่ยอมให้คิวเอาท์พุทเสมือนมีความยาวที่แตกต่างกันได้ ทำให้เพิ่มจำนวนแพ็กเก็ตที่ผิดลำดับมากขึ้นในคิวเอาท์พุทเสมือน