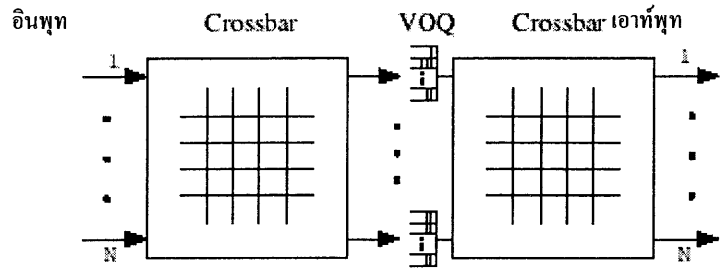
บทที่ 1
บทนำ

1. ความเป็นมาและความสำคัญของปัญหา

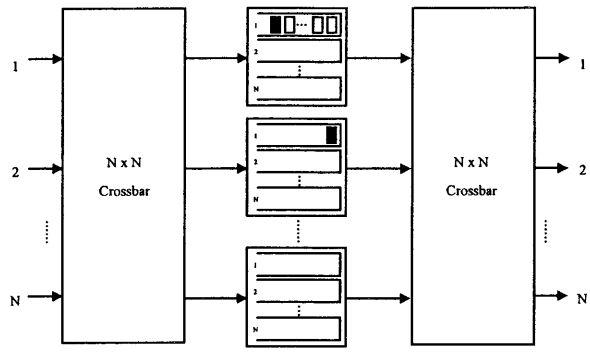
ปัจจุบันการใช้งานอินเทอร์เน็ตทั่วโลกได้ขยายตัวไปอย่างมากอันเนื่องมาจากความต้องการในการใช้งานที่เพิ่มขึ้นอย่างรวดเร็ว อุปกรณ์เลือกเส้นทางหรือเราเตอร์ต้องสามารถรองรับภาระงานที่เพิ่มขึ้น กล่าวคือต้องมีความสามารถในการรับและส่งต่อข้อมูลปริมาณมาก ๆ ได้อย่างรวดเร็ว ไม่เช่นนั้นแล้วอาจจะเกิดปัญหาคอขวดที่เราเตอร์ได้ เราเตอร์ความเร็วสูงในปัจจุบันนี้ใช้เทคโนโลยีสวิทช์แบบครอสบาร์ ร่วมกับตัวจัดกำหนดการส่วนกลาง (centralized scheduler) ส่วนใหญ่จะทำการส่งแพ็กเก็ตที่มาจากสายข้อมูลเดียวกันไปโดยใช้เส้นทางเดียวกัน สถาปัตยกรรมเช่นนี้ทำให้เกิดข้อเสียหลายประการอาทิเช่น ความต้องการตัวจัดกำหนดการที่มีความซับซ้อนที่ก่อให้เกิดปัญหาความล้มเหลวของจุดเดียว (single point of failure) การใช้เส้นทางเชื่อมต่อ (link) ที่ไม่คุ้มค่าทำให้ไม่สามารถรับประกันค่าประสิทธิผล (throughput)ได้ เพื่อเป็นการแก้ปัญหาดังกล่าวจึงได้นำวิธีการใช้งานเส้นทางแบบขนานภายในเราเตอร์โดยอาศัยหลักการทำให้แพ็กเก็ตได้ใช้หลาย ๆ เส้นทาง เราเตอร์ที่ใช้หลายเส้นทางเหล่านี้ช่วยแก้ปัญหาการใช้เส้นทางเดียวในการส่งแพ็กเก็ตซึ่งตัวอย่างของเราเตอร์ที่มีการใช้หลาย ๆ เส้นทางได้แก่ เราเตอร์แพ็กเก็ตแบบขนาน (Parallel Packet Switch:PPS) (Iyer, S.and McKeown, N., 2001) เราเตอร์แบบขนานที่ใช้หน่วยความจำร่วมกัน (Parallel Shared Memory: PSM) และเราเตอร์ที่ใช้หน่วยความจำร่วมกันแบบกระจาย (Distributed Shared Memory:DSM) (Iyer, S. et al., 2002) วงแหวน (ring) ทอรัส (taurus) และไฮเปอร์คิวบ์เชื่อมระหว่างเครือข่าย (hypercube interconnection networks) (Chiussi, F. and Francini, A. 2000) เป็นต้น อย่างไรก็ตามเราเตอร์เหล่านี้ยังคงมีข้อเสียคือมีความต้องการตัวจัดกำหนดการส่วนกลางที่มีความซับซ้อน เพื่อให้มีค่าประสิทธิผลที่สูง ดังนั้นจึงได้เกิดแนวความคิดในการพัฒนาสถาปัตยกรรมใหม่ของเราเตอร์ ที่ไม่จำเป็นต้องใช้ตัวจัดกำหนดการส่วนกลางเหมือนเราเตอร์ทั่วไป โดยอาศัย หลักการทำงานคือข้อมูลจะถูกแบ่งออกให้มีขนาดเท่ากัน(fixed-size packet) หรือเรียกว่าเซล (cell) แพ็กเก็ตที่มีขนาดคงที่หรือเซลนี้จะถูกส่งออกไปยังทุกไลน์การ์ดของคิวเอาท์พุทเสมือนแบบลำดับวนรอบ (round robin ordered) ทำให้เกิดการกระจายของแพ็กเก็ตเหล่านี้อย่างสม่ำเสมอ จากนั้นแพ็กเก็ตจะถูกส่งออกไปและรวมตัวกลับคืนที่เอาท์พุท สำหรับสถาปัตยกรรมของเราเตอร์แบบถ่วงสมดุลย์นั้นสามารถอธิบายได้ดังภาพที่ 1 โดยไม่จำเป็นต้องใช้ตัวจัดกำหนดการส่วนกลาง

เหมือนเราเตอร์ทั่ว ๆไป สถาปัตยกรรมเช่นนี้ทำให้ได้ประสิทธิผล 100% สำหรับแพ็กเก็ตที่เข้ามาทั้งแบบกระจายตัวสม่ำเสมอ (uniform) และไม่สม่ำเสมอ (non uniform) (Chang et al, 2001)



ภาพที่ 1 ลักษณะของเราเตอร์แบบถ่วงสมดุลย์

จากภาพที่ 1 แสดงลักษณะของเราเตอร์แบบถ่วงสมดุลย์ประกอบไปด้วยสวิทช์แบบครอสบาร์สองชุดเชื่อมต่อระหว่างไลน์คาร์ดอินพุทกับไลน์คาร์ดเอาท์พุทและไลน์คาร์ดคิวเอาท์พุทเสมือน ซึ่งมีจำนวน N ไลน์คาร์ดเท่ากัน แต่ละไลน์คาร์ดคิวเอาท์พุทเสมือนจะมีบัฟเฟอร์ที่เป็นคิวชนิดเข้าก่อนออกก่อน (FIFO) จำนวน N คิว หนึ่งคิวต่อหนึ่งเอาท์พุท อย่างไรก็ตามเราเตอร์แบบถ่วงสมดุลย์ได้เผชิญกับหลายปัญหาที่สำคัญ เช่นความต้องการจัดค่าคอนฟิกูเรชั่นใหม่ของสวิทช์แฟบริคบ่อยครั้งซึ่งทำให้ระบบไม่มีความน่าเชื่อถือและปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ตซึ่งเป็นผลทำให้ทีซีพี (TCP:โพรโทคอลควบคุมการส่งข้อมูล) ทำงานได้ไม่ดีหากแพ็กเก็ตที่เรียงตัวผิดลำดับมาถึงปลายทาง แพ็กเก็ตที่เรียงตัวผิดลำดับสามารถเป็นตัวบ่งชี้ถึงความเสียหายและทำให้เกิดการส่งใหม่ที่ไม่จำเป็นและทำให้เกิดการหมดเวลาของทีซีพี (TCP timeouts) (Blanton and Allman, 2002) มีผลให้ค่าประสิทธิผลของทีซีพีลดลงและยังเพิ่มค่าหน่วงให้แก่แพ็กเก็ตด้วย เนื่องจากการจราจรของทีซีพีเป็นการจราจรส่วนใหญ่ของอินเทอร์เน็ต (Claffy, K. and Miller, G. J., 1998; Huston, G. 2000; Thompson, K. et al.,1997) เราเตอร์จำเป็นต้องไม่จัดเรียงแพ็กเก็ตใหม่ภายในสายข้อมูลเดียวกัน (Fomenkov et al.,2004) การจัดเรียงตัวใหม่ของแพ็กเก็ตนั้นสามารถอธิบายได้ดังภาพที่ 2 สมมติให้อินพุทที่ 1ได้รับแพ็กเก็ตสีดำจำนวน 2 แพ็กเก็ต ซึ่งเป็นแพ็กเก็ตที่ต่อเนื่องกันและมีปลายทางไปยังเอาท์พุทที่ 1 จากนั้นจะถูกทำการถ่วงเก็บไว้ในไลน์คาร์ดคิวเอาท์พุทเสมือนที่ 1 คิวที่ 1 (มีปลายทางไปที่เอาท์พุทที่ 1) แพ็กเก็ตถัดไปจะถูกส่งออกและถูกนำไปเก็บที่ไลน์คาร์ดคิวเอาท์พุทเสมือนที่ 1 คิวที่ 2 จะเห็นว่าแพ็กเก็ตที่ 2 จะได้รับบริการก่อนแพ็กเก็ตที่ 1 ดังนั้นจึงมาถึงที่ปลายทางก่อนแพ็กเก็ตที่ 1 ซึ่งจะทำให้เกิดการจัดเรียงตัวใหม่ของแพ็กเก็ตที่ไม่ถูกต้องตามลำดับ



ภาพที่ 2 แพ็กเก็ตเรียงไม่ถูกต้องตามลำดับ

การป้องกันการจัดเรียงตัวใหม่ของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์ได้มีการศึกษาอย่างกว้างขวาง นักวิจัยทั้งหลายต่างก็พยายามพัฒนาขั้นตอนวิธีในการแก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ต เพื่อให้สามารถนำมาประยุกต์ใช้กับอินเทอร์เน็ตในปัจจุบันตลอดจนถึงในอนาคตได้อย่างเหมาะสมและมีประสิทธิภาพ ยกตัวอย่างเช่น ขั้นตอนวิธี First Come First Serve (FCFS) และ Earliest Deadline First (EDF) (Chang et al., 2002) เป็นขั้นตอนวิธีที่แก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์ แต่ทั้งสองวิธีนี้พบว่ามีข้อบกพร่องซึ่งไม่สามารถนำมาประยุกต์ใช้งานจริงได้ ขั้นตอนวิธี Full Frame First (FFF) (Keslassy and McKeown, 2002) ขั้นตอนวิธีนี้เป็นขั้นตอนวิธีที่สามารถแก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์ได้ รับประกันประสิทธิผล 100 % และรับประกันค่าหน่วง สามารถนำไปใช้งานได้จริง แต่พบว่ามีข้อบกพร่องที่ต้องได้รับการแก้ไข ได้แก่ ปัญหาที่มีการสะสมแพ็กเก็ตที่ผิดลำดับถ้าหากมีบางแพ็กเก็ตสูญหาย และปัญหาแพ็กเก็ตที่ไม่เต็มเฟรมจะไม่ได้รับการส่งเลยถ้ามีแพ็กเก็ตที่เต็มเฟรมเข้ามาอย่างต่อเนื่องตลอดเวลา เนื่องจากต้องรอคอยจนกว่าแพ็กเก็ตที่เต็มเฟรมจะได้รับการส่งจนหมด จากปัญหาต่างๆที่กล่าวมาข้างต้นทำให้เกิดแนวทางในการพัฒนาขั้นตอนวิธีที่แตกต่างเพื่อที่จะแก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์ได้อย่างสมบูรณ์แบบและสามารถที่จะนำไปใช้งานได้

ในวิทยานิพนธ์ฉบับนี้ได้เสนอขั้นตอนวิธีในการแก้ปัญหาการจัดเรียงตัวใหม่ของแพ็กเก็ต ปัญหาที่มีการจัดค่าสวิทช์แฟบริคทุกสล็อทเวลา ปัญหาการสะสมแพ็กเก็ตที่ผิดลำดับ และปัญหาที่แพ็กเก็ตไม่เต็มเฟรมไม่ได้รับการส่งในเราเตอร์แบบถ่วงสมดุลย์ ซึ่งขั้นตอนวิธีที่เสนอนี้จะสามารถป้องกันการจัดเรียงตัวใหม่ของแพ็กเก็ตได้และจะแก้ไขปัญหาที่เกิดขึ้นกับขั้นตอนวิธี FFF

วิทยานิพนธ์ฉบับนี้แบ่งเนื้อหาเป็น 5 บท คือ

บทที่ 1 บทนำ ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ของวิทยานิพนธ์ ขอบเขตและข้อจำกัดของวิทยานิพนธ์ คำจำกัดความหรือนิยามศัพท์เฉพาะ สถานที่ทำงานวิจัย ขั้นตอนและวิธีการดำเนินงาน และประโยชน์ที่คาดว่าจะได้รับ

บทที่ 2 พื้นฐานการทำงานของเราเตอร์ สถาปัตยกรรมของเราเตอร์ในปัจจุบัน เราเตอร์ความเร็วสูง เราเตอร์แบบถ่วงสมดุลย์ งานวิจัยที่เกี่ยวข้อง

บทที่ 3 วิธีดำเนินการวิจัย

บทที่ 4 ผลการศึกษาและอภิปรายผล

บทที่ 5 สรุปผลและข้อเสนอแนะ

2. วัตถุประสงค์ของวิทยานิพนธ์

(1) เพื่อศึกษาและพัฒนาขั้นตอนวิธีในการแก้ปัญหาการจัดเรียงตัวใหม่ของเราเตอร์แบบถ่วงสมดุลย์และปัญหาการจัดค่าคอนฟิกูเรชั่นใหม่ทุกสล็อทเวลาของสวิทช์แฟบริคของเราเตอร์แบบถ่วงสมดุลย์

(2) เพื่อหาประสิทธิภาพของขั้นตอนวิธีที่เสนอเปรียบเทียบกับเราเตอร์ในอุดมคติโดยการวิเคราะห์ทางคณิตศาสตร์

(3) เพื่อทดลองเปรียบเทียบประสิทธิภาพระหว่างขั้นตอนวิธีที่เสนอและขั้นตอนวิธี FFF

3. ขอบเขตและข้อจำกัดของวิทยานิพนธ์

การศึกษาครั้งนี้จะทำการแก้ปัญหาการจัดเรียงตัวผิดลำดับของแพ็กเก็ตในเราเตอร์แบบถ่วงสมดุลย์และแก้ปัญหาการจัดค่าคอนฟิกูเรชั่นใหม่ทุกสล็อทเวลาของสวิทช์แฟบริคของเราเตอร์แบบถ่วงสมดุลย์โดยการพัฒนาขั้นตอนวิธีเพื่อช่วยในการป้องกันการจัดเรียงตัวใหม่ของแพ็กเก็ตซึ่งขั้นตอนวิธีนี้จะพัฒนามาจากขั้นตอนวิธี FFF จากนั้นจะหาประสิทธิภาพของขั้นตอนวิธีที่ได้เสนอในเทอมของค่าหน่วงเฉลี่ยและประสิทธิผลโดยจะวิเคราะห์เปรียบเทียบกับเราเตอร์ในอุดมคติ ซึ่งได้แก่สวิทช์คิวเอาท์พุทและคิวเอาท์พุทแบบหน่วง ขณะเดียวกันขั้นตอนวิธีนี้จะแก้ไขปัญหาที่เกิดขึ้นกับขั้นตอนวิธี FFF ด้วย ดังนั้นจะทำการเปรียบเทียบประสิทธิภาพของขั้นตอนวิธีทั้งสองโดยทำการจำลองแบบด้วยโปรแกรมคอมพิวเตอร์ ณ สภาวะคงตัว กำหนดให้อัตราการเข้ามาของข้อมูลมีการกระจายแบบแบร์นูลลี การให้บริการมีการกระจายแบบแบร์นูลลี หนึ่งเซิร์ฟเวอร์ให้บริการและข้อมูลมีขนาดคงที่ รวมทั้งระบบมีลักษณะที่เป็นห่วงโซ่มาร์คอฟ

4. คำจำกัดความหรือนิยามศัพท์เฉพาะ

(1) แพ็กเก็ตที่ผิดลำดับ (mis-sequenced packets) หมายถึง แพ็กเก็ตในสายข้อมูลเดียวกันที่มีการจัดเรียงตัวใหม่ซึ่งไม่ถูกต้องตามลำดับ

(2) การจัดตั้งค่าใหม่ของสวิทช์(switch reconfiguration) หมายถึง การที่สวิทช์มีการเปลี่ยนแปลงการต่อเชื่อมใหม่

(3) คิวเอาท์พุทเสมือน (Virtual Output Queues:VOQs) หมายถึง คิวแบบเข้าก่อนออกก่อนสำหรับแพ็กเก็ตที่จะไปยังเอาท์พุทต่างๆ หนึ่งคิวต่อหนึ่งเอาท์พุท

(4) เซล (cell) หมายถึง แพ็กเก็ตที่มีขนาดคงที่ ซึ่งในวิทยานิพนธ์นี้จะมีการใช้คำว่าเซลและแพ็กเก็ตแทนซึ่งกันและกันในความหมายเดียวกัน

(5) ลำดับแบบวนรอบ (round robin order หรือ cyclic shift) หมายถึง ลำดับการให้บริการแบบวนรอบ

(6) คิว 3 มิติ (3 dimension queues) หมายถึง คิวแบบเข้าก่อนออกก่อนหนึ่งคิวต่อหนึ่งอินพุทและหนึ่งเอาท์พุท

(7) เมชแฟบริค (mesh fabrics) หมายถึง โครงสร้างแบบเมชที่นำมาใช้แทนสวิทช์แฟบริคแบบครอสบาร์

(8) สายข้อมูล (flow) หมายถึงแพ็กเก็ตที่มาจากอินพุทเดียวกันและไปยังเอาท์พุทเดียวกัน

(9) เ ฟรม (frame) แพ็กเก็ตที่มีขนาดคงที่ ถูกนำมาจัดกลุ่มรวมกันเพื่อการส่งผ่านสวิทช์ในแต่ละรอบ ใน 1 เฟรมมีได้สูงสุด N แพ็กเก็ต และจะเรียกเฟรมที่มี N แพ็กเก็ตนั้นว่าเฟรมเต็ม (fulled frame) ซึ่ง N คือจำนวนของพอร์ตอินพุทหรือเอาท์พุท

5. สถานที่ทำงานวิจัย

(1) ภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น

(2) ศูนย์คอมพิวเตอร์ มหาวิทยาลัยขอนแก่น

6. ขั้นตอนและวิธีการดำเนินงาน

(1) ศึกษา ค้นคว้าการทำงานพื้นฐานของเราเตอร์แบบถ่วงสมดุลย์

(2) ศึกษาขั้นตอนวิธีต่างๆ ที่ใช้ในการจัดเรียงแพ็กเก็ตให้ถูกต้อง

(3) วางขอบเขตและกำหนดเป้าหมายของงานวิจัย

(4) ออกแบบ พัฒนาขั้นตอนวิธี และ วิเคราะห์ทางคณิตศาสตร์

(5) ออกแบบการทดลอง

(6) เขียนโปรแกรมและทำการทดลอง

(7) สรุปผลการทดลองเขียนรายงานสรุปผล

(8) เขียนวิทยานิพนธ์

(9) นำเสนอวิทยานิพนธ์

7. ประโยชน์ที่คาดว่าจะได้รับ

(1) แพ็กเก็ตมีการเรียงตัวอย่างถูกต้องตามลำดับเมื่อออกจากพอร์ตเอาท์พุท

(2) เป็นแนวคิดใหม่สำหรับใช้ร่วมกับเราเตอร์แบบถ่วงสมดุลย์

(3) เป็นแนวทางในการวิจัยและพัฒนาปรับปรุงวิธีการจัดเรียงแพ็กเก็ตให้ถูกต้องตามลำดับต่อไป