

ในงานวิจัยนี้ ผู้วิจัยได้ศึกษาทฤษฎีและอัลกอริทึมการคำนวณทางคณิตศาสตร์แบบเรียบ  
ตรงและได้เสนอการออกแบบหน่วยเลขคณิตที่ใช้ตัวดำเนินการแบบเรียบรอง โดยงานวิจัยนี้ให้  
ความสนใจกับตัวดำเนินการพื้นฐานคือ การบวก การลบ และ การคูณ และได้วิเคราะห์หาข้อจำกัด  
ด้านข้อมูลเข้า คือ ขนาดของตัวเลข ระบบของตัวเลข และการแทนค่าของตัวเลขที่จะนำมา  
คำนวณ และข้อจำกัดด้านการออกแบบหน่วยเลขคณิต คือ ขนาดของวงจร และการควบคุม

จากการจำลองการทำงานหน่วยเลขคณิตแบบเรียบรอง พบร่วม วงจรของตัวดำเนินการ  
บวกและตัวดำเนินการลบให้ผลลัพธ์ถูกต้องโดยไม่จำกัดขนาดของข้อมูลเข้า ส่วนวงจรของตัว  
ดำเนินการคูณให้ผลลัพธ์ถูกต้องเมื่อข้อมูลเข้ามีขนาดไม่เกิน 64 บิต แต่ถ้าต้องการคำนวณ  
ตัวดำเนินการคูณไปริ่งงานข้อมูลเข้าที่มีขนาดมากกว่า 64 บิตแล้ว ก็สามารถนำมาต่อขยาย  
เพิ่มเติมได้ และขนาดของหน่วยเลขคณิตที่มีตัวดำเนินการบวก ลบ และคูณที่ออกแบบได้ใช้  
ปริมาณlogic เท่ากับ 11406 เกต

In this thesis, we study theory and algorithm of on-line arithmetic and propose a design of arithmetic unit with on-line operator. We focus on some basic operators: adder, subtract and multiplier. We also analysis a constrain of input data that are the size of the input data system and digit representation system. We also consider some constrains of arithmetic unit design such as the size of circuit and controller.

From simulation result it is show that on-line addition and on-line subtraction can be correctly performed with infinity number of the input digits. On-line multiplier operator can process correctly with 64 digits or less. In the case that the input has more than 64 digits, on-line multiplier can also be done with some extension units. In conclusion, our arithmetic unit contains 11406 logic gates.