

งานวิจัยนี้ได้เสนอวิธีการออกแบบการประมวลผลสัญญาณดิจิทัลแบบขนานด้วยตัวประมวลผลหลายตัว โดยใช้ตัวประมวลผล 4 ตัว มาเชื่อมต่อในแบบขนานเพื่อให้มีความเร็วในการประมวลผลสูงขึ้น ซึ่งตัวประมวลผลแต่ละตัวจะมีหน่วยความจำเฉพาะ (Local Memory) ทำหน้าที่เก็บโปรแกรมประมวลผลในแต่ละส่วนและมีหน่วยความจำร่วมสี่พอร์ต (Four-Port SRAM) ทำหน้าที่เป็นหน่วยความจำส่วนกลาง (Global Memory) ที่ใช้ในการเก็บข้อมูลสำหรับประมวลผลร่วมกัน

การออกแบบและสร้างระบบประมวลผลสัญญาณดิจิทัลแบบขนานด้วยตัวประมวลผลหลายตัวกับหน่วยความจำร่วมนี้ได้ใช้ตัวประมวลผลสัญญาณดิจิทัลชนิดจุดทศนิยมลอย (Floating point DSP) ตระกูล TMS320C31 ขนาด 32 บิต จำนวน 4 ตัว เชื่อมต่อกับหน่วยความจำร่วมสี่พอร์ต เบอร์ IDT7052S 2K X 8 SRAM

สำหรับอัลกอริทึมที่นำมาใช้ร่วมกับระบบประมวลผลสัญญาณดิจิทัลแบบขนานด้วยตัวประมวลผลหลายตัวกับหน่วยความจำร่วม คือ วิธีการคำนวณฟูริเยร์อย่างรวดเร็ว (Fast Fourier Transform) โดยใช้ตัวประมวลผล 4 ตัว แยกประมวลผลเฉพาะในส่วนที่แต่ละตัวรับผิดชอบจากการทดลองพบว่าระบบประมวลผลมีประสิทธิภาพและความเร็วสูงขึ้น 2.414 เท่าของการประมวลผลด้วยตัวประมวลผล 1 ตัว