

192913

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อออกแบบและพัฒนาเครื่องมือสำหรับจำลองการทำงานของอัลกอริทึมการคำนวณแบบเชื่อมตรงในรูปของวงจรร้อยละต่าง ๆ ประกอบเข้าด้วยกัน ซึ่งกำหนดการทำงานได้ด้วยตารางค่าความจริง เครื่องมือที่ได้เป็นประโยชน์ในการศึกษาและตรวจสอบความถูกต้องในการทำงานของอัลกอริทึมการคำนวณแบบเชื่อมตรง วิทยานิพนธ์ฉบับนี้เสนอเครื่องมือที่ทำงานบนสภาพแวดล้อมแบบกราฟิกเพื่อให้ผู้ออกแบบสามารถจำลองการทำงานของอัลกอริทึมการคำนวณแบบเชื่อมตรงได้สะดวกโดยผู้ออกแบบสามารถเลือกรูปแบบการแสดงผลการจำลองการทำงานได้เองผ่านทางส่วนต่อประสานกับผู้ใช้และเครื่องมือนี้พัฒนาด้วยภาษาจาวาที่ใช้งานได้ในรูปแบบของแอปพลิเคชันทำงานเป็นลักษณะของเว็บแอปพลิเคชันและจัดเก็บอุปกรณ์และวงจรถูกออกแบบลงไฟล์ในรูปแบบของแฟ้มเอกสารเอ็กซ์เอ็มแอล

192913

The purposes of this thesis are to design and to development of a simulation tool for on-line computational algorithms which can be represented by a combination of sub-circuits together with their truth tables. This tool is useful for any people who like to study on-line computation algorithms especially in algorithm verification. The introduced tools work in graphical user interface (GUI) mode that is suitable for designer. The program is designed and developed using java programming concept in applet web application. Designed components and circuits can be saved in extensible markup language (XML) format.