193162

การออกแบบฮาร์ดแวร์ในปัจจุบันมีความยุ่งยากและซับซ้อนมากขึ้น เนื่องจากการพัฒนาเทคโนโลยีที่เพิ่มขึ้นอย่างรวดเร็ว นักออกแบบฮาร์ดแวร์จึงควรใช้เวลาไม่มากในการออกแบบ นอกจากนั้น หากเกิดความผิดพลาดในการออกแบบวงจรแม้เพียงเล็กน้อย นักออกแบบจะสูญเสียเวลาในการรื้อและแก้ไขวงจรทั้งหมด จากปัญหาดังกล่าวนี้ มีงานวิจัยหลายงานได้นำเสนอเครื่องมือที่ช่วยนักออกแบบวงจรทางฮาร์ดแวร์ โดยนำแนวความคิดต่างๆ ในการออกแบบซอฟต์แวร์มาประยุกต์ใช้ เช่น การประยุกต์ใช้แนวคิดเชิงวัตถุในการออกแบบวงจรตรรกะเชิงผสม ซึ่งพบว่าสามารถช่วยลดเวลาและความซับซ้อนในขั้นตอนการออกแบบวงจรตรรกะเชิงผสมได้ส่วนหนึ่ง และไม่พบว่ามีงานวิจัยใดที่นำแนวคิดเชิงวัตถุมาประยุกต์ใช้กับการออกแบบวงจรตรรกะเชิงลำดับ ดังนั้นงานวิจัยนี้ จึงนำแนวคิดเชิงวัตถุมาประยุกต์ใช้ในการสร้างเครื่องมือออกแบบวงจรตรรกะเชิงลำดับที่ช่วยลดเวลาและแรงงานในการออกแบบวงจรฮาร์ดแวร์ได้

แนวคิดเชิงวัตถุที่นำมาใช้ในการออกแบบเครื่องมือประกอบด้วย แนวคิดการห่อหุ้ม แนวคิดการถ่ายทอด และแนวคิดการนำกลับมาใช้ โดยเครื่องมือออกแบบวงจรตรรกะเชิงลำดับแบบแนวคิดเชิงวัตถุที่ได้ออกแบบและสร้างขึ้นในวิทยานิพนธ์นี้ประกอบด้วย ส่วนออกแบบวงจรแบบกราฟิกซึ่งนำแนวคิดทั้งสามมาใช้ในการออกแบบ เครื่องมือสังเคราะห์วงจร และส่วนเชื่อมต่อกับเครื่องมือจำลองการทำงาน VeriLogger Pro™ 7.3a ผลการออกแบบและสังเคราะห์วงจรพบว่าสามารถสังเคราะห์วงจรได้ถูกต้องตามหลักการสังเคราะห์วงจรของวงจรมาตรฐาน International Symposium on Circuits and Systems 1989 (ISCAS89)

193162

Hardware design is a complex task that demands hardware designer to redesign the circuit each time the specification changes. Previous research offered the use of OO reusability, inheritance, and encapsulation to help hardware designers in the process of hardware design, specifically to the combinational logic design. To contribute to this line of work, this research proposes the application of OO reusability, inheritance, and encapsulation to the design of hardware, particularly the sequential logic design, aiming to increase design performance.

This proposed tool that combines the concept of reusability, inheritance, and encapsulation, encompasses a hardware design GUI drawing tool, a synthesizer, and a simulator that connects to VeriLogger Pro™ 7.3a. The output from the tool produces the same result as the standard International Symposium on Circuits and Systems 1989.