

บรรณานุกรม

- [1] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, **A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit**. Proc. of IEEE TENCON 2004, Chieang Mai, Thailand, Nov. 21-24, 2004.
- [2] G. Wilson and P.K Chan, **Novel Voltage-Controlled Grounded Resistor**. Electron. Lett., Vol.25, pp.1725-1726, Dec. 1989.
- [3] Z. Wang, **Novel Voltage-Controlled Grounded Resistor**. Electron. Lett., Vol.26, pp.1711-1712, Sep. 1986.
- [4] I. S. Han and S. B. Park, **Voltage-Controlled Linear Resistor by Two MOS Transistor and its Application to Active RC Filter MOS Integration**. Proc. IEEE, Vol. 72, pp.1655-1657, Nov. 1984.
- [5] P. E. Allen and D. R. Holberg, **CMOS Analog Circuit Design**. Holt Rinehart and Winston, Inc., 1987
- [6] Z. Wang, **A CMOS Four-Quadrant Analog Multiplier with Single-Ended Voltage Output and Improved Temperature Performance**. IEEE J. Solid-State Circuit, Vol.26, pp.1293-1301, Sep. 1991.
- [7] H. Shichman and D.A. Hodges, **Modeling and Simulation of Insulated-Gate Field-Effect Transistor Switching Circuits**. IEEE J. Solid-State Circuit, Vol.SC-3, pp.285-289, Sept. 1968.
- [8] C.T. Sah, **Characteristic of the Metal-Oxide-Semiconductor Transistor**. IEEE Trans. Electron Devices, Vol. ED-11, pp. 324-345, July. 1964.
- [9] S. Qin and R.L. Geiger, **A ± 5 -V Analog Multiplier**. IEEE J. Solid-State Circuit, Vol.SC-22, pp.1143-1146, Dec. 1987.
- [10] J.L. Pennock, **CMOS Triode Transconductor for Continuous-Time Active Integrated Filters**. Electron. Lett., Vol.21, pp.817-818, Aug. 1985.
- [11] S. Liu and L. W. Nagel, **Small-Signal MOSFET Models for Circuit Design**. IEEE J. Solid-State Circuits Vol.SC-17, pp.983-998, Dec. 1982.

- [12] R. Gregorian and G.C. Temes, **Analog MOS Integrated Circuit for Signal Processing**, John Wiley&Sons, Inc., 1986.
- [13] R. L. Geiger, P. E. Allen and N. R. Strader, **VLSI Design Techniques for Analog and Digital Circuir**. McGraw-Hill Publishing Company, 1990.
- [14] P. R. Gray and R. G. Meyer, **Analysis and Design of Analog Integrated Circuits**. 2nd Edition John Wiley & Sons. Inc., 1984.
- [15] G. W. Roberts and Adel S. Sedra, **Spice for Microeletronic Circuits**. 3rd Edition, Saunders College Publishing, 1992.
- [16] K. R. Laker and W. M. C. Sansen, **Design of Analog Integrated Circuits and System**. McGraw-Hill Inc., 1994.

ภาคผนวก

ภาคผนวก ก.

โปรแกรม PSpice ที่ใช้วิเคราะห์ในงานวิจัย

โปรแกรมสำหรับการวิเคราะห์หาคุณสมบัติทางไฟตรงของวงจรความต้านทานที่นำเสนอ

Analysis and Design of CMOS Voltage Controlled Grounding Resistance Circuit:
(DC Characteristic)

```
VDD 1 0 DC 5V
VSS 2 0 DC -5V
VIN 4 0 DC 0V
VC 5 0 DC 3V
VG4 6 0 DC 1V
M1 4 3 0 2 NMOS1 W=20U L=10U
M2 4 5 0 2 NMOS1 W=20U L=10U
M3 2 4 3 3 PMOS1 W=50U L=10U
M4 3 6 1 1 PMOS1 W=50U L=10U
```

*****0.25um*****

* LOT: T14Y MOSIS WAF: 03

* DIE: N_Area_Fring DEV: N3740/10

* Temp= 27

.MODEL NMOS1 NMOS (LEVEL = 3

```
+ TOX = 5.7E-9 NSUB = 1E17 GAMMA = 0.4317311
+ PHI = 0.7 VTO = 0.4238252 DELTA = 0
+ UO = 425.6466519 ETA = 0 THETA = 0.1754054
+ KP = 2.501048E-4 VMAX = 8.287851E4 KAPPA = 0.1686779
+ RSH = 4.062439E-3 NFS = 1E12 TPG = 1
+ XJ = 3E-7 LD = 3.162278E-11 WD = 1.232881E-8
+ CGDO = 6.2E-10 CGSO = 6.2E-10 CGBO = 1E-10
+ CJ = 1.81211E-3 PB = 0.5 MJ = 0.3282553
+ CJSW = 5.341337E-10 MJSW = 0.5 )
```

.MODEL PMOS1 PMOS (LEVEL = 3

```
+ TOX = 5.7E-9 NSUB = 1E17 GAMMA = 0.6348369
+ PHI = 0.7 VTO = -0.5536085 DELTA = 0
+ UO = 250 ETA = 0 THETA = 0.1573195
+ KP = 5.194153E-5 VMAX = 2.295325E5 KAPPA = 0.7448494
+ RSH = 30.0776952 NFS = 1E12 TPG = -1
+ XJ = 2E-7 LD = 9.968346E-13 WD = 5.475113E-9
+ CGDO = 6.66E-10 CGSO = 6.66E-10 CGBO = 1E-10
+ CJ = 1.893569E-3 PB = 0.9906013 MJ = 0.4664287
+ CJSW = 3.625544E-10 MJSW = 0.5 )
```

*****0.25um*****

.DC VIN-1 1 0.1 VC 3 10 1

.PROBE

.OP

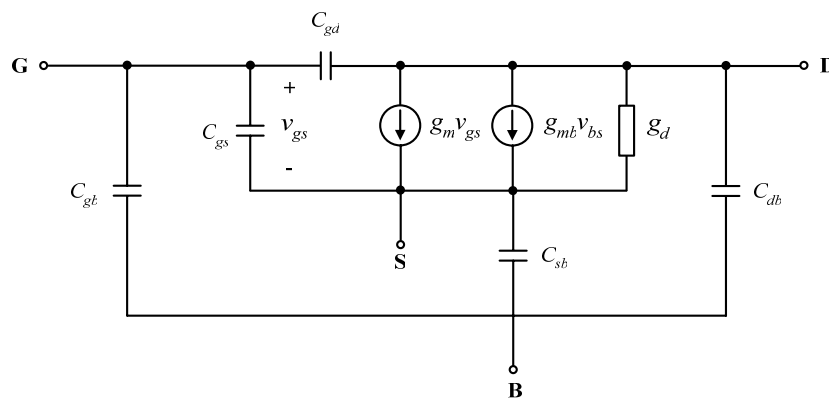
.END

ภาคผนวก ข.

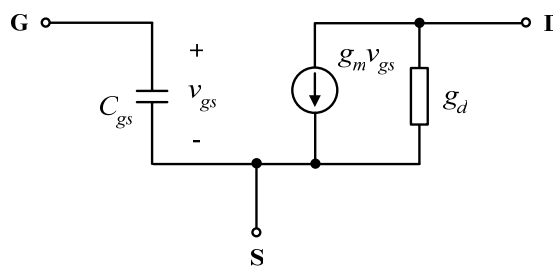
การวิเคราะห์สมรรถนะของวงจรกลุ่มย่อย

ข 1 แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

มอสทรานซิสเตอร์ เป็นทรานซิสเตอร์ที่มีคุณสมบัติคล้ายกับไบโพลาร์ทรานซิสเตอร์ แต่มีความต่างกัน คือ มอสทรานซิสเตอร์จะมีการทำงานในย่านไม่อิ่มตัว (Ohmic Region) และในย่านอิ่มตัว (Saturation Region) แบบจำลองสัญญาณขนาดเล็กของอุปกรณ์นี้ปกติจะแสดงดังรูปที่ ข 1 (ก) ซึ่งในกรณีของมอสทรานซิสเตอร์ทำงานในย่านอิ่มตัว จะเป็นผลทำให้ช่องสนามไฟฟ้า (Channel) ที่ขาเดรนมีความแคบมาก ในย่านอิ่มตัวนี้แรงดันที่ขาเดรนจะมีผลกระทบกับประจุไฟฟ้าที่ขาเกต และช่องสนามไฟฟ้าน้อยมาก ด้วยเหตุนี้เองอาจกล่าวได้ว่า ตัวเก็บประจุ C_{gd} มีค่าน้อยมากสามารถประมาณได้ว่าเท่ากับศูนย์ ส่วนตัวเก็บประจุ C_{db} และ C_{gb} เป็นตัวเก็บประจุแบบแผ่นมีค่าน้อยมาก และในการใช้งานมอสทรานซิสเตอร์ในย่านอิ่มตัว ซึ่งในงานวิจัยจะทำการต่อฐานรอง (Body) เข้ากับขาซอส ทำให้ตัวเก็บประจุ C_{sb} จะมีค่าเท่ากับศูนย์ ซึ่งแบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ที่ทำงานในย่านอิ่มตัว แสดงไว้ดังรูปที่ ข 1(ข)



(ก)



(ข)

ภาพที่ ข 1 (ก) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

(ข) แบบจำลองสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ย่านอิ่มตัว

แบบจำลองสำหรับการเลียนแบบการทำงานด้วย PSpice

Analysis and Design of CMOS Voltage Controlled Grounding Resistance Circuit

***** MOSFET MODEL PARAMETERS *****

	NMOS1	PMOS1
	NMOS	PMOS
LEVEL	3	3
TPG	-1	
L	100.000000E-06	100.000000E-06
W	100.000000E-06	100.000000E-06
LD	31.622780E-12	996.834600E-15
WD	12.328810E-09	5.475113E-09
VTO	.423825	-.553608
KP	250.104800E-06	51.941530E-06
GAMMA	.431731	.634837
PHI	.7	.7
LAMBDA	0	0
RSH	4.062439E-03	30.0777
IS	10.000000E-15	10.000000E-15
JS	0	0
PB	.5	.990601
PBSW	.5	.990601
CJ	1.812110E-03	1.893569E-03
CJSW	534.133700E-12	362.554400E-12
MJ	.328255	.466429
MJSW	.5	.5
CGSO	620.000000E-12	666.000000E-12
CGDO	620.000000E-12	666.000000E-12
CGBO	100.000000E-12	100.000000E-12
NSUB	100.000000E+15	100.000000E+15
NFS	1.000000E+12	1.000000E+12
TOX	5.700000E-09	5.700000E-09
XJ	300.000000E-09	200.000000E-09
UO	425.6466	250
UCRIT	10.000000E+03	10.000000E+03
VMAX	82.878510E+03	229.532500E+03
DELTA	0	0
THETA	.175405	.15732
ETA	0	0
KAPPA	.168678	.744849
DIOMOD	1	1
VFB	0	0
LETA	0	0
WETA	0	0
U0	0	0
TEMP	0	0
VDD	0	0
XPART	0	0

Analysis and Design of CMOS Voltage Controlled Grounding Resistance Circuit

**** SMALL SIGNAL BIAS SOLUTION TEMPERATURE = 27.000 DEG C

NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE NODE VOLTAGE

(1) 5.0000 (2) -5.0000 (3) 3.5013 (4) 0.0000 (5) 3.0000
 (6) 1.0000

VOLTAGE SOURCE CURRENTS

NAME CURRENT

VDD -6.391E-04
 VSS 6.391E-04
 VIN -1.002E-11
 VC 0.000E+00
 VG4 0.000E+00

TOTAL POWER DISSIPATION 6.39E-03 WATTS

**** OPERATING POINT INFORMATION TEMPERATURE = 27.000 DEG C ****
 **** MOSFETS ****

NAME	M1	M2	M3	M4
MODEL	NMOS1	NMOS1	PMOS1	PMOS1
ID	5.01E-12	5.01E-12	-6.39E-04	-6.39E-04
VGS	3.50E+00	3.00E+00	-3.50E+00	-4.00E+00
VDS	0.00E+00	0.00E+00	-8.50E+00	-1.50E+00
VBS	-5.00E+00	-5.00E+00	0.00E+00	0.00E+00
VTH	1.11E+00	1.11E+00	-5.92E-01	-5.92E-01
VDSAT	2.23E+00	1.78E+00	-2.46E+00	-2.87E+00
Lin0/Sat1	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
if	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
ir	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
TAU	-1.00E+00	-1.00E+00	-1.00E+00	-1.00E+00
GM	0.00E+00	0.00E+00	3.62E-04	1.85E-04
GDS	8.51E-04	7.20E-04	8.53E-08	2.74E-04
GMB	0.00E+00	0.00E+00	8.94E-05	6.82E-05
CBD	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CBS	0.00E+00	0.00E+00	0.00E+00	0.00E+00
CGSOV	1.24E-14	1.24E-14	3.33E-14	3.33E-14
CGDOV	1.24E-14	1.24E-14	3.33E-14	3.33E-14
CGBOV	1.00E-15	1.00E-15	1.00E-15	1.00E-15
CGS	6.05E-13	6.05E-13	2.02E-12	1.55E-12
CGD	6.05E-13	6.05E-13	0.00E+00	1.39E-12
CGB	0.00E+00	0.00E+00	0.00E+00	0.00E+00

JOB CONCLUDED

***** CIRCUIT DESCRIPTION *****

แบบจำลองที่ใช้สำหรับการเลียนแบบการทำงานด้วย PSpice มีอยู่ 3 แบบที่ใช้กันอย่างกว้างขวาง คือ แบบจำลองระดับหนึ่ง (Level 1 Model), แบบจำลองระดับสอง (Level 2 Model) และแบบจำลองระดับสาม (Level 3 Model)

ข 1.1 แบบจำลองระดับหนึ่ง (Level 1 Model)

เป็นแบบจำลองแบบพื้นฐาน ที่ใช้อ้างอิงเป็นสมการต่าง ๆ แบบพื้นฐาน เหมาะสำหรับการคำนวณพื้นฐานทั่วไปที่ไม่ต้องการวิเคราะห์ค่าความผิดพลาด (Error) ต่าง ๆ ซึ่งถ้าต้องการคำนวณวงจรแบบง่าย ๆ หรือแบบที่ไม่ต้องพิจารณาความผิดพลาดแบบจำลองนี้ก็เพียงพอที่จะใช้งานได้

ข 1.2 แบบจำลองระดับสอง (Level 2 Model)

เป็นแบบจำลองที่ต่างจาก (Level 1 Model) อยู่ 2 ส่วน คือ วิธีการคำนวณค่าผลกระทบของความยาวแชนแนล (Effective Channel Length : λ) และในส่วนของ การเปลี่ยนแปลง (Transition) ย่านการทำงานระหว่างอิ่มตัว และไม่อิ่มตัว ใช้เวลาในการคำนวณการเปลี่ยนแปลง (Transition) ย่านทำงานระหว่างอิ่มตัว และไม่อิ่มตัวมาก ในแบบจำลองระดับสองนี้ยังให้ประโยชน์ด้านประสิทธิภาพที่ดีกว่า และสนับสนุนการใช้อุปกรณ์ที่มีแชนแนลแคบ (Short Channel)

ข 1.3 แบบจำลองระดับสาม (Level 3 Model)

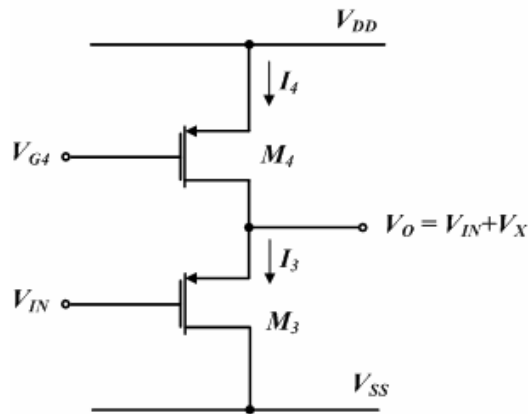
เป็นแบบจำลองที่ผสมผสานตัวแปรจากการสังเกตเข้าไปด้วย (Semi-Empirical Model) โดยที่ตัวแปรต่าง ๆ ที่เพิ่มเติมเข้ามา (จะมีความสัมพันธ์ไม่ชัดเจนว่าส่งผลมาจากคุณสมบัติทางกายภาพของมอสทรานซิสเตอร์) จะทำให้ประสิทธิภาพที่ดีขึ้น ในแบบจำลองระดับสามนี้ยังสามารถลดเวลาในการคำนวณการเปลี่ยนแปลง (Transition) ย่านทำงานระหว่างอิ่มตัว และไม่อิ่มตัวมากอีกด้วย

ข 2 การวิเคราะห์ทรานซิสเตอร์วงจรเลื่อนระดับแรงดัน (Voltage Level Shifter Circuits)

วงจรเลื่อนระดับแรงดันที่ใช้ในหัวข้อวิจัยนี้เป็นวงจรที่ใช้อุปกรณ์เพียง 2 ตัว [5] คือ มอสทรานซิสเตอร์และแหล่งจ่ายกระแสคงที่อย่างละตัว และยังสามารถสร้างเป็นวงจรเลื่อนระดับทางด้านบวกและด้านลบ เพียงแต่เปลี่ยนชนิดของมอสทรานซิสเตอร์ และแหล่งจ่ายกระแสคงที่ที่แสดงดังภาพที่ ข 2

จากสมการที่ (3.13) – (3.14) ในบทที่ 3 ด้วยเงื่อนไข $V_x = \sqrt{\frac{I_1}{\beta_p}} + |V_{TP}|$ โดยจะต้องตั้ง

ค่าของแรงดัน V_x ให้มากกว่าแรงดันเทรชโฮลด์ของมอสทรานซิสเตอร์เท่านั้นคือ $V_x > V_{TN}$ แต่ในทางปฏิบัติเพื่อให้แน่ใจว่าค่าของแรงดัน V_x มีค่าดังที่ต้องการ และง่ายต่อการคำนวณนั้น อาจจะสมมติให้วงจรมีค่าเป็น $V_x \approx 2V_{TN}$ ดังนั้น ทรานซิสเตอร์ M_4 ซึ่งทำงานในย่านอิ่มตัว และทำงานเป็นแหล่งจ่าย I_1 จะอยู่ภายใต้เงื่อนไขดังนี้ $(V_{SG4} - |V_{TP}|) < V_{SD4}$ ในกรณีนี้ที่แรงดันเอาต์พุต V_O ไม่ควรจะมีค่ามากกว่า $(V_{G4} + |V_{TP}|)$ เพื่อจะยังคงสถานการณ์ทำงานในช่วงนำ กระแสอิ่มตัวอยู่ หรืออาจจะเขียนเงื่อนไขได้เป็น $(V_{IN} + V_x) < (V_{G4} + |V_{TP}|)$ โดยที่ V_{G4} จะเป็นแรงดันไบอัสที่ขาเกตเพื่อทำให้เกิดเป็นกระแส I_1 ดังสมการที่ (3.15)



ภาพที่ ข 2 วงจรเลื่อนระดับแรงดันที่ใช้ในการวิเคราะห์ย่านอินพุตปฏิบัติงาน

จากภาพที่ ข 2 สามารถหาค่าของกระแส I_4 ได้ดังสมการ

$$I_4 = \beta_p (V_{SG4} - |V_{TP}|)^2 \quad (\text{ข 1})$$

โดยที่ $V_{SG4} = V_{DD} - V_{G4}$ สมการที่ (ข 1) จะกลายเป็น

$$V_{G4} = V_{DD} - \sqrt{\frac{I_4}{\beta_p}} - |V_{TP}| \quad (\text{ข 2})$$

ด้วยเงื่อนไขของทรานซิสเตอร์ย่านอิมิต์ สามารถบอกได้ถึงค่าของย่านอินพุตปฏิบัติงานด้านบวกจะมีค่าเป็น

$$V_{in} < \left(V_{DD} - 2\sqrt{\frac{I_4}{\beta_P}} - |V_{TP}| \right) \quad (\text{ข } 3)$$

หรือเขียนอยู่ในรูปของ V_x จะมีค่าเป็น

$$V_{in} < (V_{DD} - 2V_x + |V_{TP}|) \quad (\text{ข } 4)$$

ส่วนการวิเคราะห์อินพุตปฏิบัติงานทางด้านลบนั้น จากภาพที่ ข 2 ทรานซิสเตอร์ M_3 จะทำงานในย่านอิมิต์ ซึ่งอยู่ในเงื่อนไข $(V_{SG3} - |V_{TP}|) < V_{SD3}$ หรือสามารถเขียนสมการแสดงเงื่อนไขการทำงานได้เป็น

$$(V_{S3} - V_{G3} - |V_{TP}|) < (V_{S3} - V_{D3}) \quad (\text{ข } 5)$$

โดยที่ $V_{G3} = V_{IN}$ และ $V_{D3} = V_{SS}$ ดังนั้น

$$V_{in} > (V_{SS} - |V_{TP}|) \quad (\text{ข } 6)$$

จากสมการที่ (ข 3) - (ข 6) สามารถอธิบายถึงย่านอินพุตปฏิบัติงานของวงจรได้เป็น

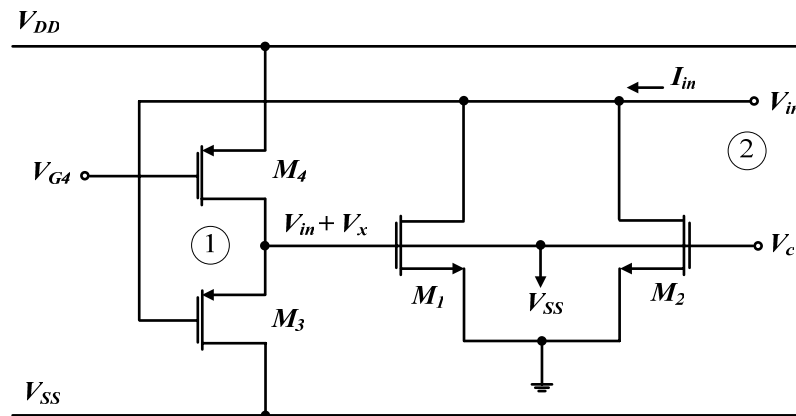
$$(V_{SS} - |V_{TP}|) < V_{in} < (V_{DD} - 2V_x + |V_{TP}|) \quad (\text{ข } 7)$$

เมื่อแทนค่าตัวแปรที่เกี่ยวข้องลงในสมการที่ (ข 7) โดยกำหนดให้ V_x มีค่าเท่ากับ $V_{TN} = 1.07V, V_{SS} = -5V, |V_{TP}| = 0.8V$ ค่าของช่วงแรงดันอินพุตปฏิบัติงานจะมีค่าเท่ากับ

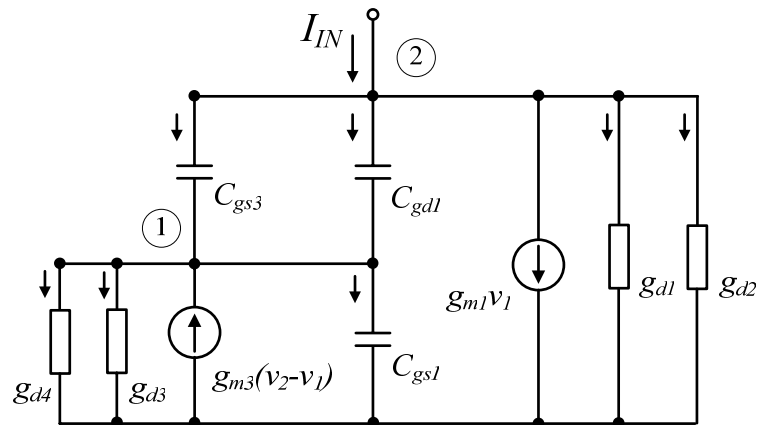
$$-5.8 < V_{in} < 3.66 \quad (\text{ข } 8)$$

ข 3 การวิเคราะห์หาค่าการตอบสนองทางความถี่

ในการวิเคราะห์หาค่าการตอบสนองทางความถี่ของวงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน (Voltage-Controlled Grounding Resistance Circuit: VCGR) ในงานวิจัยนี้ สามารถทำได้โดยการใช้แบบจำลองสัญญาณขนาดเล็ก (small signal) ของวงจรทั้งหมดได้จากภาพที่ ข 3



ภาพที่ ข 3 วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน



ภาพที่ ข 4 แบบจำลองสัญญาณขนาดเล็กของวงจรภาพที่ ข 3

จากวงจรภาพที่ ข 3 สามารถเขียนอยู่ในรูปของแบบจำลองสัญญาณขนาดเล็กกรณีของมอสทรานซิสเตอร์ชนิดนำกระแสไม่อิ่มตัวได้เป็นดังภาพที่ ข 4

จากภาพที่ ข 4 สามารถวิเคราะห์หาค่าการตอบสนองทางความถี่ได้ โดยแบ่งการพิจารณาเป็น 2 ส่วนคือ ในส่วนแรกเป็นการวิเคราะห์ฟังก์ชันของสมการการส่งผ่านของวงจรเลื่อนระดับแรงดัน และในส่วนที่สองเป็นการวิเคราะห์ฟังก์ชันจุดขับ (Driving Point Function) และพิจารณาค่าของโพลตัวใดที่มีค่าต่ำที่สุด โดยการวิเคราะห์จากภาพที่ ข 4 โดยใช้ KCL สามารถเขียนสมการโหนดต่าง ๆ ได้ดังนี้

$$\text{ที่โหนด 1} \quad g_{m3}(v_2 - v_1) + s(C_{gd1} + C_{gs3})(v_2 - v_1) = v_1(g_{d3} + g_{d4} + sC_{gs1}) \quad (\text{ข 9})$$

$$\text{ที่โหนด 2} \quad g_{m1}v_1 + v_2(g_{d1} + g_{d2}) + (v_2 - v_1)s(C_{gd1} + C_{gs3}) = I_{IN} \quad (\text{ข 10})$$

โดยที่ $C_p = C_{gd1} + C_{gs3}$ เขียนสมการที่ (ข 9) ใหม่ได้เป็น

$$v_1 \approx \frac{v_2(g_{m3} + sC_p)}{g_{m3} + g_{d3} + g_{d4} + s(C_{gs1} + C_p)} \quad (\text{ข 11})$$

$$\frac{v_2(s)}{v_1(s)} \approx \frac{g_{m3} + g_{d3} + g_{d4} + s(C_{gs1} + C_p)}{(g_{m3} + sC_p)} \quad (\text{ข 12})$$

$$|p_1| \approx \frac{g_{m3}}{C_p} \quad \text{และ} \quad |z_1| \approx \frac{g_{m3}}{C_{gs1} + C_p} \quad (\text{ข 13})$$

จากสมการที่ (ข 13) จะเห็นว่าค่าของ Pole และ Zero ใกล้เคียงกันมาก ($|p_1| \approx |z_1|$) เนื่องจากกรณีนี้มอสทรานซิสเตอร์ M_3 , M_4 ทำงานในย่านอิ่มตัว ค่าของ $g_{d3} + g_{d4} \ll g_{m3}$ ดังนั้นค่า Pole และ Zero สามารถหักล้างกันได้ โดยสมการที่ (ข 12) จึงไม่นำมาพิจารณาค่า Pole และ Zero นี้ และเมื่อต้องการพิจารณาฟังก์ชันจุดขับที่โหนด 2 ทำได้โดยแทนสมการที่ (ข 11) ใน (ข 10) ได้เป็น

$$I_{IN} \approx \frac{v_2(g_{m3} + sC_p)(g_{m1} - sC_p)}{g_{m3} + s(C_{gs1} + C_p)} + v_2(g_{d1} + g_{d2} + sC_p) \quad (\text{ข 14})$$

$$\frac{v_2}{I_{IN}} \approx \frac{g_{m3} + s(C_{gs1} + C_P)}{(g_{m3} + sC_P)(g_{m1} - sC_P) + (g_{d1} + g_{d2} + sC_P)(g_{m3} + s(C_{gs1} + C_P))} \quad (\text{ข 15})$$

$$\frac{v_2(s)}{I_{IN}(s)} \approx \frac{g_{m3} + s(C_{gs1} + C_P)}{g_{m3}(g_{m1} + g_{d1} + g_{d2}) + s(C_P g_{m1} + (C_{gs1} + C_P)(g_{d1} + g_{d2})) + s^2 C_P C_{gs1}} \quad (\text{ข 16})$$

การตอบสนองทางความถี่สามารถประมาณค่าได้จาก

$$f_{-3dB} \approx \frac{1}{2\pi} \sqrt{\frac{g_{m3}(g_{m1} + g_{d1} + g_{d2} + g_{d4})}{C_P C_{gs1}}} \quad (\text{ข 17})$$

แทนค่าพารามิเตอร์ของมอสทรานซิสเตอร์ ลงในสมการที่ (ข 17) ค่าของการตอบสนองทางความถี่จะมีค่าประมาณ

$$f_{-3dB} \approx \frac{1}{2\pi} \sqrt{\frac{3.62 \times 10^{-4} (0 + 8.51 \times 10^{-4} + 8.53 \times 10^{-8} + 2.74 \times 10^{-4})}{(2.625 \times 10^{-12})(6.05 \times 10^{-13})}}$$

$$f_{-3dB} \approx 80.598 \text{ MHz} \quad (\text{ข 18})$$

ภาคผนวก ก.
บทความวิจัยที่ได้รับการตีพิมพ์

1. มนตรี สมดุลยกันก, “การวิเคราะห์วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส,” วารสารวิศวกรรมศาสตรมหาวิทยาลัยสยาม ปีที่ 7 ฉบับที่ 2 เล่มที่ 13 หน้า 77-80, กรกฎาคม-ธันวาคม 2549



วารสาร วิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

ISSN 1513-4652 * * * ปีที่ 7 ฉบับที่ 2 เล่มที่ 13 กรกฎาคม- ธันวาคม 2549

สารบัญ

- 1 Delaunay Triangulation with Adaptive Meshing Technique for Crack Propagation Analysis
Sutthisak Phongthanapanich and Pramote Dechaumphai
- 9 A Monotone Streamline Upwind Finite Element Method for 6-nodes Triangular Elements
Niphon Wansophark and Pramote Dechaumphai
- 17 Finite Element Method for Unsteady Incompressible Flow and Heat Transfer Analysis
Atipong Malatip, Niphon Wansophark and Pramote Dechaumphai
- 26 Characteristic-Based Split Finite Element Algorithm for Viscous Incompressible Flow Problems
Sutthisak Phongthanapanich, Parinya Boonmalert and Pramote Dechaumphai
- 32 การตัดสินใจเลือกที่ตั้งสถานที่ประกอบการ : กรณีศึกษาบริษัทผลิตบรรจุภัณฑ์
ประภาศรี พงศ์ธนาพานิช
- 38 การศึกษาประเภทวัสดุและมุมคมตัดดอกสว่านที่ให้อัตราค่าไรสูงสุด กรณีศึกษา : อุตสาหกรรม
ผลิตล้อประตู
จุลศิริ เจริญกันทาร์กซ์ และ ประพัฒน์ พึ่งบุญไพศาล
- 47 การคำนวณการถ่ายเทความร้อนด้วยวิธีไฟไนตริซิสแทนซ์ 2 มิติ โดยบางชิ้นมีขนาดใหญ่กว่าปกติ
กรณี : แท่งสี่เหลี่ยมมีรูกลวงกลมตลอดกึ่งกลางหน้าตัด
ประเสริฐ อินประเสริฐ
- 52 อิทธิพลของความสูงของห้องเผาไหม้แบบหมุนวนต่อพฤติกรรมการเผาไหม้ของเชื้อเพลิงแกลบ
วิศิษฐ์ ลีลาผาติกุล Wisit Lelaphatikul
- 60 การคำนวณผลการตอบสนองอุณหภูมิภายในทรงกระบอกด้วยวิธีไฟไนตริซิสแทนซ์-คาปาซิแทนซ์
ประเสริฐ อินประเสริฐ
- 66 การใช้ประโยชน์ การยอมรับพฤติกรรมและกลยุทธ์ในการตรวจสอบข้อมูลบนเว็บไซต์ของนักศึกษา
สุพจน์ ย้อยดี
- 77 การวิเคราะห์วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส
มนตรี สมดุลยกันก

จัดพิมพ์โดย คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

ราคา 60 บาท

การวิเคราะห์วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส Analysis of CMOS Voltage Controlled Grounding Resistance Circuit

มนตรี สมดุลยภณ

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

235 ถนนเพชรเกษม เขตภาษีเจริญ กรุงเทพฯ 10163 E-mail:monsom@siamu.com

บทคัดย่อ

บทความวิจัยนี้ใช้เทคโนโลยีซีมอสมาทำการออกแบบเป็นวงจรความต้านทานปรับค่าได้ด้วยแรงดันโดยใช้หลักการของการกำจัดเทอมที่ไม่เป็นเชิงเส้นออกไป วงจรที่นำเสนอในบทความนี้ใช้ทรานซิสเตอร์ทั้งหมด 4 ตัว โดยทรานซิสเตอร์ 2 ตัว ทำหน้าที่ควบคุมแรงดันไบอัสของทรานซิสเตอร์อีก 2 ตัว ซึ่งทำหน้าที่เป็น ความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน ที่ทำงานในย่านนำกระแสไม่อิ่มตัว ผลลัพธ์ของวงจรความต้านทานที่ได้จากงานวิจัยนี้ มีความเป็นเชิงเส้นค่อนข้างดีและสามารถนำไปประยุกต์ใช้งานในวงจรกรองความถี่สูงผ่าน (HPF) ซึ่งผลการทดสอบทั้งหมด ถูกกระทำโดยใช้โปรแกรม PSpice จำลองแบบการทำงาน

Abstract

This paper utilizes the CMOS technology for the design of voltage controlled grounding resistance circuit using the nonlinearity terms cancellation principle. The circuit proposed in this paper uses four CMOS transistors where two transistors are used to control bias voltages of the other two transistors which are working as the voltage controlled grounding resistances operating in non-saturation region. The resistance circuit obtained from this research work gives a good linearity applicable adequately for a high-pass filter circuit. The test results are simulated by the PSpice simulation program.

1. บทนำ

วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน เป็นวงจรที่มีงานวิจัยออกมามากมายในอดีต [1-3] ในงานด้านประมวลสัญญาณอนาล็อก และนิยมสร้างเป็นวงจรร้อยในวงจรรวมเสมอ การประยุกต์ใช้งานมีอย่างกว้างขวางในงานด้านโทรคมนาคม เช่น วงจรกรองความถี่ วงจรกำเนิดสัญญาณ วงจรควบคุมเกนอัตโนมัติ เป็นต้น ในบทความวิจัยนี้ได้นำเสนอ วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส ซึ่งมีประสิทธิภาพที่ดีวงจรหนึ่ง

2. ทฤษฎีและหลักการ

2.1 หลักการของวงจรความต้านทานปรับค่าได้ด้วยแรงดันโดยใช้ทรานซิสเตอร์

ในหลักการของวงจรความต้านทาน ปรับค่าได้ด้วยแรงดันนี้มีด้วยกันหลายวิธี โดยหลักการนี้เป็นหลักการหนึ่ง ซึ่งเป็นที่แพร่หลายใช้กันอย่างกว้างขวางกล่าวคือจะเป็นการใช้ทรานซิสเตอร์ให้ทำงานในย่านที่ไม่อิ่มตัว (Ohmic Region) และสร้างวงจรหักล้างค่าที่ไม่เป็นเชิงเส้นออกไปซึ่งหลักการดังกล่าวจะแสดงไว้ต่อไป

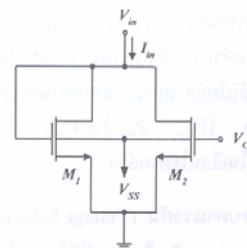
2.2 ทรานซิสเตอร์ที่ทำงานในย่านไม่อิ่มตัว (Ohmic's Transistor Operation)

วงจรความต้านทานแบบต่อกราวด์ ถูกนำเสนอเมื่อปี 1984 โดย Han and Park [4] โดยใช้ทรานซิสเตอร์ 2 ตัว ดังรูปที่ 1 ซึ่งการทำงานใช้หลักการหักล้างค่าความไม่เป็นเชิงเส้นซึ่งกันและกัน โดยที่กระแสเดรนของทรานซิสเตอร์ทั้งสองทำงานในย่านไม่อิ่มตัว มีค่าดังสมการที่ (1-2)

$$I_{D1} = k_N \left(V_{in} - V_{TN} - \frac{V_{in}}{2} \right) V_{in} \quad (1)$$

และ

$$I_{D2} = k_N \left(V_C - V_{TN} - \frac{V_{in}}{2} \right) V_{in} \quad (2)$$



รูปที่ 1. วงจรความต้านทานแบบต่อกราวด์ [4]

โดยที่ I_{in} คือกระแสเดรนของทรานซิสเตอร์ M_1 หักล้างค่าแรงดันทำงานในย่านอิ่มตัวดังรูปที่ 2 และแรงดันเอาต์พุตจะมีค่าเท่ากับสมการที่ (7)

ในวงจรมีค่าเท่ากับ

$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{V_{in}}{I_{D1} + I_{D2}} = \frac{1}{k_N (V_C - 2V_{TN})} \quad (3)$$

จากรูปที่ 1 จะเห็นว่าทรานซิสเตอร์ M_1 จะไม่สามารถทำงานในย่านไม่อิ่มตัว (Ohmic Region) ได้ซึ่งทำให้สมการที่ (1) ไม่ถูกต้อง เนื่องจาก $V_{GS1} = V_{DS1}$ หรือ $(V_{GS} - V_{TN}) < V_{DS}$ ซึ่งทรานซิสเตอร์ M_1 จะทำงานในย่านอิ่มตัว (Saturation Region) สมการที่ถูกต้องจะเป็นสมการของทรานซิสเตอร์ในย่านอิ่มตัวซึ่งจะมีค่าเท่ากับ

$$I_{D1} = \frac{k_N}{2} (V_{GS1} - V_{TN})^2 \quad (4)$$

ในกรณีนี้ทรานซิสเตอร์ M_2 สามารถทำงานในย่านไม่อิ่มตัว (Ohmic Region) ดังสมการที่ (2) ทำให้กระแสอินพุตจะมีค่าเท่ากับ

$$I_{in} = I_{D1} + I_{D2} = k_N \left[(V_C - 2V_{TN}) V_{in} + \frac{V_{TN}^2}{2} \right] \quad (5)$$

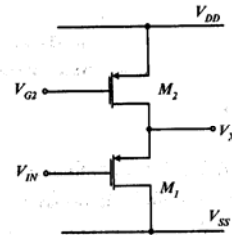
เมื่อเขียนอยู่ในรูปของความต้านทานจะมีค่าเป็น

$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{1}{k_N \left(V_C - 2V_{TN} + \frac{V_{TN}^2}{2V_{in}} \right)} \quad (6)$$

จากสมการที่ (6) แสดงให้เห็นว่าความต้านทานที่สร้างจากทรานซิสเตอร์ M_1 จะมีความเป็นเชิงเส้นและสามารถปรับค่าความต้านทานได้จากแรงดัน V_C โดยทำการจัดแรงดันไบอัสให้ขาเกตของทรานซิสเตอร์ M_1 ใหม่ตามเงื่อนไข $(V_{GS1} - V_{TN}) > V_{DS1}$ โดยใช้วงจรลบค่าแรงดันช่วยในเงื่อนไขดังกล่าว

2.3 วงจรลบค่าแรงดัน (Voltage Subtractor Circuit)

วงจรลบค่าแรงดันเป็นวงจรที่มีโครงสร้างง่าย ไม่ซับซ้อน โดยใช้ทรานซิสเตอร์ชนิด PMOS 2 ตัว มีคุณสมบัติในการ



รูปที่ 2. วงจรลบค่าแรงดัน

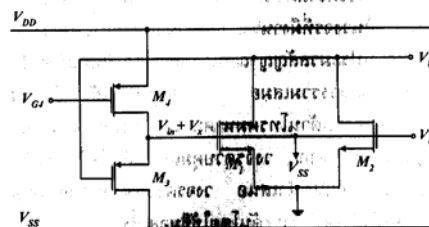
$$V_X = V_{in} + V_{kp} \quad (7)$$

$$V_{kp} = -V_{G2} + V_{TP} \quad (8)$$

V_{TP} คือ แรงดันเทรชโฮลด์ของทรานซิสเตอร์ PMOS

3. การออกแบบวงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน (Voltage-Controlled Grounded Resistance Circuit)

วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน โดยใช้ซีมอส ดังรูปที่ 3) ประกอบด้วยทรานซิสเตอร์ PMOS 2 ตัว ได้แก่ M_3, M_4 ถูกต่อเป็นวงจรลบค่าแรงดันและทรานซิสเตอร์ NMOS อีก 2 ตัว คือ M_2 ถูกต่อเป็นวงจรควบคุมแรงดัน ส่วนทรานซิสเตอร์ M_1 ถูกต่อเป็นวงจรความต้านทานทำงานอยู่ในช่วงนำกระแสไม่อิ่มตัว และถูกไบอัสด้วยค่าแรงดัน ที่ได้มาจากการหักล้างความไม่เป็นเชิงเส้นออกไป ทำให้ได้ความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันที่สมบูรณ์



รูปที่ 3. วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส

จากรูปที่ 3) ที่ขาเกตของทรานซิสเตอร์ M_1 จะมีแรงดันเท่ากับ $V_{G1} = V_{in} + V_X$ ดังนั้นทรานซิสเตอร์ M_1 ต้องการที่จะให้ทำงานในย่านไม่อิ่มตัว จึงต้องมีอัตราแรงดันไบอัสดังนี้

$$(V_{in} + V_X - V_{TN}) > V_{in} \text{ หรือ } V_X > V_{TN} \quad (9)$$

ด้วยเงื่อนไขของสมการที่ (9) สามารถบอกได้ว่า จะต้องการหาค่าแรงดัน V_X ให้มากกว่าแรงดันเทรชโฮลด์ของทรานซิสเตอร์เท่านั้น ก็สามารถทำให้วงจรทำงานเป็นความต้านทานปรับค่าด้วยแรงดันได้อย่างถูกต้อง ดังนั้นสมการกระแสเดรนของทรานซิสเตอร์ M_1 มีค่าเท่ากับ

$$I_{D1} = k_N \left(\frac{V_{in}}{2} - V_{TN} + V_X \right) V_{in} \quad (10)$$

$$\text{เมื่อ } V_X = V_{IN} - V_{G4} + V_{TP} \quad (11)$$

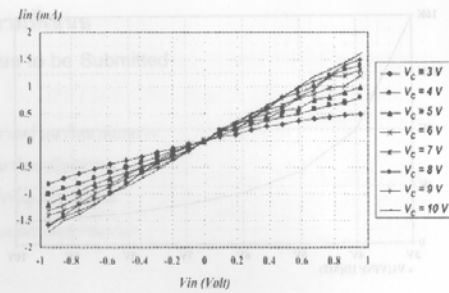
จากสมการที่ (2) และสมการที่ (10) สามารถเขียนสมการของความต้านทานของวงจรได้ดังสมการที่ (12)

$$R_{eq} = \frac{V_{in}}{I_{in}} = \frac{V_{in}}{I_{D1} + I_{D2}} = \frac{1}{k_N (V_C + V_X - 2V_{TN})} \quad (12)$$

จากสมการที่ (12) แสดงให้เห็นอย่างชัดเจนถึงความเป็นเชิงเส้นของความต้านทาน ซึ่งเกิดจากการหักล้างค่าแรงดันไบอัสให้กับขาเกตของทรานซิสเตอร์ M_1 ด้วยการหักล้างค่าของแรงดันอินพุต โดยอัตราการหักล้างค่าของวงจรจะขึ้นอยู่กับแรงดัน V_X ต้องสูงมากพอที่จะทำให้เกิดเงื่อนไข $V_{in} < (V_{DD} - 2V_X + |V_{TP}|)$ เพื่อให้ทรานซิสเตอร์ M_1 ทำงานเป็นความต้านทานในช่วงนำกระแสไม่อิ่มตัว

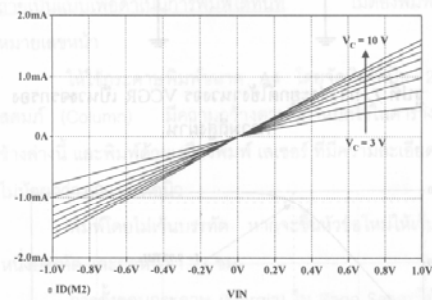
4. การทดลองและผลการทดลอง

จากการวิเคราะห์สมการที่ (12) เพื่อหาค่าคุณสมบัติทางไฟตรงของวงจรความต้านทานแบบต่อกราวด์ ปรับค่าได้ด้วยแรงดัน เมื่อนำสมการที่ (12) มาทำการพล็อตกราฟสามารถแสดงได้ดังรูปที่ 4

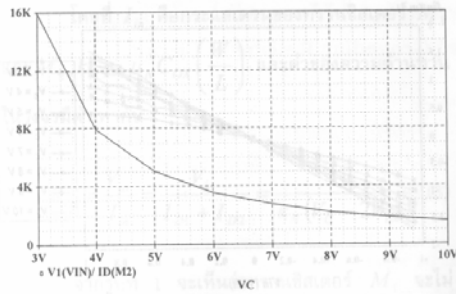


รูปที่ 4. คุณสมบัติทางไฟตรงของวงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันจากการคำนวณ

การเลียนแบบการทำงานด้วยโปรแกรม PSpice โดยใช้แบบจำลอง (Model) T14Y MOSIS Level 3 ขนาด $0.25 \mu\text{m}$ แรงดันไฟเลี้ยง $\pm 5V$ โดยอัตราส่วนขนาด (Aspect Ratio) ของทรานซิสเตอร์มีค่าดังนี้ ทรานซิสเตอร์ M_1, M_2 จะมีค่า (W/L) เท่ากับ $20 \mu\text{m}/10 \mu\text{m}$ และทรานซิสเตอร์ M_3, M_4 จะมีค่า (W/L) เท่ากับ $50 \mu\text{m}/10 \mu\text{m}$ ตามลำดับ และกำหนดให้ $V_{TN} = 1.07V, V_{TP} = 0.8V$ ซึ่งคุณสมบัติทางไฟตรงจะแสดงไว้ดังรูปที่ 5

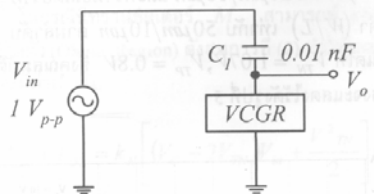


รูปที่ 5. คุณสมบัติทางไฟตรงของวงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน

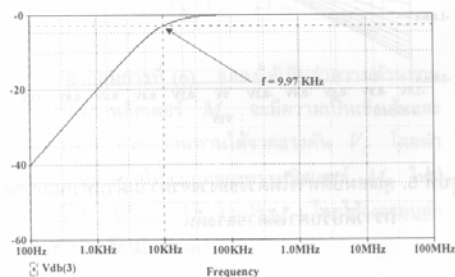


รูปที่ 6. ความสัมพันธ์ระหว่างค่าความต้านทานกับแรงดันควม

การประยุกต์ใช้งาน วงจรความต้านทานแบบต่อกราวด์ ปรับค่าได้ด้วยแรงดัน โดยสร้างเป็นวงจรกรองความถี่สูงผ่านอันดับ 1 ดังรูปที่ 7 และผลการตอบสนองต่อความถี่แสดงไว้ดังรูปที่ 8 ซึ่งมีค่าประมาณ 10kHz



รูปที่ 7. การประยุกต์ใช้งานวงจร VCGR เป็นวงจรกรองความถี่สูงผ่าน



รูปที่ 8. ผลการตอบสนองความถี่ของวงจรในรูปที่ 7

5. บทสรุป

วงจรความต้านทานแบบต่อกราวด์ ปรับค่าได้ด้วยแรงดันในบทความวิจัยนี้เป็นวงจรที่มีประสิทธิภาพดี ใช้การหักล้างในเทอมที่ไม่เป็นเชิงเส้นออกไปด้วยการหักล้างแรงดันไบอัสที่ป้อนให้กับขาเกตของทรานซิสเตอร์ โดยการหักล้างกับแรงดันอินพุท เมื่ออัตราส่วนค่าแรงดันของวงจรขึ้นอยู่กับค่าของแรงดัน V_X จะต้องสูงมากพอที่จะทำให้เก็ทแรงดันของทรานซิสเตอร์ที่ทำงานในช่วงนำกระแสไม่อิ่มตัว เพื่อให้ทรานซิสเตอร์ทำงานเป็นความต้านทานแบบต่อกราวด์ ปรับค่าได้ด้วยแรงดัน ผลจำลองการทำงานด้วยโปรแกรม PSpice ยืนยันได้ว่า วงจรมีความเป็นเชิงเส้นดี สามารถควบคุมค่าความต้านทานได้อย่างแม่นยำ มีโครงสร้างของวงจรง่ายและใช้ทรานซิสเตอร์น้อยเพียง 4 ตัว อีกทั้งยังสามารถประยุกต์ใช้เป็นวงจรอื่น ๆ ได้เป็นอย่างดี

กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณ มหาวิทยาลัยสยามและคณะผู้บริหารที่ให้โอกาส และให้การสนับสนุน จัดสรรทุนเพื่อทำการวิจัย พล.ท.ดร.สมพงษ์ ตุ่มสวัสดิ์ หัวหน้าภาควิชาวิศวกรรมไฟฟ้า ผู้ส่งเสริมและให้แนวคิดใหม่ในทุก ๆ อย่าง สำหรับการทํารววิจัย และ ผศ.ดร.พิพัฒน์ พรหมมี ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ผู้ให้คำปรึกษาและคำแนะนำ ทำให้บทความวิจัยนี้สำเร็จลุล่วงได้เป็นอย่างดี

เอกสารอ้างอิง

- [1] M. Banu and Y. Tsividis, "Floating Voltage - Controlled Resistors in MOS Technology," *Electron. Lett.*, Vol.18, pp.678-679, July 1982.
- [2] R. Senani and D. R. Bhaskar, "A Simple Configuration for Realizing Voltage - Controlled Impedance," *IEEE Trans. Circuits Syst.*, Vol.CAS-39, pp.52-59, Jan. 1992.
- [3] K. Nay and A. Budak, "A Variable Negative Resistance," *IEEE Trans. Circuits Syst.*, Vol.CAS-32, pp.1193-1194, Jan. 1985.
- [4] I. S. Han and S. B. Park, Voltage-Controlled Linear Resistor by Two MOS Transistor and Its Application to Active RC Filter MOS Integration. *Proc. IEEE*, Vol. 72, pp.1655-1657, Nov. 1984.
- [5] Z. Wang, "Novel Electronically -Controlled Floating Resistors Using MOS Transistor Operating in Saturation," *Electron Lett.*, Vol.27, pp.188-189
- [6] K. Dejhan, P. Prommee, L. Yuttasukprasert, M. Somdulyakanok, A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit. *Proc. of IEEE TENCON 2004*, Chiang Mai, Thailand, Nov. 21-24, 2004.

Engineering Journal

of
Siam University

Volume 7 Issue 2 Number 13, July-December 2006

Contents

- 1 Delaunay Triangulation with Adaptive Meshing Technique for Crack Propagation Analysis
Sutthisak Phongthanapanich and Pramote Dechaumphai
- 9 A Monotone Streamline Upwind Finite Element Method for 6-nodes Triangular Elements
Niphon Wansophark and Pramote Dechaumphai
- 17 Finite Element Method for Unsteady Incompressible Flow and Heat Transfer Analysis
Atipong Malatip, Niphon Wansophark and Pramote Dechaumphai
- 26 Characteristic-Based Split Finite Element Algorithm for Viscous Incompressible Flow Problems
Sutthisak Phongthanapanich, Parinya Boonmalert and Pramote Dechaumphai
- 32 Selection of Factory Location: A Case Study of a Packaging Firm
Prapasri Phongthanapanich
- 38 Experimental Studies of Drill Material and Angle for the Profit Rate Maximization :
A Case study of Bearing Wheel Manufacturing
Julsiri Jaroenpuntaruk and Prapt Phungboonphaisal
- 47 Heat Transfer Calculating by 2 D Finite Resistance Method with Some Large Elements.
Case : A Square Rod with a Circular Hollow Through the Center of Cross Section
Prasert Inprasert
- 52 Effect of the Height of Swirl Chamber on Combustion Behavior of Rice Husk Fuel
Wisit Lelaphatikul
- 60 How to Calculate Inside Cylinder Temperature Response by Finite Resistance-
Capacitance Method
Prasert Inprasert
- 66 Utilizations, Perceptions, Behaviors and Strategies of Students and People to Verify
Data on Website
Suphot Yorydee
- 77 Analysis of CMOS Voltage Controlled Grounding Resistance Circuit
Montri Somdunyanok

คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม

235 ถนนเพชรเกษม เขตภาษีเจริญ กรุงเทพมหานคร 10163

โทร. 0-2457-0068 ต่อ 326, 327 โทรสาร. 0-2868-6885

[http : //eng.siamu.ac.th](http://eng.siamu.ac.th)

ประวัติและผลงาน



ชื่อ	นาย มนต์รี สมดุลยกรน ก (หัวหน้าโครงการวิจัย)	
ตำแหน่ง	อาจารย์	
หน่วยงาน	ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม	
	โทร 0-2457-0068 ต่อ 123	โทรสาร 0-2457-3982
	Email: monsom@siamu.com	
ประวัติการศึกษา	ปัจจุบัน	กำลังศึกษาต่อปริญญาเอก วศ.ค. (วิศวกรรมไฟฟ้า) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
	2547–2549	ปริญญาโท วศ.ม. (วิศวกรรมโทรคมนาคม) สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
	2538–3540	ปริญญาโท คอ.ม. (ครุศาสตร์เทคโนโลยี) สถาบันเทคโนโลยีพระจอมเกล้าธนบุรี
	2533–2535	ปริญญาตรี อส.บ. (วิศวกรรมไฟฟ้า) มหาวิทยาลัยสยาม
ประสบการณ์	2547-ปัจจุบัน	ผู้จัดการพลังงาน มหาวิทยาลัยสยาม
	2535-ปัจจุบัน	อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม
ด้านการเรียนการสอน (ระดับปริญญาตรี)		
1. วิศวกรรมไฟฟ้า 1 (Electrical Engineering 1)		
2. ทฤษฎีวงจรไฟฟ้า (Electrical Circuit Theory)		
3. ปฏิบัติการวิศวกรรมสื่อสาร (Communicatio Engineering Laboratory)		
4. โครงการงานวิศวกรรมไฟฟ้า (Electrical Engineering Project)		

International Publications

1. Kobchai Dejhan, Pipat Prommee, Lerssak Yuttasakprasert, **Montree Somdulyakanok**, "A Compensated Temperature CMOS Voltage-Controlled Grounded Resistance Circuit" *Proc. of IEEE TENCON 2004*, Chiang Mai, Thailand, Nov. 21-24, 2004.
2. Pipat Prommee, **Montri Somdunyakanok**, Montree Kumngern and Kobchai Dejhan, "A Sinusoidal Frequency-to-Voltage Converter and its Applications" *Proc. of ITC-CSCC 2005*, Jeju, Korea, July 4-7, 2005.
3. Pipat Prommee, **Montri Somdunyakanok**, Krit Angkaew, Arkhom Jodtang and Kobchai Dejhan, "Single Low-Supply and Low-Distortion CMOS Analog Multiplier" *Proc. of International Symposium on Communications and Information Technologies 2005: ISCIT 2005*, Beijing, China, Oct 12-14, 2005.
4. Pipat Prommee, **Montri Somdunyakanok**, Khachen Khaw-ngam and Kobchai Dejhan, "A CMOS Voltage-Controlled Floating Resistance Circuit with Temperature Compensated" *Proc. of International Symposium on Communications and Information Technologies 2005: ISCIT 2005*, Beijing, China, Oct 12-14, 2005.
5. Pipat Prommee, **Montri Somdunyakanok**, Kittipat Poorahong, Phinat Phruksarojanakun, Kobchai Dejhan, "CMOS Wide-Range Four-Quadrant Analog Multiplier Circuit", *Proc. of International Symposium Intelligent Signal Processing and Communication Systems 2005: ISPACS 2005*, Hong Kong, China, Dec 13-16, 2005.
6. Krit Angkeaw, **Montri Somdunyakanok**, Pipat Prommee, Montree Kumngern, Kobchai Dejhan and Jirasak Chanwutitum, "CMOS Low-voltage Max/Min circuits and its application" *Proc. of Electrical Engineering / Electronics, Computer, Telecommunication and Information Technology* : ECTI-CON 2006, Ubon Ratchathani, Thailand. May 10-13, 2006.
7. **Montri Somdunyakanok**, Krit Angkeaw, Jirasak Chanwutitum, Pipat Prommee, Montree Kumngern and Kobchai Dejhan "Current-mode CMOS full-wave rectifier and vector summation circuit" *Proc. of Electrical Engineering/Electronics, Computer, Telecommunication and Information Technology*: ECTI-CON 2006, Ubon Ratchathani, Thailand. May 10-13, 2006.
8. Pipat Prommee, **Montri Somdunyakanok**, Montree Kumngern and Kobchai Dejhan, "Single Low-Supply Current-mode CMOS Analog Multiplier Circuit," *Proc. of IEEE International Symposium on Communications and Information Technologies 2006: ISCIT 2006*, Bangkok, Thailand, Oct. 18-20, 2006.
9. Pipat Prommee, **Montri Somdunyakanok** and Kobchai Dejhan, "Independent Tunable-Q Current-mode OTA-C Universal Filter," *Proc. of IEEE Asia Pacific Conference on Circuits and Systems: IEEE APCCAS 2006*, Singapore, Dec. 4-7, 2006.
10. Montree Kumngern, **Montri Somdunyakanok**, Pipat Prommee, Kobchai Dejhan, "Multiphase Oscillator using Operational Transconductance Amplifiers", *Proc. of ECTI-CON 2007*, Chiang Rai, Thailand, May 9-12, 2007.
11. Pipat Prommee, **Montri Somdunyakanok**, Montree Kumngern and Kobchai Dejhan, "Minimum Devices Active-only Current-mode Universal Filter", *Proc. of ECTI-CON 2007*, Chiang Rai, Thailand, May 9-12, 2007.
12. Pipat Prommee, Krit Angkeaw, Kobchai Dejhan, **Montri Somdunyakanok** and Jirasak Chanwutitum, "CMOS Digital-to-Analog Converter", *Proc. of ECTI-CON 2007*, Chiang Rai, Thailand, May 9-12, 2007.
13. Pipat Prommee, **Montri Somdunyakanok**, Krit Angkeaw and Kobchai Dejhan, "Realization of OTA-C Current-mode universal filter based on Two Type Integrators Loop," *Proc. of International Symposium on Communications and Information Technologies 2006: ISCIT 2007*, Sydney, Australia, Oct. 16-19, 2007.

บทความที่ได้ตีพิมพ์วารสารในประเทศ

1. **มนตรี สมดุลยกันก, พิพัฒน์ พรหมมี** “วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดัน” วารสารวิศวกรรมศาสตร์, มหาวิทยาลัยสยาม, ปีที่ 4, เล่มที่ 8, หน้า 66-70, กรกฎาคม - ธันวาคม 2545
2. **พิพัฒน์ พรหมมี, เนรมิต หว้ามูข, กอบชัย เดชหาญ, มंत्री สมดุลยกันก,** "วงจรความต้านทานปรับค่าได้ด้วยแรงดันแบบมอดูลต่อกราวด์ที่มีการชดเชยอุณหภูมิ" วิศวกรรมลาดกระบัง, ปีที่ 20, ฉบับที่ 4, หน้า 6-11, ธันวาคม 2546
3. **กฤษณ์ อ่างแก้ว, สุรัชย์ จันทน์ฉาย, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, มंत्री สมดุลยกันก,** "วงจรตรวจจับค่าสูงสุดใช้แรงดันต่ำโดยใช้เทคโนโลยีซีมอส" วิศวกรรมลาดกระบัง, ปีที่ 22, ฉบับที่ 1, หน้า 54-58, มีนาคม 2548
4. **มนตรี สมดุลยกันก, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว,** "วงจรคุณสมบัติของอานาล็อกแบบซีมอสความเพี้ยนต่ำและใช้ไฟเลี้ยงต่ำชุดเดียว" วิศวกรรมลาดกระบัง, ปีที่ 22, ฉบับที่ 1, หน้า 59-64, มีนาคม 2548
5. **สุรัชย์ จันทน์ฉาย, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว, มंत्री สมดุลยกันก,** "วงจรตรวจจับค่าต่ำสุดใช้แรงดันต่ำโดยใช้ เทคโนโลยีซีมอส" วิศวกรรมลาดกระบัง, ปีที่ 22, ฉบับที่ 2, หน้า 49-53, มิถุนายน 2548
6. **มนตรี สมดุลยกันก, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ, กฤษณ์ อ่างแก้ว,** "วงจรความต้านทานชนิดลอยตัวปรับค่าได้ด้วยแรงดันแบบซีมอสที่มีการชดเชยอุณหภูมิ" วิศวกรรมลาดกระบัง, ปีที่ 22, ฉบับที่ 2, หน้า 54-59, มิถุนายน 2548
7. **มนตรี สมดุลยกันก** “วงจรคุณสมบัติของอานาล็อกแบบซีมอสย่านอินพุตปฏิบัติงานกว้าง” วารสารวิศวกรรมศาสตร์, มหาวิทยาลัยสยาม, ปีที่ 6, เล่มที่ 11, หน้า 11-16, กรกฎาคม – ธันวาคม 2548
8. **มนตรี สมดุลยกันก, ณัฐวิทย์ ประภากร, พิพัฒน์ พรหมมี, กอบชัย เดชหาญ,** "วงจรรองความถี่หลายหน้าที่รูปแบบกระแสโดยใช้ OTA-C ปรับค่า Q ได้อย่างเป็นอิสระ," ประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 29, หน้า 657-660, 9-10 พฤศจิกายน 2549
9. **มนตรี สมดุลยกันก** “การวิเคราะห์วงจรความต้านทานแบบต่อกราวด์ปรับค่าได้ด้วยแรงดันโดยใช้ซีมอส,” วารสารวิศวกรรมศาสตร์มหาวิทยาลัยสยาม ปีที่ 7 ฉบับที่ 2 เล่มที่ 13 หน้า 77-80, กรกฎาคม-ธันวาคม 2549

10. พรพิมล ฉายแสง, พิพัฒน์ พรหมมี, มนตรี สมดุลยกันก, กอบชัย เดชหาญ, “วงจรกรองความถี่รูปแบบกระแสโดยใช้อุปกรณ์แอคทีฟจำนวนน้อยเพียงอย่างเดียวด้วยหลักการของอินทิเกรเตอร์แบบสูญเสียและไม่สูญเสีย,” ประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30, หน้า 905-908, 25-26 ตุลาคม 2550
11. สรรค์ สุกแก้ว, มนตรี สมดุลยกันก, กฤษณ์ อ่างแก้ว, พิพัฒน์ พรหมมี, “การออกแบบวงจรกรองความถี่รูปแบบกระแสปรับค่าคุณภาพได้กว้างอย่างเป็นอิสระโดยใช้ OTA-C,” ประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30, หน้า 937-940, 25-26 ตุลาคม 2550



- ชื่อ** นาย ปิติกันต์ รักราชการ (ผู้ร่วมโครงการวิจัย)
- ตำแหน่ง** อาจารย์
- หน่วยงาน** ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม
โทร 0-2457-0068 ต่อ 122 โทรสาร 0-2457-3982
Email: pitikan99@hotmail.com
- ประวัติการศึกษา** 2537-2540 ปริญญาโท วศ.ม. (วิศวกรรมไฟฟ้า)
สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง
2533-2537 ปริญญาตรี วศ.บ. (วิศวกรรมไฟฟ้า)
มหาวิทยาลัยสยาม
- ประสบการณ์** 2547-ปัจจุบัน ผู้ช่วยคณบดีคณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม
2543-2546 หัวหน้าภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์
มหาวิทยาลัยสยาม
2540-ปัจจุบัน อาจารย์ประจำภาควิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม
- ด้านการเรียนการสอน (ระดับปริญญาตรี)**
1. วิศวกรรมอิเล็กทรอนิกส์ (Electronic Engineering)
 2. การออกแบบวงจรอิเล็กทรอนิกส์ (Electronic Circuit Design)
 3. ปฏิบัติการอิเล็กทรอนิกส์กำลัง (Power Electronics Laboratory)
 4. โครงการงานวิศวกรรมไฟฟ้า (Electrical Engineering Project)

International Publications

1. K. Dejhan , P. Buppha, F. Cheevasuvit, S. Mitatha, S. Junnapiya, S.Khuntaweethep, **P. Rugrachagarn** and C. Soonyeekean **“A Design of Low Voltage Analog Multiplier Circuit”** 2001 IEEJ International Analog VLSI Workshop., May 14-15, 2001 Bangkok, Thailand
2. W. Leelasophit, K. Dejhan , F. Cheevasuvit, S. Mitatha, S. Junnapiya, S.Khuntaweethep, **P. Rugrachagarn** and C. Soonyeekean **“A Mixed Mode CMOS Four-Quadrant Analog Multiplier Circuit Design”** 2001 IEEJ International Analog VLSI Workshop., Bangkok, May 14-15, 2001, Thailand

บทความที่ได้ตีพิมพ์วารสารในประเทศ

1. ปิติกันต์ รักราชการ, พิพัฒน์ พรหมมี, สมยศ จุณณะปิยะ และ กอบชัย เดชหาญ, “วงจรกำเนิดสัญญาณไซน์ชนิดเลื่อนเฟสแบบใหม่ปรับความถี่ได้โดยใช้วิธีทางอิเล็กทรอนิกส์ โดยใช้วงจรซีมอสทรานสคอนดักเตอร์” วิศวกรรมลาดกระบัง ปีที่ 13 ฉบับที่ 1, 2539.
2. กฤษณ์ อ่างแก้ว , ปิติกันต์ รักราชการ และ ศรวดีณ์ ชิวปรีชา , “การสร้างวงจรกรองสัญญาณเชิงเลขลำดับที่สอง ที่ใช้โครงสร้างเลขคณิตกระจายแบบปริภูมิสเตทโดยภาษา VHDL”, วารสารวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม เล่มที่ 7 ปีที่ 4, 2546.
3. ปิติกันต์ รักราชการ , กฤษณ์ อ่างแก้ว และ ทนงศักดิ์ ศิริทิณพงษ์ , “การสร้างสัญญาณลายน้ำดิจิตอลแบบเปรียบเทียบค่าเฉลี่ย DCT และการเปรียบเทียบตำแหน่ง”, วารสารวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม เล่มที่ 8 ปีที่ 4 ., 2547.
4. วิโชค โห้ทองคำ และ ปิติกันต์ รักราชการ, “เทคนิคพีดับเบิลยูเอ็มแบบสเปซเวกเตอร์ สำหรับอินเวอร์เตอร์ 3 เฟส”, วารสารวิศวกรรมศาสตร์ มหาวิทยาลัยสยาม เล่มที่ 11 ปีที่ 6 ., 2549.
5. ประสพโชค โห้ทองคำ , ปิติกันต์ รักราชการ และ วิจิตร กิณเรศ , “การวิเคราะห์วงจร 3 เฟส พีดับเบิลยูเอ็ม เอช-เอช เมตริกซ์คอนเวอร์เตอร์ แบบลูกคลื่น 6 พัลส์เชิงทฤษฎี และเชิงปฏิบัติ”, การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 29, 9-10 พฤศจิกายน 2549 .