



ใบรับรองวิทยานิพนธ์

บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ

เรื่อง การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเดอร์ด้วยไมโครคอนโทรลเลอร์
โดย นายวิโรจน์ บัวงาม

ได้รับอนุมัติให้นับเป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า

คณบดีบัณฑิตวิทยาลัย

(อาจารย์ ดร.มงคล หวังสถิตยั้งษ์)

18 พฤษภาคม 2550

คณะกรรมการสอบวิทยานิพนธ์

ประธานกรรมการ

(อาจารย์ ดร.ธีรธรรม บุญยะกุล)

กรรมการ

(อาจารย์ ดร.สมพร สิริสำราญกุล)

กรรมการ

(อาจารย์ ดร.อนวัช แสงสว่าง)

การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเดอร์ด้วยไมโครคอนโทรลเลอร์

นายวิโรจน์ บัวงาม

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตร
วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
ปีการศึกษา 2549
ลิขสิทธิ์ของสถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ

ชื่อ : นายวิโรจน์ บัวงาม
ชื่อวิทยานิพนธ์ : การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเลอร์ด้วย
ไมโครคอนโทรลเลอร์
สาขาวิชา : วิศวกรรมไฟฟ้า
สถาบันเทคโนโลยีพระจอมเกล้าพระนครเหนือ
ที่ปรึกษาวิทยานิพนธ์ : อาจารย์ ดร.ธีรธรรม บุญชะกุล
ปีการศึกษา : 2549

บทคัดย่อ

รีเลย์เบรกเกอร์เฟลเลอร์ใช้สำหรับการป้องกันสำรองโดยติดตั้งในระบบไฟฟ้ากำลังที่มีระดับแรงดันสูงกว่า 69kV ขึ้นไป และจะทำงานเมื่อระบบป้องกันหลักสั่งให้เซอกิตเบรกเกอร์เปิดวงจร แต่เซอกิตเบรกเกอร์ไม่สามารถเปิดวงจรได้ หรือเซอกิตเบรกเกอร์เปิดแล้วแต่ฟอลต์ยังคงอยู่ รีเลย์เบรกเกอร์เฟลเลอร์จะต้องสั่งเปิดวงจรเซอกิตเบรกเกอร์ใกล้เคียงทุกตัวที่เหลือในบัสออกเพื่อให้เคลียร์ฟอลต์ออกไปได้ งานวิจัยนี้ได้ออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเลอร์โดยรวมส่วนประกอบ 2 ส่วนที่สำคัญเข้าด้วยกันคือส่วนตรวจจับกระแสและส่วนตั้งเวลา โดยใช้ไมโครคอนโทรลเลอร์ตระกูล dsPIC30F4011 เป็นส่วนประมวลผลกลาง และใช้อัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มในการตรวจจับกระแส รีเลย์ที่สร้างทดสอบเวลาการทำงานโดยนำสัญญาณจากโปรแกรม PSCAD/EMTDC มาจำลองโดยใช้โปรแกรม LabVIEW เพื่อทดสอบยืนยันความถูกต้องในการออกแบบและสร้างรีเลย์

(วิทยานิพนธ์มีจำนวนทั้งสิ้น 77 หน้า)

คำสำคัญ : รีเลย์เบรกเกอร์เฟลเลอร์ ดิจิตอลรีเลย์ การป้องกันสำรอง

อาจารย์ที่ปรึกษาวิทยานิพนธ์

Name : Mr. Wirot Buangam

Thesis Title : Design and Implementation of Microcontroller Based Breaker Failure Relay

Major Field : Electrical Engineering

King Mongkut's Institute of Technology North Bangkok

Thesis Advisor : Dr. Teratam Bunyagul

Academic Year : 2006

Abstract

A Breaker Failure Relay (BFR) is one of a local backup protection for the power system with a voltage level greater than 69kV. The BFR will operate when the main protection sends a trip signal to open a breaker but it can not open or the fault still exists. The BFR will send trip signal to open all nearby breaker connecting to the bus in order to clear fault. In this work, the BFR is designed and build by combining a fault detector and a timer together. The microcontroller dsPIC30F4011 is used as Central Processor Unit (CPU) and the current is detected by using Discrete Fourier Transform (DFT) algorithm. The BFR was tested using the signal from PSCAD/EMTDC and simulating by LabVIEW to confirmed correct operation.

(Total 77 pages)

Keywords : Breaker Failure Relay Digital Relay Backup Protection

Advisor

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลงด้วยดี โดยได้รับความช่วยเหลือจากในการทำวิจัยจากหลายส่วน คือ อาจารย์ที่ปรึกษาวิทยานิพนธ์ อาจารย์ ดร.ธีรธรรม บุญยะกุล ได้กรุณาให้คำปรึกษาในการแก้ไข ปัญหาต่างๆ ระหว่างการทำวิจัย รวมทั้งตรวจสอบและแก้ไขข้อบกพร่อง จนวิทยานิพนธ์ฉบับนี้ สำเร็จลงได้ด้วยดี

ขอขอบคุณอาจารย์และโปรแกรมวิชาอิเล็กทรอนิกส์ มหาวิทยาลัยราชภัฏนครปฐม สนับสนุนการใช้เครื่องมือต่างๆ ในการทดลองและเก็บผลของการวิจัย การไฟฟ้านครหลวง และการไฟฟ้าส่วนภูมิภาค สนับสนุนเครื่องทดสอบเบรลล์ใช้ทดลองผลในงานวิจัย

สุดท้ายนี้ผู้วิจัยขอกราบขอบพระคุณ บิดา-มารดา เพื่อนๆ นางสาวอัมพร ไชยโยยิ่งยงค์ และ น้องกลมเกลียว ที่ช่วยเหลือเป็นกำลังใจ และให้ความสนับสนุนอำนวยความสะดวกในการทำ วิทยานิพนธ์ฉบับนี้

วิโรจน์ บัวงาม

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ข
บทคัดย่อภาษาอังกฤษ	ค
กิตติกรรมประกาศ	ง
สารบัญตาราง	ช
สารบัญภาพ	ฅ
บทที่ 1. บทนำ	1
1.1 การป้องกันระบบไฟฟ้า	1
1.2 ส่วนประกอบของการป้องกันระบบไฟฟ้ากำลัง	2
1.3 หลักการเบื้องต้นการป้องกันระบบไฟฟ้าด้วยรีเลย์ป้องกัน	2
1.4 การป้องกันเซอกิตเบรกเกอร์ทำงานขัดข้อง	3
1.5 วัตถุประสงค์	4
1.6 ขอบเขตของงานวิจัย	4
1.7 ขั้นตอนและวิธีการดำเนินการ	5
1.8 ประโยชน์ที่คาดว่าจะได้รับ	5
1.9 โครงสร้างของปริญญานิพนธ์	5
บทที่ 2. งานวิจัยเกี่ยวกับรีเลย์เบรกเกอร์เฟลเดอร์	6
2.1 การพัฒนารีเลย์ป้องกันแบบดิจิทัลด้วยไมโครคอนโทรลเลอร์	6
2.2 การพัฒนารีเลย์ป้องกันแบบดิจิทัลด้วยตัวประมวลผลสัญญาณดิจิทัล	7
2.3 งานวิจัยหลักเกี่ยวกับรีเลย์เบรกเกอร์เฟลเดอร์	9
บทที่ 3. ทฤษฎีที่เกี่ยวข้องรีเลย์เบรกเกอร์เฟลเดอร์	12
3.1 เทคโนโลยีของรีเลย์	12
3.2 องค์ประกอบพื้นฐานของดิจิทัลรีเลย์	16
3.3 ดิจิตอลอัลกอริทึมดิจิทัลรีเลย์	25
3.4 เขตการป้องกัน	29
3.5 พื้นฐานของการป้องกันรีเลย์เซอกิตเบรกเกอร์เฟลเดอร์	30
3.6 สาเหตุที่ทำให้เซอกิตเบรกเกอร์ทำงานขัดข้อง	31
3.7 การตรวจวัดกระแสของรีเลย์เบรกเกอร์เฟลเดอร์	31
3.8 องค์ประกอบที่มีผลกับการปรับตั้งค่ารีเลย์เบรกเกอร์เฟลเดอร์	32
3.9 ไดอะแกรมเวลาการทำงานรีเลย์เบรกเกอร์เฟลเดอร์	33

สารบัญ (ต่อ)

	หน้า
บทที่ 4. การออกแบบรีเลย์เบรกเกอร์เฟลเดอร์	34
4.1 ส่วนประกอบรีเลย์เบรกเกอร์เฟลเดอร์	34
4.2 อัลกอริทึมคำนวณขนาดสัญญาณกระแส	43
4.3 การทดสอบทางด้านซอฟต์แวร์ของรีเลย์เบรกเกอร์เฟลเดอร์	43
4.4 สรุปผลการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์	47
บทที่ 5. การทดสอบรีเลย์เบรกเกอร์เฟลเดอร์	49
5.1 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยการทดสอบด้วยสัญญาณแรงดันระดับต่ำ	49
5.2 การทดสอบกระแสฟัลท์ และครอบเอาท์	51
5.3 การทดสอบแบบแผนการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์	51
5.4 การทดสอบการคำนวณกระแสด้วยอัลกอริทึมคัสคริตฟูเรียร์ทรานฟอร์ม 2 รูปแบบ	55
5.5 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์เนื่องจากการอิ่มตัวของหม้อแปลงกระแส	59
5.6 แบบแผนการป้องกันตรวจวัดกระแสระดับต่ำ	65
5.7 การทดสอบการป้องกันรีเลย์เบรกเกอร์เฟลเดอร์เปรียบเทียบกับโปรแกรม PSCAD/EMTDC	67
5.8 สรุปการทดสอบรีเลย์เบรกเกอร์เฟลเดอร์	69
บทที่ 6. สรุปผลและข้อเสนอแนะ	71
6.1 สรุปผลการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ที่สร้างขึ้น	71
6.2 ข้อเสนอแนะ และงานในอนาคต	73
เอกสารอ้างอิง	74
ประวัติผู้วิจัย	77

สารบัญตาราง

ตารางที่	หน้า
4-1 การทดสอบแรงดันด้านทุติยภูมิของหม้อแปลงกระแสช่วย	37
4-2 ส่วนประกอบของเครื่องวัดความถี่แบบจานหมุน	45
5-1 การทดสอบกระแสฟลักซ์ และกระแสรอบเอาท์ของรีเลย์เบรกเกอร์เฟลเดอร์	51
5-2 ผลเปรียบเทียบการทำงานรีเลย์เบรกเกอร์เฟลเดอร์ด้วยอัลกอริทึม 2 แบบ	59

สารบัญภาพ

ภาพที่	หน้า
1-1 ส่วนประกอบระบบป้องกันระบบไฟฟ้ากำลัง	1
1-2 การป้องกันสำรองระยะใกล้ด้วยรีเลย์เบรกเกอร์เฟลเลอร์	4
2-1 บล็อกไดอะแกรมของดิจิทัลรีเลย์โดยใช้ไมโครคอนโทรลเลอร์80C196	7
2-2 บล็อกไดอะแกรมดิจิทัลรีเลย์โดยใช้ตัวประมวลผลสัญญาณดิจิทัล TMS320C32	8
2-3 รูปแบบการป้องกันรีเลย์เบรกเกอร์เฟลเลอร์ด้วยสแตติกรีเลย์	9
2-4 รีเลย์เบรกเกอร์เฟลเลอร์ใช้โปรแกรมเมเบิลลอจิกคอนโทรลเลอร์เป็นตัวประมวลผล	10
2-5 การใช้รีเลย์เบรกเกอร์เฟลเลอร์ในระบบไอพีพี ระบบบัสมีเครื่องกำเนิดไฟฟ้าตัว ร่วมกันสองตัว	11
3-1 รีเลย์แบบอิเล็กทรอนิกส์โทรแมกเนติกอล	13
3-2 รีเลย์ป้องกันแบบสแตติก	14
3-3 รีเลย์ป้องกันแบบดิจิทัล	15
3-4 รีเลย์ป้องกันแบบนิวเมอริคอล	16
3-5 ส่วนประกอบดิจิทัลรีเลย์	17
3-6 วงจรกรองความถี่ต่ำแบบพาสซีฟ และแบบแอคทีฟ	18
3-7 เปรียบเทียบสัญญาณเอาต์พุตวงจรกรองสัญญาณความถี่ต่ำทั้งสามแบบ	19
3-8 ตัวเลือกสัญญาณอนาล็อก	20
3-9 วงจรสุ่มและค้ำค่า	21
3-10 การควบคุมอัตราขยาย	21
3-11 ฟังก์ชันถ่ายโอนทางอุดมคติของตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัล	22
3-12 ค่าความผิดพลาดจากออฟเซต	23
3-13 ความผิดพลาดจากการขยาย	24
3-14 การแยกองค์ประกอบการคำนวณดิฟเฟอเรนเชียลฟูเรียร์ทรานฟอร์ม	26
3-15 การแบ่งเขตการป้องกันระบบไฟฟ้ากำลัง	29
3-16 การต่อโอเวอร์แล็ปของหม้อแปลงกระแสของขอบเขตป้องกัน	30
3-17 ลอจิกไดอะแกรมพื้นฐานการป้องกันเซกติดเบรกเกอร์เฟลเลอร์	30
3-18 ไดอะแกรมเวลาการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์	33
4-1 บล็อกไดอะแกรมส่วนประกอบของรีเลย์เบรกเกอร์เฟลเลอร์	34
4-2 หม้อแปลงกระแสช่วย	35
4-3 เครื่องทดสอบรีเลย์ DOBLE F2100	36

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
4-4 การทดสอบวัดแรงดันด้านทุติยภูมิของหม้อแปลงกระแสช่วยด้วยเครื่องทดสอบรีเลย์ DOBLE F2100	36
4-5 สัญญาณแรงดันด้านทุติยภูมิของหม้อแปลงกระแสช่วยโดยทดสอบจากเครื่องทดสอบรีเลย์ DOBLE F2100 จำยกระแสทุติยภูมิทดสอบ 1, 5, 10, 15, และ 20A	37
4-6 วงจรกรองสัญญาณความถี่ต่ำแบบบัตเตอร์ อันดับสอง	38
4-7 โปดพลอตของวงจรกรองสัญญาณความถี่ต่ำความถี่ตัด 120Hz	38
4-8 วงจรปรับแต่งสัญญาณ	39
4-9 สัญญาณทดสอบจากโปรแกรม LabVIEW CH1 คือสัญญาณกระแสจำลองจาก LabVIEW และ CH2 คือสัญญาณที่ผ่านวงจรกรองความถี่ต่ำ และวงจรปรับแต่งสัญญาณ	39
4-10 วงจรส่วนไมโครโปรเซสเซอร์	40
4-11 การเลื่อนหน้าต่างข้อมูลในการคำนวณขนาดกระแส	41
4-12 วงจรภาคอินพุต	42
4-13 วงจรภาคเอาต์พุต	42
4-14 สัญญาณกระแสทดสอบจากโปรแกรม LabVIEW จำลองสภาวะปกติและเมื่อเกิดความผิดปกติของผลของแรงดันไฟตรง	45
4-15 ผลการคำนวณขนาดสัญญาณกระแสคำนวณด้วยโปรแกรม LabVIEW เปรียบเทียบกับผลการคำนวณภายในไมโครคอนโทรลเลอร์	45
4-16 สัญญาณกระแสทดสอบจากโปรแกรม LabVIEW จำลองสภาวะปกติและเมื่อเกิดฟอลต์ที่มีผลของดีซีออฟเซต คำนวณด้วยอัลกอริทึม ดีสคริตฟูรีเยร์ทรานฟอร์มครั้งลูกคลื่น	46
4-17 ผลการคำนวณขนาดสัญญาณกระแสคำนวณด้วยโปรแกรม LabVIEW เปรียบเทียบกับผลการคำนวณภายในไมโครคอนโทรลเลอร์	47
5-1 การทดสอบรีเลย์ด้วยสัญญาณแรงดันระดับต่ำ	50
5-2 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยโปรแกรม LabVIEW	50
5-3 ไดอะแกรมการทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์	52
5-4 พื้นฐานแบบแผนการป้องกันรีเลย์เบรกเกอร์เฟลเดอร์	52
5-5 แบบแผนการป้องกันแบบหน่วงเวลาก่อนตรวจวัดกระแส	52
5-6 สัญญาณลอจิกเมื่อรีเลย์ป้องกันหลักเคลียร์ฟอลต์ก่อนไทเมอร์ของรีเลย์เบรกเกอร์เฟลเดอร์หน่วงเวลาครบตามกำหนดไว้ (200S)	53

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
5-7 สัญญาณลอจิกสัญญาณกระแสฟอลต์รอบเอาต์พุตของรีเลย์ เบรกเกอร์ เฟลเลอร์หนึ่งเวลาครบตามกำหนด(200S)	54
5-8 ผลการทำงานรีเลย์เบรกเกอร์เฟลเลอร์โดยใช้แบบแผนการป้องกันที่ 1 ด้วยอัลกอริทึม ดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น	55
5-9 ผลการทำงานรีเลย์เบรกเกอร์เฟลเลอร์โดยใช้แบบแผนการป้องกันที่ 2 ด้วยอัลกอริทึม ดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น	56
5-10 ผลการทำงานรีเลย์เบรกเกอร์เฟลเลอร์โดยใช้แบบแผนการป้องกันที่ 1 ด้วยอัลกอริทึม ดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น	57
5-11 ผลการทำงานรีเลย์เบรกเกอร์เฟลเลอร์โดยใช้แบบแผนการป้องกันที่ 2 ด้วยอัลกอริทึม ดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น	58
5-12 การทดสอบสัญญาณกระแสฟอลต์โดยเกิดการอิมพัลส์ของหม้อแปลงกระแส	60
5-13 ผลการคำนวณขนาดสัญญาณกระแสฟอลต์เมื่อเกิดการอิมพัลส์ของ หม้อแปลงกระแส	60
5-14 การทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมพัลส์ของ หม้อแปลงกระแส รีเลย์ เบรกเกอร์เฟลเลอร์ไม่ทำงาน เนื่องจากการคำนวณกระแสฟอลต์ต่ำกว่ากระแสฟัลท์	61
5-15 ผลการคำนวณขนาดสัญญาณกระแสในสภาวะที่เกิดการอิมพัลส์ของหม้อแปลงกระแส ชั่วขณะในช่วง 6 ไซเคิลแรก	62
5-16 การทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมพัลส์ของหม้อแปลงกระแสด้วยแบบ แผนการป้องกันแบบที่ 1 รีเลย์เบรกเกอร์เฟลเลอร์ ไม่ส่งสัญญาณtrip	63
5-17 การทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมพัลส์ของหม้อแปลงกระแสด้วยแบบ แผนการป้องกันแบบที่ 2	64
5-18 ภาพแบบแผนการป้องกันกระแสระดับต่ำ	65
5-19 การทำงานรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมพัลส์ของหม้อแปลงกระแสด้วยแบบแผน การป้องกันแบบที่ 1 ร่วมกับสถานะหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a	65
5-20 การทำงานรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมพัลส์ของหม้อแปลงกระแสด้วยแบบแผน การป้องกันแบบที่ 2 ร่วมกับสถานะหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a	66
5-21 การจำลองการทำงานรีเลย์เบรกเกอร์เฟลเลอร์ที่มีการต่อระหว่างรีเลย์เบรกเกอร์เฟลเลอร์ กับรีเลย์ป้องกันหลัก	67

สารบัญภาพ (ต่อ)

ภาพที่	หน้า
5-22 สัญญาณล่อจิกของรีเลย์เบรกเกอร์เฟลเตอร์เมื่อเซอกิตเบรกเกอร์หลัก (BRK5) เคลียร์ ฟอลต์ได้โดยสมบูรณ์	68
5-23 สัญญาณล่อจิกของรีเลย์เบรกเกอร์เฟลเตอร์เมื่อเซอกิตเบรกเกอร์หลัก (BRK5) ทำงาน ขัดข้องไม่สามารถเคลียร์ฟอลต์ที่เกิดขึ้นได้	69

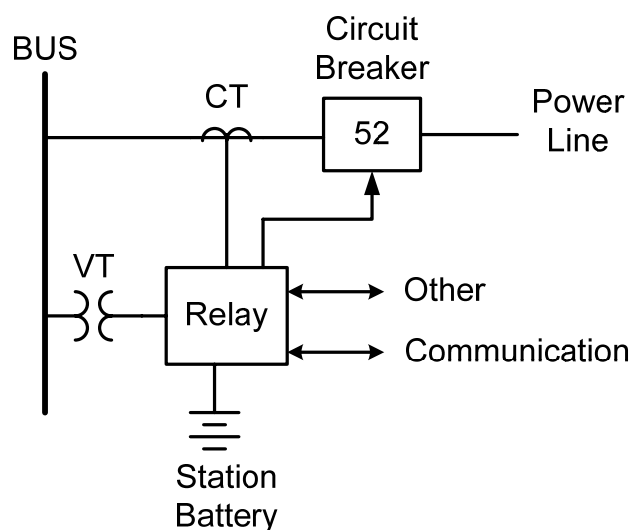
บทที่ 1

บทนำ

ระบบการป้องกันเป็นส่วนที่สำคัญ และขาดไม่ได้ในระบบไฟฟ้ากำลัง โดยจะทำหน้าที่เคลียร์ฟอลต์ (Clear Fault) ที่เกิดขึ้นกับระบบไฟฟ้ากำลัง ระบบการป้องกันระบบไฟฟ้ากำลังมีอยู่ด้วยกันหลายส่วน ในวิทยานิพนธ์ฉบับนี้จะอธิบายถึงระบบการป้องกันสำรองระยะใกล้ โดยใช้รีเลย์เบรกเกอร์เฟลเลอร์ ซึ่งข้อดีคือมีความเร็วในการเคลียร์ฟอลต์ เมื่อระบบการป้องกันหลักเกิดทำงานผิดพลาดจากการเคลียร์ฟอลต์ จุดประสงค์ และขอบเขตของวิทยานิพนธ์ฉบับนี้คือการออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเลอร์ด้วยไมโครคอนโทรลเลอร์ เป็นรีเลย์ป้องกันแบบดิจิทัล ใช้สำหรับการป้องกันสำรอง

1.1 การป้องกันระบบไฟฟ้า (Power System Protection)

การป้องกันระบบไฟฟ้ากำลังแสดงดังภาพที่ 1-1 เป็นส่วนหนึ่งของกระบวนการผลิต ระบบส่งจ่าย และระบบของผู้ใช้ไฟฟ้า เป็นส่วนช่วยให้ระบบไฟฟ้ามีความปลอดภัยจากผลของการเกิดฟอลต์ (Fault) ขึ้นในระบบไฟฟ้ากำลัง ทำให้ระบบไฟฟ้ากำลังทำงานได้อย่างต่อเนื่อง มีความปลอดภัย หรือมีความเชื่อถือได้



ภาพที่ 1-1 ส่วนประกอบระบบป้องกันระบบไฟฟ้ากำลัง

1.2 ส่วนประกอบของการป้องกันระบบไฟฟ้ากำลัง

การป้องกันระบบไฟฟ้ากำลังมีส่วนประกอบที่แตกต่างกัน ขึ้นอยู่กับ ชนิด ขนาด ตำแหน่ง และความสำคัญของอุปกรณ์ที่ต้องการป้องกัน จากภาพที่ 1-1 แสดงส่วนประกอบระบบการป้องกันระบบไฟฟ้ากำลังซึ่งประกอบด้วยอุปกรณ์ที่สำคัญดังนี้

1.2.1 เซอร์กิตเบรกเกอร์ (Circuit Breaker)

สำหรับเซอร์กิตเบรกเกอร์กำลัง ในการออกแบบตามมาตรฐาน IEEE กำหนดหมายเลขอุปกรณ์ของเซอร์กิตเบรกเกอร์คือ 52 ใช้สำหรับเปิดและปิดวงจรในขณะที่ระบบไฟฟ้ากำลังอยู่ในสภาวะปกติ และในสภาวะผิดปกติเกิดฟอลต์ขึ้นกับระบบไฟฟ้า ดังนั้นเซอร์กิตเบรกเกอร์จะต้องตัดตอนอย่างรวดเร็วในเวลาน้อยกว่า 1 วินาที เซอร์กิตเบรกเกอร์ต้องมีอุปกรณ์อื่นๆ ประกอบเพื่อตรวจจับสภาวะผิดปกติ และสั่งการให้เซอร์กิตเบรกเกอร์เปิด และปิดวงจร

1.2.2 หม้อแปลงกระแส และหม้อแปลงแรงดัน

หม้อแปลงกระแส และหม้อแปลงแรงดันทำหน้าที่ลดระดับสัญญาณกระแส และแรงดันไฟฟ้าจากระบบไฟฟ้ากำลังลดต่ำลง เพื่อส่งสัญญาณเข้าสู่รีเลย์ทำการประมวลผล พิกัดของหม้อแปลงกระแสทางด้านทุติยภูมิมีขนาด 1A หรือ 5A พิกัดของหม้อแปลงแรงดันทางด้านทุติยภูมิมีขนาด 110 V หรือ 120V

1.2.3 วงจรทริป (Trip Circuit)

ประกอบด้วยสายไฟ และแบตเตอรี่ทำหน้าที่จ่ายกระแสเข้าขดลวดกระตุ้นให้เซอร์กิตเบรกเกอร์เปิด หรือปิดวงจร นอกจากนี้ยังมีรีเลย์หน่วงเวลา รีเลย์ช่วย และอุปกรณ์ประกอบอื่นๆ

1.2.4 รีเลย์ป้องกัน (Protective Relays)

รีเลย์ป้องกัน มีหน้าที่ตรวจจับสภาวะผิดปกติที่เกิดขึ้นในระบบไฟฟ้ากำลัง โดยจะทำการวัดปริมาณไฟฟ้าตลอดเวลา โดยปริมาณไฟฟ้าจะมีการเปลี่ยนแปลงขณะเกิดฟอลต์ขึ้น เช่น แรงดัน กระแส มุมทางไฟฟ้า และความถี่ เป็นต้น ถ้าขนาดปริมาณทางไฟฟ้าที่ทำการวัดสูงมากกว่าที่กำหนดกับรีเลย์ รีเลย์จะสั่งการให้คอนแทคของรีเลย์จ่ายพลังงานให้กับวงจรทริป มีผลทำให้เซอร์กิตเบรกเกอร์เปิดเพื่อแยกส่วนของวงจรที่เกิดฟอลต์ออกจากระบบไฟฟ้ากำลัง

1.3 หลักการเบื้องต้นการป้องกันระบบไฟฟ้าด้วยรีเลย์ป้องกัน

การพิจารณาสำหรับการป้องกันระบบไฟฟ้ามีการแบ่งการป้องกันออกเป็นสองกลุ่มคือ การป้องกันหลัก (Primary Protection) และการป้องกันสำรอง (Backup Protection) โดยที่ระบบการป้องกันหลักทำหน้าที่เคลียร์ฟอลต์เป็นลำดับแรก และรีเลย์ป้องกันสำรองจะเคลียร์ฟอลต์เมื่อรีเลย์ป้องกันหลัก เกิดความล้มเหลวในการเคลียร์ฟอลต์

1.3.1 การป้องกันหลัก (Primary Relaying)

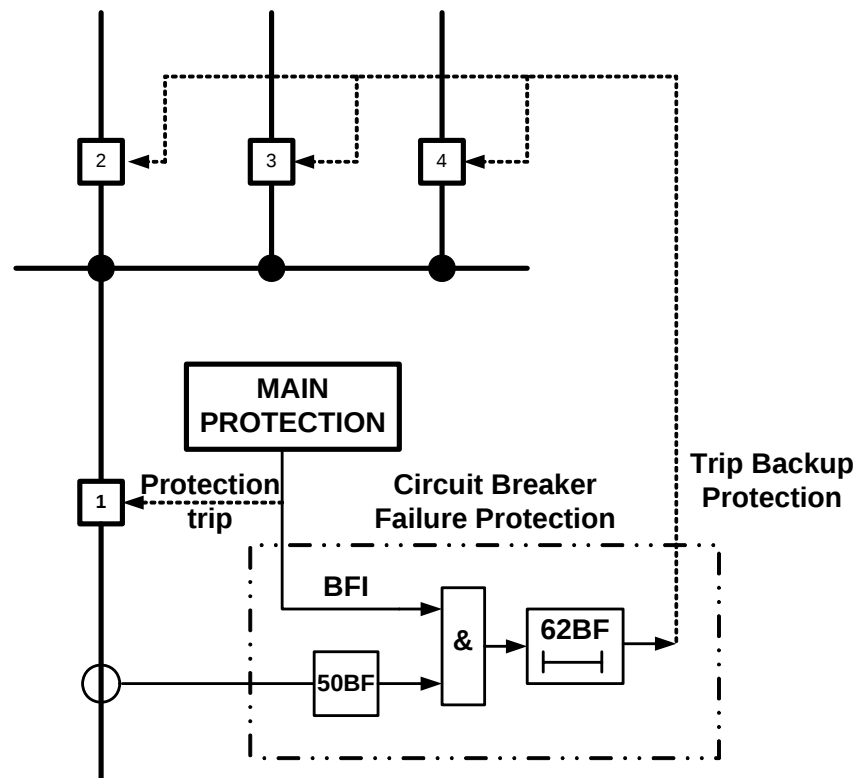
การป้องกันหลักเป็นการป้องกันเมื่อเกิดฟอลต์เป็นลำดับแรก โดยที่รีเลย์เฉพาะตัวที่อยู่ในเขตป้องกันที่เกิดฟอลต์เท่านั้นที่มีการสั่งการให้เซอกิตเบรกเกอร์ตัดแยกส่วนที่เกิดฟอลต์ออกจากระบบไฟฟ้ากำลัง บางครั้งในการป้องกันที่มีเขตป้องกันทับซ้อนกันขณะเมื่อเกิดฟอลต์ขึ้น ในพื้นที่เขตทับซ้อนกัน เซอกิตเบรกเกอร์ทั้งสองของเขตป้องกันจะเคลียร์ฟอลต์พร้อมกัน จึงทำให้ขอบเขตการเคลียร์ฟอลต์ออกจากระบบไฟฟ้ามีพื้นที่มาก

1.3.2 การป้องกันสำรอง (Backup Protection)

การป้องกันสำรอง หมายถึงระบบการป้องกันเมื่อการป้องกันหลัก เกิดขัดข้องไม่ทำงานตามที่กำหนดไม่ว่าเกิดจากสาเหตุใดก็ตาม การติดตั้งรีเลย์ป้องกันสำรองจะติดตั้งคนละส่วนกับรีเลย์ป้องกันหลัก รีเลย์ป้องกันสำรองต้องทำงานช้ากว่า หรือมีการหน่วงเวลานานกว่ารีเลย์ป้องกันหลัก เมื่อเกิดฟอลต์ขึ้นในระบบไฟฟ้ากำลัง รีเลย์ป้องกันหลัก และรีเลย์ป้องกันสำรองจะตรวจพบความผิดปกติที่เกิดขึ้นทั้งคู่พร้อมกัน รีเลย์ทั้งสองจะเริ่มทำงานพร้อมกัน แต่รีเลย์ป้องกันหลักทำงานเร็วกว่า จะเคลียร์ฟอลต์ออกจากระบบไฟฟ้าได้ รีเลย์ป้องกันสำรองจะไม่ทำงาน แต่ถ้ารีเลย์ป้องกันหลักทำงานล้มเหลว เมื่อเวลาผ่านไปชั่วครู่ ถ้ายังมีกระแสฟอลต์ไหลอยู่จะถูกเคลียร์ด้วยการป้องกันสำรอง

1.4 การป้องกันเซอกิตเบรกเกอร์ทำงานขัดข้อง (Breaker Failure Protection)

รีเลย์ทำหน้าที่ป้องกันเซอกิตเบรกเกอร์ทำงานขัดข้อง คือรีเลย์เบรกเกอร์เฟลเลอร์ สำหรับการป้องกันสำรอง ใช้ในการป้องกันระบบบัส เครื่องกำเนิดไฟฟ้า หรือระบบสายส่ง จากภาพที่ 1-2 แสดงการป้องกันสำรองด้วยรีเลย์เบรกเกอร์เฟลเลอร์ โดยรีเลย์จะมีการตรวจสอบกระแส หลังจากการป้องกันหลักทำงาน ถ้ายังมีกระแสไหลต่อเนื่อง แสดงว่าเซอกิตเบรกเกอร์หลักทำงานขัดข้อง รีเลย์เบรกเกอร์เฟลเลอร์จะส่งสัญญาณทริปเซอกิตเบรกเกอร์สำรอง เพื่อแยกส่วนที่เกิดฟอลต์ออก และช่วยลดอันตรายที่เกิดขึ้นกับระบบไฟฟ้ากำลัง สาเหตุที่เซอกิตเบรกเกอร์หลักทำงานขัดข้องอาจเป็นผลอันเนื่องมาจากหลายสาเหตุคือ ขั้วต่อของอุปกรณ์หุ้มฉนวนของเซอกิตเบรกเกอร์ทำงานผิดพลาด วงจรทริปสายขาด ฟิวส์ขาด และขดลวดทริปขาด เป็นต้น



ภาพที่ 1-2 การป้องกันสำรองระยะใกล้ด้วยรีเลย์เบรกเกอร์เฟลเดอร์

1.5 วัตถุประสงค์

- 1.5.1 เพื่อเป็นแนวทางการศึกษาการออกแบบการพัฒนารีเลย์ป้องกันระบบไฟฟ้าแบบดิจิทัล
- 1.5.2 เพื่อพัฒนาไมโครคอนโทรลเลอร์ใช้งานกับรีเลย์ป้องกันระบบไฟฟ้าแบบดิจิทัล
- 1.5.3 ศึกษาการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์แบบดิจิทัล
- 1.5.4 สร้างรีเลย์เบรกเกอร์เฟลเดอร์ด้วยไมโครคอนโทรลเลอร์

1.6 ขอบเขตของงานวิจัย

งานวิจัยนี้ได้ออกแบบพัฒนาการใช้งานไมโครคอนโทรลเลอร์ สำหรับรีเลย์เบรกเกอร์เฟลเดอร์แบบดิจิทัล และมีการทดสอบโดยเครื่องทดสอบรีเลย์ และสัญญาณจากโปรแกรม PSCAD/EMTPDC เพื่อยืนยันความถูกต้องป้องกันของรีเลย์

1.7 ขั้นตอนและวิธีการดำเนินการ

- 1.7.1 ศึกษาวิธีการพัฒนาและการออกแบบรีเลย์ป้องกันระบบไฟฟ้าจากอดีตจนถึงปัจจุบัน
- 1.7.2 ดำรงงานวิจัยที่เกี่ยวข้อง จากวารสารวิชาการที่สำคัญ เช่น IEE และIEEE เป็นต้น
- 1.7.3 ศึกษาทฤษฎีและอัลกอริทึมที่มีการใช้งานกับรีเลย์แบบดิจิทัลแบบต่างๆ ที่เกี่ยวข้อง
- 1.7.4 สรุปข้อดีและข้อเสีย วิธีการออกแบบในแต่ละวิธีการ และการนำไปประยุกต์ใช้
- 1.7.5 ออกแบบและปรับปรุงรีเลย์เบรกเกอร์เฟลเดอร์แบบดิจิทัล
- 1.7.6 สร้างรีเลย์เบรกเกอร์เฟลเดอร์แบบดิจิทัล และทดสอบความถูกต้องการทำงานของรีเลย์ที่สร้างขึ้น
- 1.7.7 วิเคราะห์ และสรุปผลเสนอแนะแนวทางแก้ไข และการพัฒนาต่อไป

1.8 ประโยชน์ที่คาดว่าจะได้รับ

- 1.8.1 สร้างรีเลย์รีเลย์เบรกเกอร์เฟลเดอร์แบบดิจิทัลที่มีราคาต้นทุนต่ำ
- 1.8.2 สามารถใช้รีเลย์เบรกเกอร์เฟลเดอร์สำหรับการป้องกันสำรองระบบไฟฟ้าได้
- 1.8.3 สามารถนำไปประยุกต์การออกแบบกับรีเลย์ป้องกันแบบอื่นๆ ได้

1.9 โครงสร้างของปริญญานิพนธ์

- บทที่ 1 บทนำ อธิบายพื้นฐานของการป้องกันระบบไฟฟ้าด้วยรีเลย์เบรกเกอร์เฟลเดอร์
- บทที่ 2 งานวิจัยที่เกี่ยวข้องกับรีเลย์เบรกเกอร์เฟลเดอร์ อธิบายถึงงานวิจัยที่เกี่ยวข้องจากวารสาร IEEE งานวิจัยเกี่ยวกับดิจิทัลรีเลย์ และรีเลย์เบรกเกอร์เฟลเดอร์ที่ใช้สำหรับงานวิจัย
- บทที่ 3 ทฤษฎีที่เกี่ยวข้องกับรีเลย์เบรกเกอร์เฟลเดอร์ อธิบายทฤษฎีที่ใช้การออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ทางด้านฮาร์ดแวร์ และการออกแบบการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์
- บทที่ 4 การสร้างและออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ อธิบายการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ทางด้านฮาร์ดแวร์ส่วนต่างๆ และส่วนซอฟต์แวร์การคำนวณขนาดสัญญาณกระแส และทดสอบส่วนต่างๆ ของรีเลย์ที่ออกแบบ
- บทที่ 5 การทดสอบรีเลย์เบรกเกอร์เฟลเดอร์ เป็นการทดสอบการทำงานของรีเลย์ที่สร้างขึ้นด้วย รูปแบบแผนการป้องกัน 2 แบบ และการทำงานของรีเลย์ด้วยอัลกอริทึม 2 แบบ นอกจากนั้นทดสอบการทำงานของรีเลย์เมื่อกระแสฟอลต์มีผลของการอิมิตัวของหม้อแปลงกระแส
- บทที่ 6 สรุปผลและข้อเสนอแนะ การทำงาน และการทดสอบรีเลย์เบรกเกอร์เฟลเดอร์ที่สร้างขึ้น และงานที่ทำต่อไปในอนาคต

บทที่ 2

งานวิจัยเกี่ยวกับรีเลย์รีเลย์เบรกเกอร์เฟลเลอร์

งานวิจัยที่เกี่ยวข้องกับรีเลย์เบรกเกอร์เฟลเลอร์ที่ผ่านมาโดยตรงยังมีการวิจัยไม่มากนัก งานวิจัยส่วนใหญ่เป็นงานวิจัยโดยนำรีเลย์เบรกเกอร์เฟลเลอร์ใช้สำหรับการป้องกันสำรอง ในรูปแบบต่างๆ ผู้วิจัยจึงได้แยกรายละเอียดของงานวิจัยที่เกี่ยวข้องออกเป็น 2 ส่วนคือ ส่วนแรกส่วนของงานวิจัยเกี่ยวข้องกับการออกแบบรีเลย์ป้องกันแบบดิจิทัล และส่วนที่สองเป็นงานวิจัยเกี่ยวกับหลักการ และการใช้งานการป้องกันรีเลย์เบรกเกอร์เฟลเลอร์ มีรายละเอียดดังนี้

2.1 การพัฒนารีเลย์ป้องกันแบบดิจิทัลด้วยไมโครคอนโทรลเลอร์

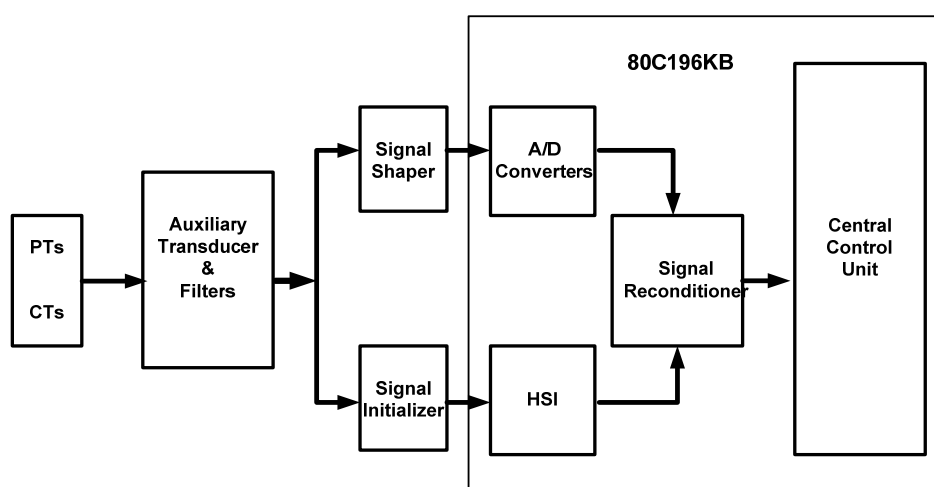
การใช้งานไมโครคอนโทรลเลอร์เป็นตัวประมวลผล ในงานวิจัยรีเลย์ป้องกันแบบดิจิทัลนั้น ได้มีบริษัทผู้ผลิตไมโครคอนโทรลเลอร์หลายบริษัทคือ อินเทล โมโตโลล่า ไมโครชิพ เป็นต้น ขนาดของไมโครคอนโทรลเลอร์ที่ใช้สำหรับประมวลผลมีขนาด 8 บิต และ 16 บิต ขึ้นอยู่กับการออกแบบรีเลย์ป้องกันระบบไฟฟ้า

2.1.1 รีเลย์ป้องกันแบบดิจิทัลโดยใช้ไมโครคอนโทรลเลอร์ขนาด 8 บิต[1, 2]

ไมโครคอนโทรลเลอร์แบบนี้บางครั้งเรียกว่า คอมพิวเตอร์ชิพเดี่ยว ใช้เป็นตัวประมวลผลของรีเลย์ป้องกัน เช่น การป้องกันกระแสเกิน การป้องกันฟอลต์ลงดิน การป้องกันหม้อแปลง เป็นต้น ไมโครคอนโทรลเลอร์ที่นิยมใช้งานคือ ไมโครคอนโทรลเลอร์ตระกูล MCS-51 อินเทล 8051 ทำงานด้วยคริสตอลความถี่ 12MHz การใช้งานมีการต่อใช้งานร่วมกับตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัล (Analog to Digital) หรือเอดีซี (ADC) ขนาด 8 บิต หน่วยความจำแรม และอีพ롬 ภายนอก นอกจากนั้นยังมีพอร์ตสำหรับต่ออินพุตเอาต์พุตกับอุปกรณ์รอบข้าง รีเลย์ป้องกันแบบนี้มีราคาถูก การออกแบบฮาร์ดแวร์ง่าย เนื่องจากขนาดของไมโครคอนโทรลเลอร์ 8 บิต จึงไม่เหมาะสำหรับการป้องกันที่มีการคำนวณที่ซับซ้อน มีความยากลำบากสำหรับการต่อเอดีซี หน่วยความจำ ภายนอก ดังนั้นรีเลย์ป้องกันแบบดิจิทัลโดยใช้ไมโครคอนโทรลเลอร์ขนาด 8 บิต การออกแบบการป้องกันหน้าที่เดียวไม่มีความซับซ้อน ออกแบบอัลกอริทึมสำหรับการคำนวณไม่มีความซับซ้อนอย่างเช่น อัลกอริทึมวอลซ์ฟังก์ชัน

2.1.2 รีเลย์ป้องกันแบบดิจิทัลโดยใช้ไมโครคอนโทรลเลอร์ขนาด 16 บิต [3, 4]

จากภาพที่ 2-1 แสดงการใช้ไมโครคอนโทรลเลอร์ขนาด 16 บิต ออกแบบดิจิทัลรีเลย์ ไมโครคอนโทรลเลอร์ที่นิยมใช้งานเป็นตระกูล MCS-96 อินเทล 8097 8098 80C196 ซึ่งเป็นไมโครคอนโทรลเลอร์ที่มีสมรรถนะสูง มีความเร็วในการประมวลผล มีการรวมหน้าที่หลักไว้ในตัวไมโครคอนโทรลเลอร์ คือ หน่วยความจำแรมขนาด 230 ไบต์ รีจิสเตอร์/หน่วยคำนวณทางคณิตศาสตร์ (RALU) รีจิสเตอร์ทำหน้าที่พิเศษ (SFRs) พอร์ตอินพุต/เอาต์พุตที่มีสมรรถนะสูง นอกจากนั้นมีแอดเดรสขนาด 10 บิต อยู่ใน RALU สามารถคูณเลขขนาด 16×16 บิต การหารเลข $32/16$ บิต ถ้าไมโครคอนโทรลเลอร์ทำงานที่ความถี่คริสตอล 12 MHz ไมโครคอนโทรลเลอร์กระทำครั้งละข้อมูล 16 บิต การบวก/ลบใช้เวลาคำนวณ 0.66 μ s การคูณเลขขนาด 16×16 บิต ใช้เวลาคำนวณประมาณ 2.3 μ s การหารเลข $32/16$ บิต ใช้เวลาคำนวณประมาณ 4.0 μ s ดังนั้นความเร็วของไมโครคอนโทรลเลอร์จึงมีความเร็วเพียงพอสำหรับการป้องกัน เช่น การออกแบบการป้องกันระยะทาง หรือการป้องกันแบบหลายหน้าที่ การป้องกันบัส การป้องกันผลต่างของกระแส การป้องกันหม้อแปลงไฟฟ้า

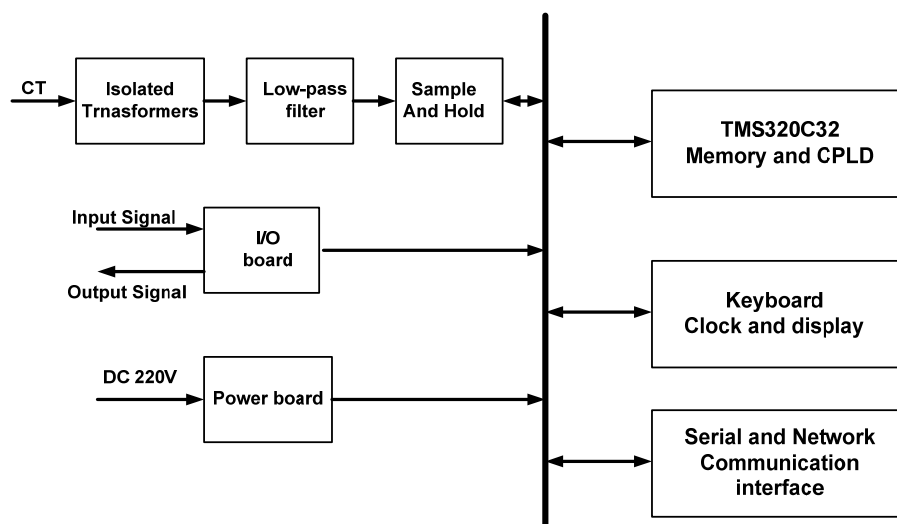


ภาพที่ 2-1 บล็อกไดอะแกรมของดิจิทัลรีเลย์โดยใช้ไมโครคอนโทรลเลอร์ 80C196

2.2 การพัฒนารีเลย์ป้องกันแบบดิจิทัลด้วยตัวประมวลสัญญาณดิจิทัล [5, 6, 7]

มีการพัฒนาเทคโนโลยีด้านไมโครโปรเซสเซอร์ โดยมีการพัฒนาตัวประมวลสัญญาณดิจิทัล หรือดีเอสพี เป็นไมโครเซสเซอร์มีการประมวลผลได้รวดเร็ว สามารถประมวลผลคำสั่งหรือการคำนวณทางคณิตศาสตร์ที่มีความซับซ้อนได้อย่างมีประสิทธิภาพ

ตัวประมวลผลสัญญาณดิจิทัลที่นิยมใช้งานสำหรับรีเลย์ป้องกันแบบดิจิทัลเป็นของบริษัท เทกซัส อินสตรูเมนต์ ตระกูล TMS320 เป็นตัวประมวลผลชิพเดี่ยว อย่างเช่น TMS320020 TMS32025 เป็นตัวประมวลผลสัญญาณดิจิทัลขนาด 16 บิต มีการออกแบบสถาปัตยกรรมของ ฮาร์ดแวร์ของตัวประมวลผลให้มีความยืดหยุ่น และความเร็วในการประมวลผล สามารถกระทำการ คำนวณ การคูณ และการเลื่อนข้อมูล ซึ่งการคำสั่งสามารถกระทำภายในสองรอบของการกำหนด จังหวะสัญญาณนาฬิกาใช้เวลาประมาณ 400 nS ต่อมาบริษัท เทกซัส อินสตรูเมนต์ได้มีการพัฒนาตัว ประมวลผลสัญญาณดิจิทัลรุ่น TMS320Cx ดังเช่นรุ่น TMS320C32 เป็นตัวประมวลผลสัญญาณ ขนาด 32 บิต การประมวลผลเลขตัวเลขแบบลอยตัว (Floating-Point Processor) ใช้เทคโนโลยีแบบ ซีมอส มีการปรับปรุงสถาปัตยกรรมสามารถติดต่อกับหน่วยความจำภายนอกมีขนาดหน่วยความจำ ได้มาก การกระทำคำสั่งได้รวดเร็วภายในวงรอบการทำงาน ต้องการกำลังไฟฟ้าน้อย

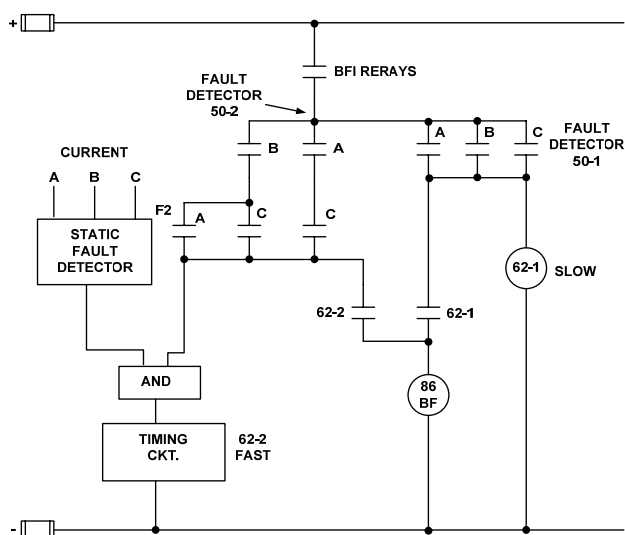


ภาพที่ 2-2 บล็อกไดอะแกรมดิจิทัลรีเลย์โดยใช้ตัวประมวลผลสัญญาณดิจิทัล TMS320C32

รีเลย์ป้องกันแบบดิจิทัลใช้ตัวประมวลผลสัญญาณดิจิทัลจะมีความรวดเร็วในการคำนวณ และความถูกต้องในการคำนวณสูง ดังนั้นงานวิจัยที่ผ่านมาการออกแบบสำหรับรีเลย์ป้องกันแบบดิจิทัลที่ใช้ตัวประมวลผลสัญญาณดิจิทัลจึงเหมาะสำหรับงานที่มีอัลกอริทึมที่มีความซับซ้อน ดังเช่น อัลกอริทึมวิธีการเวฟเล็ต เทคนิคการกรองสัญญาณแบบคาถมาน หรือการคำนวณทางคณิตศาสตร์อื่น ที่ใช้งานสำหรับการป้องกันแบบดิจิทัล เช่น การป้องกันระยะทาง การป้องกันสายส่งแรงดันไฟฟ้าสูง แต่อย่างไรก็ตามรีเลย์ป้องกันแบบดิจิทัลใช้ตัวประมวลผลสัญญาณดิจิทัล ใการใช้งานยังต้องต่อกับอุปกรณ์รอบข้างภายนอก ดังเช่น ตัวแปลงสัญญาณอนาลอกเป็นดิจิทัล

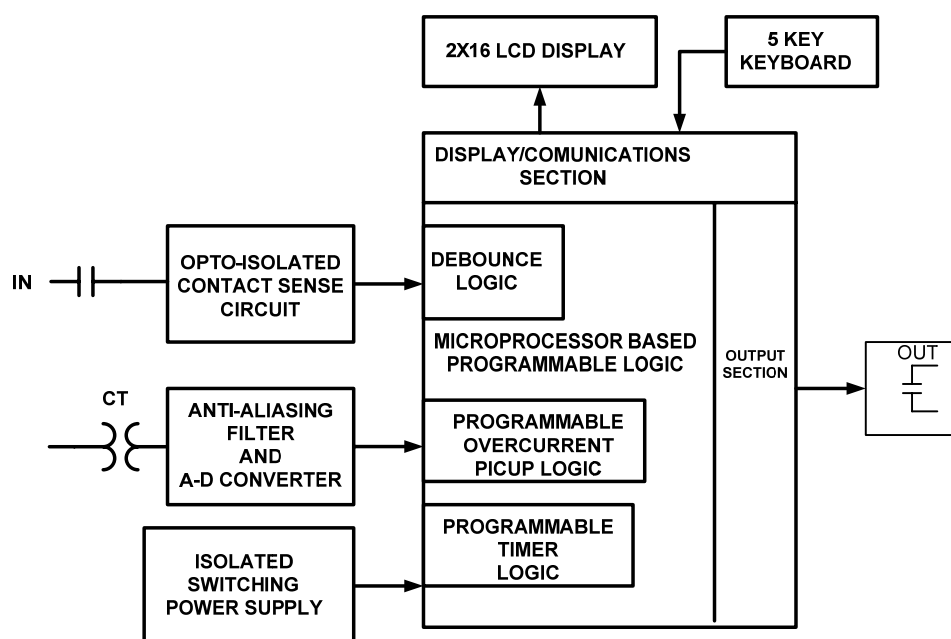
2.3 งานวิจัยหลักเกี่ยวกับปริลีย์เบรกเกอร์เฟลเดอร์

งานวิจัยของ Boyle J.R. [9] อธิบายพื้นฐานของรีเลย์เบรกเกอร์เฟลเดอร์ แสดงดังภาพที่ 2-3 ตลอดจนการใช้งาน และการปรับตั้ง ระบบการป้องกันในระบบแบบบัสเดี่ยว เบรกเกอร์แอนอะฮาล์ฟ (Breaker and a Half) และบัสแบบวงแหวน (Ring Bus) การใช้รีเลย์เบรกเกอร์เฟลเดอร์ในการป้องกันระบบเครื่องกำเนิดไฟฟ้า ซึ่งอธิบายแบบแผนการป้องกันที่ใช้กับรีเลย์แบบอิเล็กทรอนิกส์ (Electromechanical Relay)



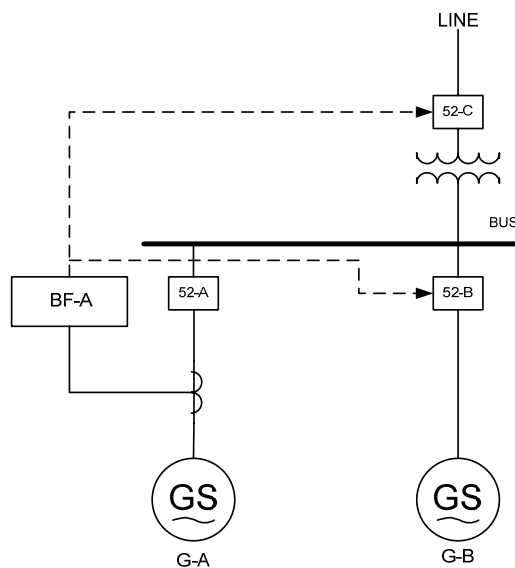
ภาพที่ 2-3 รูปแบบการป้องกันรีเลย์เบรกเกอร์เฟลลอร์ด้วยสแตติกส์

งานวิจัยของ T. Stringes [10] จากภาพที่ 2-4 อธิบายการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ที่ใช้โปรแกรมเมเบิลลอจิกคอนโทรลเลอร์ หรือพีแอลซี เป็นตัวประมวลผล ร่วมกับการตรวจจับกระแส และการหน่วงเวลา ในการออกแบบป้องกันเซอกิตเบรกเกอร์เฟลเดอร์ ตัวประมวลผลแบบนี้ไม่มีความยืดหยุ่นในการป้องกันที่มีความซับซ้อนมากนัก เพราะว่าพีแอลซีไม่เหมาะสำหรับใช้การคำนวณทางคณิตศาสตร์ที่มีความซับซ้อน การคำนวณขนาดสัญญาณกระแสใช้เวลานาน



ภาพที่ 2-4 รีเลย์เบรกเกอร์เฟลเดอร์ใช้โปรแกรมเมเบิลลอจิกคอนโทรลเลอร์เป็นตัวประมวลผล

งานวิจัยของ Rasheek M.[11] อธิบายการใช้งานการป้องกันเซอกิตเบรกเกอร์เฟลเดอร์ โดยรีเลย์เบรกเกอร์เฟลเดอร์เป็นแบบดิจิทัลแบบทำงานหลายหน้าที่ สำหรับการป้องกันสำรองของระบบของบริษัทผู้ผลิตไฟฟ้าอิสระ (Independent Power Producers) หรือ ไอพีพี (IPP) แสดงดังภาพที่ 2-5 การป้องกันสำรองต้องทำงานรวดเร็วเมื่อเกิดเซอกิตเบรกเกอร์หลักทำงานขัดข้อง และมีความแน่นอนในการแยกความผิดปกติ หรือสภาวะผิดปกติที่เกิดขึ้นกับระบบ ไอพีพีทุกกรณี การป้องกันอันตรายที่เกิดขึ้นกับระบบ คือ ก่อนเกิดความไม่เสถียรภาพของระบบ ก่อนความเสียหายที่เกิดขึ้นขยายไปยังอุปกรณ์ หรือเขตป้องกันอื่น และเป็นระบบป้องกันสำรอง เมื่อเกิดฟอลต์ที่เกิดขึ้นกับเครื่องกำเนิดไฟฟ้า หรือวงจรภายใน



ภาพที่ 2-5 การใช้รีเลย์เบรกเกอร์เฟลลเลอร์ในระบบไอพีพี ระบบบัสมีเครื่องกำเนิดไฟฟ้าตัวร่วมกัน
สองตัว

งานวิจัยของ Hector J.[12] เป็นงานวิจัยที่ประยุกต์ การออกแบบการป้องกันรีเลย์เบรกเกอร์เฟลลเลอร์ ใช้สำหรับการป้องกันสำรองที่มีผลกับเสถียรภาพของระบบไฟฟ้ากำลัง ซึ่งมีรูปแบบการป้องกัน และเวลาการทำงานของรีเลย์แตกต่างกัน คณะผู้วิจัยอธิบายการป้องกันการใช้นิเลย์เบรกเกอร์เฟลลเลอร์แบบดิจิทัล มีข้อดีคือสามารถตรวจจับสัญญาณกระแสฟัลท์ และครอบเอาต์ได้รวดเร็ว นอกจากนั้นในรีเลย์ทำงานแบบมัลติฟังก์ชัน (Multi Function Relay) การออกแบบรีเลย์เบรกเกอร์เฟลลเลอร์กับการป้องกันบัสแบบต่างๆ ที่ผลของการอินตัวของหม้อแปลงกระแสไม่มีผลกับการป้องกัน

บทที่ 3

ทฤษฎีที่เกี่ยวข้องรีเลย์เซอร์กิตเบรกเกอร์เฟลเลอร์

ในบทนี้กล่าวถึงเทคโนโลยีของรีเลย์ป้องกันจากอดีตจนถึงปัจจุบัน ที่มีการรวมเทคนิคทางด้านดิจิทัล และนิวเมอร์ริคัล ในการสร้างรีเลย์ป้องกันระบบไฟฟ้ากำลัง ส่วนที่สองอธิบายพื้นฐานที่ใช้สำหรับการออกแบบดิจิทัลรีเลย์ และการออกแบบรีเลย์เบรกเกอร์เฟลเลอร์ เป็นส่วนที่สำคัญในการสร้างรีเลย์เบรกเกอร์เฟลเลอร์

3.1 เทคโนโลยีของรีเลย์ (Relay Technology)

ในสิบปีที่ผ่านมาได้มีการเปลี่ยนแปลงของเทคโนโลยีของรีเลย์ป้องกันระบบไฟฟ้าอย่างมากโดยรีเลย์แบบอิเล็กทรอนิกส์ (Electromechanical Relay) ถูกแทนที่โดยรีเลย์แบบสเตติกดิจิทัลรีเลย์ และนิวเมอร์ริคัลรีเลย์ สามารถทำงานได้หลายหน้าที่ โดยใช้เทคนิคที่ทันสมัย ในการป้องกันระบบไฟฟ้า การพัฒนาเทคโนโลยีของรีเลย์จากอดีตจนถึงปัจจุบันมีการพัฒนาดังต่อไปนี้

3.1.1 รีเลย์แบบอิเล็กทรอนิกส์ (Electromechanical Relay)

รีเลย์แบบอิเล็กทรอนิกส์เป็นรีเลย์ที่เริ่มแรกที่ใช้ในการป้องกันระบบไฟฟ้ากำลัง และมีการใช้งานมานานกว่าร้อยปี หลักการทำงานคือ ใช้แรงทางกลทำให้เกิดผลตอบสนองของหน้าสัมผัสของรีเลย์ แรงทางกลได้มาจากกระแสไหลผ่านขดลวดพันกับแกนแม่เหล็ก หรือแกนเหล็ก ซึ่งเป็นที่มาของชื่อรีเลย์แบบนี้ มีการแบ่งแยกออกเป็นชนิดต่างๆ ดังนี้

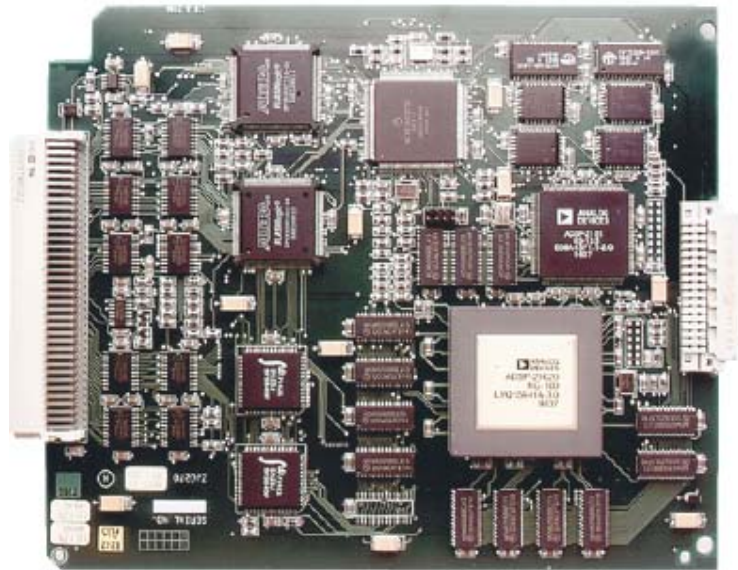
1. รีเลย์แบบแรงดึงดูดจากอาร์เมเจอร์
2. รีเลย์แบบขดลวดเคลื่อนที่
3. รีเลย์แบบหลักการเหนี่ยวนำ
4. รีเลย์แบบความร้อน
5. รีเลย์แบบใช้มอเตอร์ทำงาน
6. รีเลย์แบบใช้แรงทางกล



ภาพที่ 3-1 รีเลย์แบบอิเล็กทรอนิกส์โทรเมคคานิคอล

3.1.2 สแตติกรีเลย์ (Static Relay)

คำว่า สแตติก (Static) หมายความว่ารีเลย์ไม่มีส่วนที่เคลื่อนที่ อย่างไรก็ตามจะมีการเคลื่อนที่ของส่วนของหน้าสัมผัสเอาต์พุตอยู่เหมือนกับรีเลย์แบบอาศัยแรงดึงดูดอาร์เมเจอร์ รีเลย์แบบสแตติกเริ่มใช้งานในปี ค.ศ. 1960 การออกแบบบนพื้นฐานโดยใช้อุปกรณ์อิเล็กทรอนิกส์แทนที่การสร้างรีเลย์มีคุณลักษณะด้วยขดลวดและ แม่เหล็ก รีเลย์รุ่นก่อนมีการใช้อุปกรณ์ต่อร่วมกันระหว่างทรานซิสเตอร์ ไดโอด ตัวต้านทาน ตัวเก็บประจุ และตัวเหนี่ยวนำรวมกัน ได้มีการพัฒนาทางด้านวงจรรวมอิเล็กทรอนิกส์ใช้วงจรอิเล็กทรอนิกส์แบบเชิงเส้น และวงจรดิจิทัลทำให้ในรุ่นต่อมาใช้การประมวลผลสัญญาณ และ หน้าที่ทางลอจิกเป็นการทำงาน พื้นฐานของการออกแบบวงจรใช้การออกแบบพื้นฐานเดียวกันของรีเลย์ การออกแบบหน้าที่การป้องกันเป็นการป้องกันหน้าที่เดียวต่อรีเลย์หนึ่งตัว ต้องการหน้าที่ซับซ้อนของรีเลย์ต้องใช้ฮาร์ดแวร์ที่เหมาะสม มีการใช้โปรแกรมทำงานในหน้าที่พื้นฐานของการปรับตั้งตามกราฟคุณลักษณะของรีเลย์ ดังนั้นสามารถมองภาพที่ 3-2 คือใช้อุปกรณ์อนาล็อกอิเล็กทรอนิกส์แทนรีเลย์แบบอิเล็กทรอนิกส์โทรเมคคานิคอล มีการเพิ่มความยืดหยุ่นในการปรับตั้ง ในกรณีเดียวกัน ค่าเบรคเดนของรีเลย์ลดลงทำให้ลดเอาต์พุตจากหม้อแปลงกระแส และหม้อแปลงแรงดัน



ภาพที่ 3-2 รีเลย์ป้องกันแบบสแตติกรีเลย์

3.1.3 ดิจิตอลรีเลย์ (Digital Relays)

รีเลย์ป้องกันแบบดิจิทัลเป็นการเริ่มต้น ของการเปลี่ยนแปลงของเทคโนโลยี ไมโครโปรเซสเซอร์ และไมโครคอนโทรลเลอร์แทนที่วงจรรอนาลอกที่ใช้ในสแตติกรีเลย์ เริ่มใช้งาน ในปี ค.ศ. 1980 และมีการปรับปรุงความสามารถการประมวลผลสัญญาณ ตามชนิดของพอลต์

ข้อแตกต่างระหว่างสแตติกรีเลย์กับดิจิทัลรีเลย์ เริ่มจากตัวแปลงสัญญาณอนาลอกเป็นดิจิทัล ทำหน้าที่เปลี่ยนแปลงปริมาณสัญญาณอนาลอกทุกค่าจากการวัด และใช้ไมโครโปรเซสเซอร์ ในการประมวลผลด้วยอัลกอริทึมการป้องกัน ไมโครโปรเซสเซอร์ใช้เทคนิคดิสครีตฟูเรียร์ทราน ฟอร์ม (Discrete Fourier Transform :DFT) ในการประมวลหาขนาดสัญญาณ ขอจำกัดของ ไมโครโปรเซสเซอร์ที่ใช้ในดิจิทัลรีเลย์ถูกจำกัดของจำนวนของการสุ่มข้อมูลของรูปสัญญาณต่อ หนึ่งลูกคลื่น และเรื่องความเร็วของการทำงานของรีเลย์ในการใช้งาน ดังนั้นดิจิทัลรีเลย์จึงเป็น รีเลย์ทำหน้าที่ป้องกันหน้าที่เดียว



ภาพที่ 3-3 รีเลย์ป้องกันแบบดิจิทัลรีเลย์

3.1.4 นิวเมอริกอลรีเลย์ (Numerical Relays)

ข้อแตกต่างระหว่างดิจิทัลรีเลย์ และนิวเมอริกอลรีเลย์ ขึ้นอยู่กับรายละเอียดทางเทคนิคของ รีเลย์ การพัฒนานิวเมอริกอลรีเลย์เป็นผลมาจากเทคโนโลยีที่ทันสมัย เทคโนโลยีที่มีการใช้คือตัว ประมวลผลสัญญาณดิจิทัล (Digital Signal Processing : DSP) เป็นเครื่องมือโดยการรวมเอา

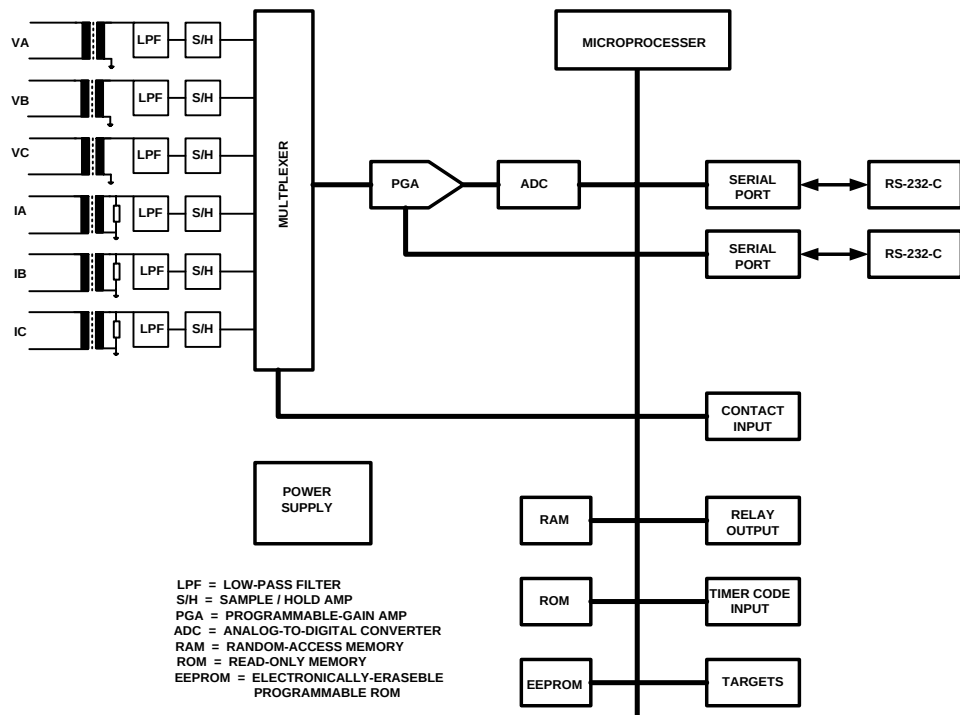
ฮาร์ดแวร์ทำงานร่วมกับซอฟต์แวร์ มีการสัญญาณอนาลอกอินพุตจะเปลี่ยนเป็นสัญญาณดิจิทัลและมีการคำนวณด้วยอัลกอริทึมทางคณิตศาสตร์ การประมวลผลใช้ไมโครโปรเซสเซอร์ ที่เหมาะสมกับการประมวลผลสัญญาณคือ ตัวประมวลผลสัญญาณดิจิทัล การประมวลผลสัญญาณดิจิทัลแบบตามเวลาจริงต้องการไมโครโปรเซสเซอร์มีความเร็วสูง



ภาพที่ 3-4 รีเลย์ป้องกันแบบนิวเมอริคอล

3.2 องค์ประกอบพื้นฐานของดิจิทัลรีเลย์

ดิจิทัลรีเลย์ใช้ป้องกันระบบไฟฟ้ากำลัง แสดงดังภาพที่ 3-5 ประกอบด้วย ส่วนของฮาร์ดแวร์ และส่วนของซอฟต์แวร์ ในส่วนฮาร์ดแวร์ทำหน้าที่รับสัญญาณจากระบบไฟฟ้ากำลังในส่วนขอบเขตการป้องกัน และทำหน้าที่แปลงสัญญาณอนาลอกเป็นข้อมูลดิจิทัล และทำหน้าที่ตัดต่อวงจรในส่วนของระบบไฟฟ้าที่ทำหน้าที่ป้องกัน ส่วนซอฟต์แวร์เป็นอัลกอริทึมของดิจิทัลรีเลย์ที่ใช้สำหรับการคำนวณขนาดสัญญาณในการป้องกันระบบไฟฟ้ากำลัง ดิจิทัลรีเลย์มีองค์ประกอบพื้นฐานพื้นฐานแสดงดังภาพที่ 3-5 คือ



ภาพที่ 3-5 ส่วนประกอบดิจิทัลรีเลย์

3.2.1 ส่วนปรับแต่งสัญญาณ (Signal Conditioning Subsystem)

เป็นส่วนที่รับสัญญาณแรงดัน และ/หรือกระแสไฟฟ้าจากระบบไฟฟ้าที่ทำการป้องกัน ก่อนที่รีเลย์นำสัญญาณไปประมวลผล เนื่องจากระดับสัญญาณของกระแส และ/หรือ แรงดันไฟฟ้าในระบบไฟฟ้ากำลังมีขนาดสูง ดังนั้นก่อนที่จะทำการตรวจวัดสัญญาณเหล่านี้ด้วยรีเลย์ป้องกัน ระบบไฟฟ้า จึงจำเป็นต้องมีการลดทอนสัญญาณให้มีระดับต่ำลงเป็นสัดส่วน การลดระดับสัญญาณกระแสไฟฟ้าอยู่ระดับ 5A หรือ 1A โดยใช้หม้อแปลงกระแส (Current Transformer : CT) และการลดระดับสัญญาณแรงดันไฟฟ้าลงเหลือ 110V หรือ 120V โดยใช้หม้อแปลงแรงดัน (Voltage Transformers : VT) การตรวจวัดสัญญาณกระแส และ/หรือแรงดันไฟฟ้าภายในดิจิทัลรีเลย์จะใช้หม้อแปลงกระแสช่วย (Auxiliary Current Transformers) ทำหน้าที่เปลี่ยนสัญญาณกระแสเป็นสัญญาณแรงดัน และช่วยปรับค่าอิมพีแดนซ์ภายในของรีเลย์ให้เหมาะสมกับค่าเบอร์เดนของหม้อแปลงกระแส และ/หรือหม้อแปลงแรงดัน ทำให้ค่าเบอร์เดนของดิจิทัลรีเลย์ต่ำ

การใช้งานทั่วไปของหม้อแปลงกระแส ควรการเลือกอัตราส่วนของหม้อแปลงกระแส
เหมาะสมกับกระแสโหลดสูงสุด การออกแบบกระแสโหลดสูงสุดไม่ควรเกินพิกัดกระแสทางด้าน
กระแสทางด้านปฐมภูมิของหม้อแปลงกระแส การใช้หม้อแปลงกระแสที่มีอัตราส่วนต่ำกว่า
ทางด้านพิกัดกระแสโหลด เมื่อเกิดฟอลต์ที่มีปริมาณสูงมากๆ ทำให้หม้อแปลงกระแสเกิดการอิ่มตัว
ทำให้สัญญาณทางด้านทุติยภูมิผิดเพี้ยน

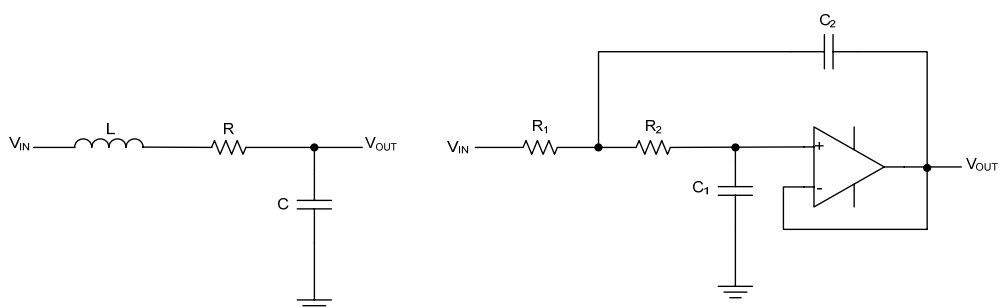
3.2.2 ส่วนเปลี่ยนแปลงสัญญาณของระบบ (Conversion Subsystem)

สัญญาณอนาล็อกที่รับเข้ามาจากหม้อแปลงกระแส หรือหม้อแปลงแรงดันปกติจะต้องมีการ
กรองสัญญาณ การกรองสัญญาณขึ้นอยู่กับข้อมูลที่ต้องการของดิจิทัลรีเลย์ ดังนั้นวงจรกรอง
สัญญาณที่ใช้เป็นแบบวงจรกรองสัญญาณความถี่ต่ำเพื่อลดสัญญาณความถี่สูงที่ไม่ต้องการ ก่อน
การเข้าสู่วงจรสุ่มสัญญาณ หรือการป้องกันเอเลียซิง (Anti-Aliasing Filter) จะเป็นตัวกำหนดการ
ออกแบบความถี่ตัด (Frequency Cutoff: f_c) ของวงจรกรองสัญญาณความถี่ต่ำ

3.2.2.1 วงจรกรองสัญญาณความถี่ต่ำ (Low-Pass Filter)

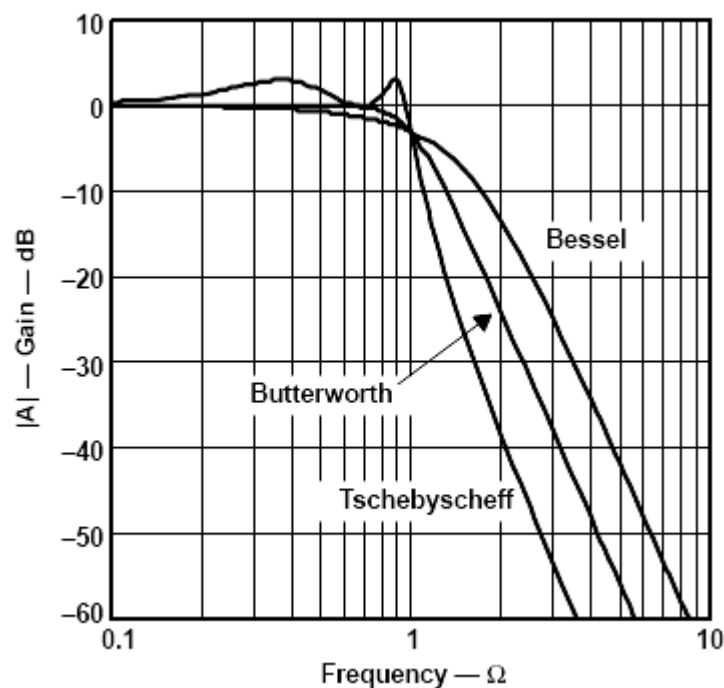
วงจรกรองสัญญาณความถี่ต่ำเป็นวงจรที่ให้สัญญาณความถี่ต่ำกว่าย่านความถี่ที่ต้องการผ่าน
โดยกรองสัญญาณรบกวนก่อนรับสัญญาณเข้าระบบ วงจรกรองความถี่ต่ำมีสองแบบคือ วงจรกรอง
วงจรกรองความถี่ต่ำแบบพาสซีฟ (Passive Filter) วงจรกรองความถี่แบบนี้ประกอบด้วยขดลวด
เหนี่ยวนำ ตัวเก็บประจุ และตัวต้านทาน และวงจรกรองแบบความถี่ต่ำแบบแอคทีฟ (Active Filter)
ใช้แอมป์ซึ่งเป็นอุปกรณ์แอคทีฟต่อวงจรร่วมกับความต้านทาน และตัวเก็บประจุแสดงดังภาพ
ที่ 3-6 วงจรกรองแบบความถี่ต่ำแบบแอคทีฟ แบ่งออกเป็น

1. วงจรกรองความถี่ต่ำแบบบัตเธอร์เวิร์ด (Butterworth Low-Pass Filters)
2. วงจรกรองความถี่ต่ำแบบเชฟบีเชฟ (Tscheybscheff Low-Pass Filters)
3. วงจรกรองความถี่ต่ำแบบเบสเซล (Bessel Low-Pass Filters)



ภาพที่ 3-6 วงจรกรองความถี่ต่ำแบบพาสซีฟ และแบบแอคทีฟ

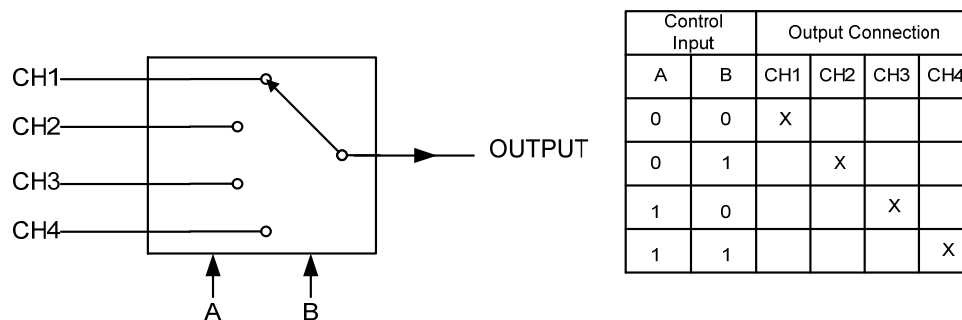
วงจรกรองสัญญาณความถี่ต่ำที่ใช้สำหรับ ป้องกันสัญญาณเอเลียคซึ่ง ใช้งานสำหรับการเปลี่ยนแปลงข้อมูล คือวงจรกรองสัญญาณความถี่ต่ำแบบบัตเธอร์เวิร์ด เพราะมีค่าขนาดของสัญญาณเท่ากันในช่วงย่านต่ำกว่าความถี่ตัด ระดับสัญญาณที่ได้ทางด้านเอาต์พุตที่ถูกต้องไม่มีการกระเพื่อมในช่วงความถี่ผ่าน เมื่อเทียบกับวงจรกรองสัญญาณความถี่ต่ำอีกสองแบบแสดงในภาพที่ 3-7



ภาพที่ 3-7 เปรียบเทียบสัญญาณเอาต์พุตวงจรกรองสัญญาณความถี่ต่ำทั้งสามแบบ

3.2.2.2 ตัวเลือกสัญญาณอนาลอก (Analog Multiplexers)

ดิจิทัลรีเลย์จำเป็นต้องใช้ตัวเลือกสัญญาณอนาลอก ทำหน้าที่เลือกสัญญาณอินพุตอนาลอก โดยการเลือกสัญญาณครั้งละหนึ่งสัญญาณของช่องสัญญาณอินพุต และส่งค่าออกต่อไปช่องสัญญาณเอาต์พุตควบคุมด้วยไมโครโปรเซสเซอร์ หลักการของตัวเลือกสัญญาณอนาลอกแสดงดังภาพที่ 3-8 เป็นการแสดงของตัวเลือกสัญญาณอนาลอกสี่อินพุตโดยมีการเลือกสัญญาณอินพุตควบคุมโดยตัวเลือกสัญญาณ A และ B



ภาพที่ 3-8 ตัวเลือกสัญญาณอนาล็อก

3.2.3 ส่วนเปลี่ยนแปลงสัญญาณของระบบ (Conversion Subsystem)

3.2.3.1 ทฤษฎีการสุ่มสัญญาณ (Sampling Theorem)

ทฤษฎีการสุ่มสัญญาณ ระบุว่า ถ้าสัญญาณที่ต้องการสุ่มมีความถี่สูงสุดที่ $f_{\max}$ เพื่อให้ได้สัญญาณที่สุ่มแล้วเป็นตัวแทนที่ถูกต้องของสัญญาณที่ทำการสุ่ม ความถี่ในการสุ่มจะต้องมีค่ามากกว่าสองเท่าของความถี่สูงสุดของสัญญาณ หรือ

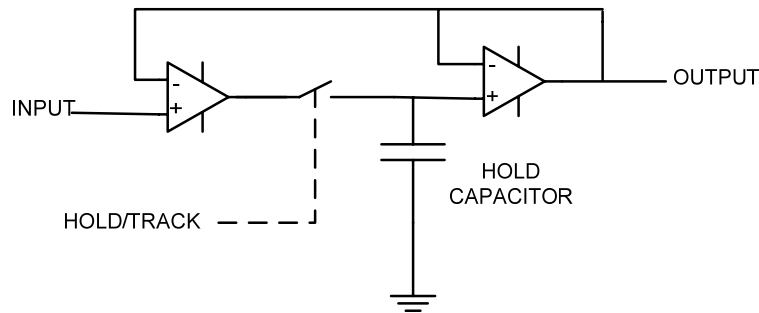
$$f_s > 2f_{\max} \quad (3-1)$$

เมื่อ f_s คือความถี่การสุ่มสัญญาณ และ $f_{\max}$ คือ ความถี่สูงสุดของสัญญาณที่ทำการสุ่ม ข้อมูล องค์ประกอบของสัญญาณที่มีความถี่ที่ครึ่งหนึ่งของความถี่สุ่มสัญญาณมีชื่อเรียกว่า ความถี่ไนควิสต์ (Nyquist Frequency) หรืออัตราไนควิสต์ f_N หรือ

$$f_N = f_s / 2 \quad (3-2)$$

3.2.3.2 วงจรสุ่มและค้างค่าสัญญาณ (Sampling and Hold Amplifier)

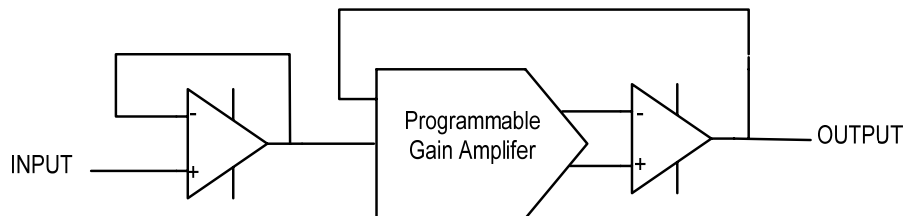
วงจรสุ่มและค้างค่าสัญญาณ การรับข้อมูลเข้ามาเมื่อสวิตช์ปิด ในเวลาต่อมาสวิตช์เปิดวงจรสัญญาณจะถูกค้างค่าไว้เพื่อรักษาระดับของสัญญาณก่อนเข้าตัวเอดีซี วงจรสุ่มและค้างค่าสัญญาณประกอบด้วยออปแอมป์ สองตัว และสวิตช์อนาล็อกต่อกับตัวคาปาซิเตอร์ แสดงดังภาพที่ 3-9 เมื่อสวิตช์ปิดลงวงจรอยู่ในสถานะแยก (Track) เมื่อสวิตช์เปิดวงจรอยู่ในสถานะค้างค่า (Hold)



ภาพที่ 3-9 วงจรสุ่มและค้างค่า

3.2.3.3 วงจรขยายอัตราส่วนสัญญาณอนาล็อก (Analog Gain Scaling)

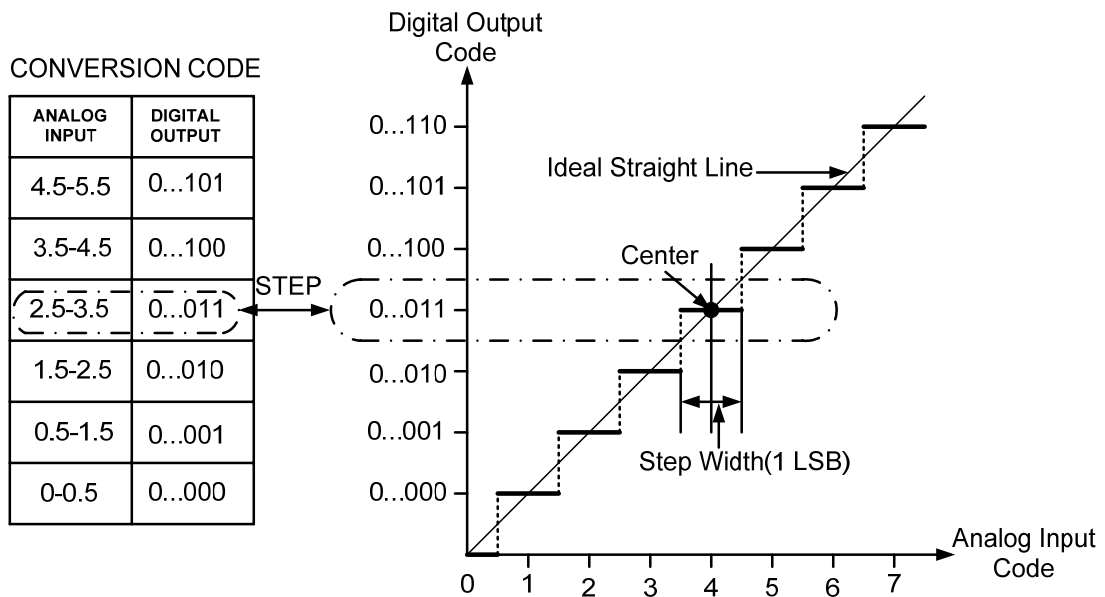
การควบคุมอัตราขยาย (Programmable-Gain Amplifier : PGA) อยู่ระหว่างตัวเลือกสัญญาณ และส่วนแปลงสัญญาณอนาล็อกเป็นดิจิทัลแสดงดังภาพที่ 3-10 มีการควบคุมอัตราขยายสัญญาณอนาล็อกที่รับเข้ามาให้เหมาะสมมีความถูกต้องกับพิกัดของสัญญาณที่ส่งต่อไปยังตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัล



ภาพที่ 3-10 การควบคุมอัตราขยาย

3.2.3.4 การแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล (Analog-to-Digital Conversion)

ตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัล หรือเอดีซี ทำหน้าที่แปลงสัญญาณอนาล็อกอินพุตที่มีขนาดแน่นอนเป็นค่าดิจิทัลเอาต์พุตแสดงดังไดอะแกรมในภาพที่ 3-11 ข้อมูลดิจิทัลเอาต์พุตจากเอดีซีที่ได้จะตรงกับช่วงลำดับความกว้างของสัญญาณอนาล็อกอินพุต และฟังก์ชันถ่ายโอนใกล้เคียงกับเส้นตรงตามทางอุดมคติ การออกแบบเอดีซีมีการแปลงค่าที่จุดกึ่งกลางของแต่ละลำดับตรงกับจุดบนเส้นทางอุดมคติ ความกว้างของแต่ละหนึ่งลำดับสามารถกำหนดด้วยพิกัดอินพุตของเอดีซี

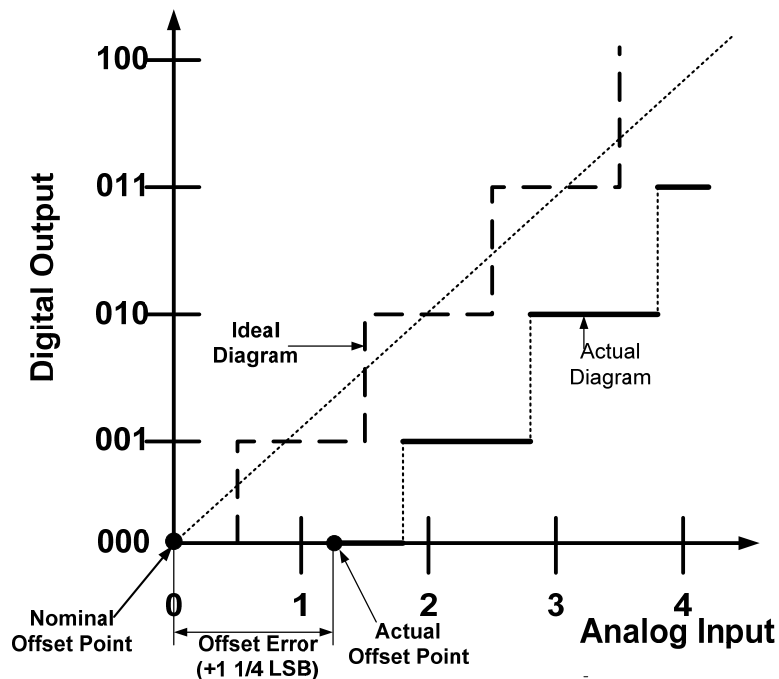


ภาพที่ 3-11 ฟังก์ชันถ่ายโอนทางอุดมคติของตัวแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล

การแปลงข้อมูลของเอดีซีบางครั้งไม่ถูกต้องเกิดจาก ค่าความผิดพลาดของเอดีซีมีผลกับความถูกต้องในการคำนวณขนาดของสัญญาณกระแส ค่าความคลาดเคลื่อนของเอดีซีมีองค์ประกอบด้วย 2 ส่วนมีดังต่อไปนี้

1. ค่าความผิดพลาดจากออฟเซต (Offset Error)

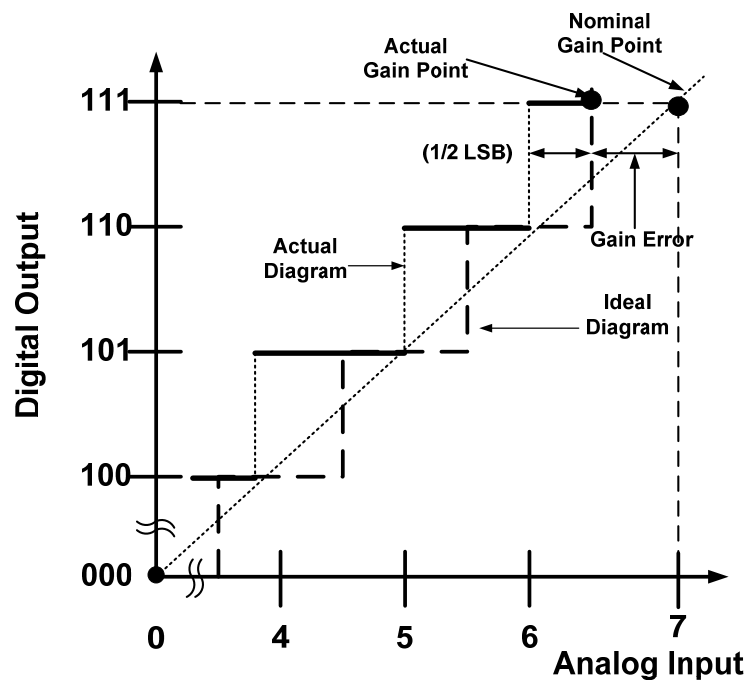
ค่าความผิดพลาดจากออฟเซตแสดงดังภาพที่ 3-12 เป็นผลต่างระหว่างจุดออฟเซตค่าปกติกับจุดออฟเซตที่เกิดขึ้นจริง สำหรับเอดีซีจำนวนจุดออฟเซตเป็นค่าของจุดกึ่งกลางเมื่อค่าเอาต์พุตดิจิทัลมีค่าเป็นศูนย์ ผลของค่าความผิดพลาดนี้มีผลกับทุกจำนวนดิจิทัลเอาต์พุตเกิดความคลาดเคลื่อน ค่าความผิดพลาดจากออฟเซตสามารถปรับได้โดยการปรับค่าออฟเซตของเอดีซีให้อยู่ระดับกึ่งกลางของฟังก์ชันถ่ายโอนโดยค่าออฟเซตมีค่าเป็นศูนย์



ภาพที่ 3-12 ค่าความผิดพลาดจากออฟเซต

2. ค่าความผิดพลาดจากการขยาย (Gain Error)

ค่าความผิดพลาดจากการขยายแสดงดังภาพที่ 3-13 เป็นผลต่างระหว่างอัตราขยายจำนวนปกติ และอัตราขยายจริงบนจุดฟังก์ชันถ่ายโอน หลังจากมีค่าความผิดพลาดออฟเซตมีการปรับค่าเป็นศูนย์ สำหรับเอดีซี จำนวนอัตราขยายเป็นค่าจุดกึ่งกลางเมื่อค่าเอาต์พุตดิจิตอลมีค่าเป็นค่าสูงสุด ค่าความผิดพลาดนี้แสดงความแตกต่างในเส้นความชันของค่าฟังก์ชันถ่ายโอนของค่าจริงและค่าทางอุดมคติ เป็นค่าความผิดพลาดในแต่ละลำดับ ค่าความผิดพลาดนี้สามารถปรับให้เป็นศูนย์โดยการปรับฟังก์ชันถ่ายโอนอยู่กึ่งกลาง



ภาพที่ 3-13 ความผิดพลาดจากการขยาย

3.2.4 ส่วนประมวลผลสัญญาณดิจิทัลอิสระของระบบ (Digital Processing Relay Subsystem)

ส่วนประมวลผลสัญญาณดิจิทัลของระบบประกอบด้วยในส่วนของฮาร์ดแวร์ และซอฟต์แวร์ ส่วนฮาร์ดแวร์ประกอบด้วย หน่วยประมวลผลกลาง (Central Processing Unit: CPU) หน่วยความจำ (Memory) หน่วยอินพุต และเอาต์พุต ในส่วนของซอฟต์แวร์มีสององค์ประกอบหลัก คือส่วนแรกเป็นส่วนของการควบคุมการทำงานของระบบของดิจิทัลอิสระ ทำหน้าที่บริหารจัดการส่วนต่างๆ ของระบบ ส่วนที่สองของซอฟต์แวร์เป็นส่วนของอัลกอริทึมทำหน้าที่คำนวณขนาดของสัญญาณอินพุตที่เข้ามาจากระบบไฟฟ้าที่ป้องกัน

3.2.4.1 ไมโครโปรเซสเซอร์ (Microprocessor)

ไมโครโปรเซสเซอร์ทำหน้าที่ควบคุมทุกส่วนของดิจิทัลอิสระ ไมโครโปรเซสเซอร์ทำงานร่วมกับอุปกรณ์รอบข้างในการควบคุมทุกส่วน การคำนวณ การทดสอบตัวเอง และการติดต่อสื่อสารกับระบบเครือข่าย หรือรีเลย์จากระบบอื่น ดิจิทัลอิสระบางประเภทที่ต้องการการคำนวณระดับสูงมีการใช้งานตัวประมวลผลสัญญาณดิจิทัล หรือดีเอสพี (DSP) ซึ่งมีการพัฒนาให้มีความสามารถให้มีความรวดเร็วในการประมวล ซึ่งมีสมรรถนะสูงกว่าไมโครโปรเซสเซอร์แบบอื่นโดยทั่วไปได้มีการวิจัยและพัฒนาการออกแบบดิจิทัลอิสระอย่างต่อเนื่อง การออกแบบขึ้นอยู่กับชนิดของความผิดพลาดที่ทำการป้องกันในระบบไฟฟ้า มีการสร้างสัญญาณเตือน และ

จำกัดความเสียหายที่เกิดขึ้นกับระบบไฟฟ้าขึ้นอยู่กับความผิดปกติที่เกิดขึ้น การทำงานของซอฟต์แวร์ของไมโครโปรเซสเซอร์มีการเก็บไว้ในหน่วยความจำแบบนอนโวลไทล์ (Non-Volatile Memory) โดยมีการพัฒนาเทคโนโลยีหน่วยความจำสำหรับรีเลย์ป้องกันระบบไฟฟ้า มีการเพิ่มความจุของพื้นที่ในการเก็บหน่วยความจำ และซอฟต์แวร์ระบบปฏิบัติการของรีเลย์ที่มีการทำงานด้วยความซับซ้อนมากขึ้น

3.2.4.2 หน่วยความจำ (Memory)

หน่วยความจำใช้ในไมโครโปรเซสเซอร์ในการป้องกันระบบไฟฟ้ากำลัง ทำหน้าที่เก็บข้อมูลแบ่งออกเป็น 3 ชนิดคือ รอม (ROM: Read-Only Memory) สำหรับเก็บข้อมูลไว้เป็นเวลานาน แรม (RAM :Random Access Memory) สำหรับใช้เก็บข้อมูลชั่วคราว โดยเป็นข้อมูลในกระบวนการคำนวณและการบันทึกข้อมูลของความผิดปกติโดย อีเสแควร์พรม (EEPROM : Electronically Erasable Programmable Read Only Memory) สำหรับการปรับตั้งค่าและข้อมูลที่สำคัญของระบบ

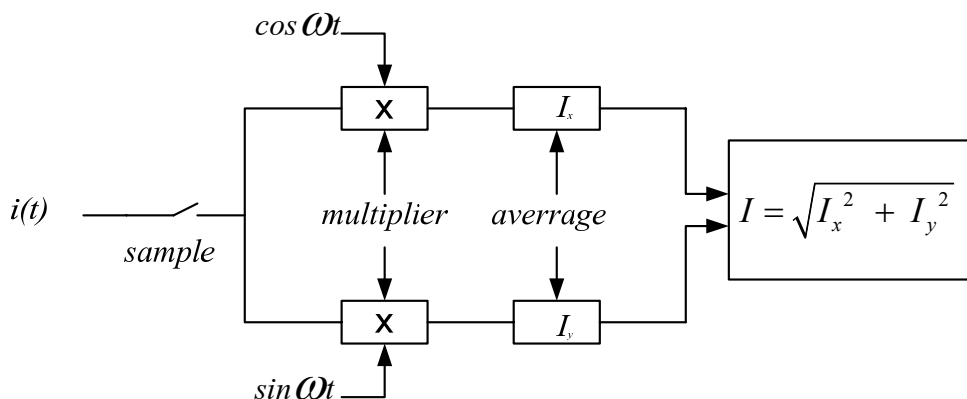
3.2.4.3 อุปกรณ์ที่ต่อภายนอก

หน้าสัมผัสที่อินพุตทำหน้าที่รับสัญญาณจากภายนอก โดยตัวประมวลผลจะอ่านสถานะหน้าสัมผัสอินพุตช่วยในการประมวลผล หน้าสัมผัสเอาต์พุตส่งสัญญาณสั่งการให้เซกิตเบรกเกอร์ทำงาน การควบคุมแบบค้ำค่า

การติดต่อสื่อสารแบบอนุกรมใช้ติดต่อสื่อสารในการควบคุมการอ่านค่าการบันทึกข้อมูล การเกิดความผิดปกติ การปรับตั้งของรีเลย์ และสำหรับใช้ในงานอื่น การติดต่อทางพอร์ตอนุกรมด้วยไอซี เป็นมาตรฐานในการติดต่อสื่อสาร

3.3 ดิจิตอลอัลกอริทึมของดิจิตอลรีเลย์ (Digital Relay Algorithm)

การคำนวณขนาดของสัญญาณแรงดัน หรือสัญญาณกระแสด้วยอัลกอริทึมของดิจิตอลรีเลย์ ใช้วิธีการแยกองค์ประกอบความถี่หลักมูลของสัญญาณสัญญาณอินพุตออกเป็นสองส่วนและนำองค์ประกอบที่แยกออกมาคำนวณหาขนาดของสัญญาณกระแส และ/หรือแรงดัน โดยที่อัลกอริทึมที่มีการใช้งานอย่างแพร่หลายคือ ดิสครีตฟูเรียร์ทรานสฟอร์ม (Discrete Fourier Transform :DFT) หรือ ดีเอฟที (DFT) มีวิธีการการแยกองค์ประกอบในการคำนวณขนาดสัญญาณแสดงดังภาพที่ 3-14



ภาพที่ 3-14 การแยกองค์ประกอบการคำนวณดิสครีตฟูเรียร์ทรานฟอร์ม

อัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์ม มีคุณสมบัติสามารถช่วยลดผลของ ดีซีออฟเซต (DC Offset) ของสัญญาณอินพุตได้ ซึ่งอาจเกิดขึ้นกับสัญญาณกระแสขณะเกิดฟอลต์ สัญญาณอนาลอกที่รับเข้ามาเป็นฟังก์ชันอยู่ในรูปของเวลา สามารถอธิบายด้วยอนุกรมฟูเรียร์ (Fourier Series) โดยแสดงตัวอย่างสัญญาณอยู่ในรูปของสัญญาณกระแสไฟฟ้า $i(t)$ เมื่อ

$$i(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} a_n \cos n\omega_0 t + \sum_{n=1}^{\infty} b_n \sin n\omega_0 t \quad (3-3)$$

$$a_n = \int_{t_0}^{t_0+T} i(t) \cos n\omega_0 t dt \quad n = 1, 2, \dots \quad (3-4)$$

$$b_n = \int_{t_0}^{t_0+T} i(t) \sin n\omega_0 t dt \quad n = 1, 2, \dots \quad (3-5)$$

เมื่อ ω_0 เป็นมุมความถี่ขององค์ประกอบความถี่หลักมูล และ T คือคาบเวลา จากสมการที่ 3-4 และ 3-5 แสดงองค์ประกอบความถี่หลักมูลของรูปสัญญาณกระแสไฟฟ้า โดยสามารถแยกองค์ประกอบความถี่หลักมูลของสัญญาณกระแสฟอลต์โดยกำหนด $n = 1$

3.3.1 อัลกอริทึมดิสครีตฟูเรียร์ทรานสฟอร์มหนึ่งลูกคลื่น (The Full Cycles Windows Discrete Fourier Transform Algorithm)

อัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่นคำนวณขนาดสัญญาณกระแสโดยหลักการแยกองค์ประกอบสัญญาณความถี่หลักมูล ด้วยฟังก์ชันไซน์ และโคไซน์ ให้มีการแยกสัญญาณเป็น I_x และ I_y เป็นส่วนจริง และส่วนจินตภาพ ตามลำดับของเฟสเซอร์เป็นส่วนของ

องค์ประกอบความถี่หลักมูลของสัญญาณกระแสฟลตต์ $i(t)$ ถ้าเวลาที่เรากำลังพิจารณาคือ t_0 ถึง $t_0 + T$ เมื่อ I_x เป็นสมการแสดงสมการ 3-6

$$I_x = a_1 = \frac{2}{T} \int_{t_0}^{t_0+T} i(t) \cos \omega_0 t dt \quad (3-6)$$

เมื่อ N คือจำนวนการสุ่มสัญญาณต่อไซเคิลขององค์ประกอบความถี่หลักมูล Δt ช่วงเวลาการสุ่มข้อมูล $t_j = j\Delta t$ เวลาของการสุ่มที่ jth และ $T = N\Delta t$ เป็นคาบเวลาขององค์ประกอบความถี่หลักมูล จากการอินทิเกรตสมการ 3-6 สามารถแสดงได้ดังต่อไปนี้

$$I_x \approx \frac{2}{N} \sum_{j=0}^N i_j \cos\left(\frac{2\pi j}{N}\right) = \frac{2}{N} \sum_{j=0}^N W_{x,j} i_j \quad (3-7)$$

เมื่อ $i_j = i(t_j)$ เป็นการสุ่มของสัญญาณแรงดันลำดับ jth และ $W_{x,j}$ เป็นองค์ประกอบน้ำหนักของการสุ่ม jth ใช้จำนวนค่า I_x กำหนดโดย

$$W_{x,j} = \cos \omega_0 t_j = \cos \frac{2\pi}{T} j \Delta t \quad (3-8)$$

$$W_{x,j} = \cos\left(\frac{2\pi j}{N}\right), \quad j = 0, 1, 2, \dots, N \quad (3-9)$$

การประมาณค่า I_y ในเทอมของการสุ่มสัญญาณไม่ต่อเนื่อง และองค์ประกอบน้ำหนักตามดังต่อไปนี้

$$I_y \approx \frac{2}{N} \sum_{j=0}^N i_j \sin\left(\frac{2\pi j}{N}\right) = \frac{2}{N} \sum_{j=0}^N W_{y,j} i_j \quad (3-10)$$

เมื่อ $W_{y,j}$ เป็นองค์ประกอบน้ำหนักของการสุ่มสัญญาณ jth ใช้จำนวน I_y กำหนดในสมการ 3-

$$W_{y,j} = \sin\left(\frac{2\pi j}{N}\right) \quad , \quad j = 0, 1, 2, \dots, N \quad (3-11)$$

ดังนั้นสามารถสรุปการหาค่าองค์ประกอบของสัญญาณกระแสฟองต์ด้วยอัลกอริทึมดิสครีตฟูเรียร์แบบเต็มหน้าต่างข้อมูลคือ

$$I_x = \frac{2}{N} \sum_{j=0}^N i_j \cos\left(\frac{2\pi j}{N}\right) \quad (3-12)$$

$$I_y = \frac{2}{N} \sum_{j=0}^N i_j \sin\left(\frac{2\pi j}{N}\right) \quad (3-13)$$

$$I = \sqrt{I_x^2 + I_y^2} \quad (3-14)$$

3.3.2 อัลกอริทึมแบบครึ่งรูปคลื่นหน้าต่างข้อมูล (Half-Cycle Window Discrete Fourier Transform Algorithm)

อัลกอริทึมนี้ใช้พื้นฐานของความสัมพันธ์สัญญาณกระแสฟองต์กับฟังก์ชันไซน์ และโคไซน์ ที่มีความถี่เท่ากับองค์ประกอบความถี่หลักมูลของรูปสัญญาณ ใช้พื้นฐานเหมือนกับอัลกอริทึมแบบหนึ่งลูกคลื่น แต่การนำข้อมูลมาคำนวณเพียงครึ่งรูปคลื่นสัญญาณ

เมื่อ $I_{x,1/2}$ และ $I_{y,1/2}$ เป็นส่วนจำนวนจริง และจำนวนจินตภาพของเฟสเซอร์นั้น แสดงองค์ประกอบความถี่หลักมูลของอัลกอริทึมครึ่งรูปคลื่น ดังสมการ 3-15 และ 3-16

$$I_{x,1/2} = \frac{2}{(T/2)} \int_{t_0}^{t_0+T} i(t) \cos \omega_0 t dt \quad (3-15)$$

$$I_{y,1/2} = \frac{2}{(T/2)} \int_{t_0}^{t_0+T} i(t) \sin \omega_0 t dt \quad (3-16)$$

ตามขั้นตอนเดียวกันแสดงค่า $I_{x,1/2}$ และ $I_{y,1/2}$ ในรูปแบบของการสุ่มสัญญาณ i_j ตรงกับองค์ประกอบน้ำหนัก $w_{x,j}$ และ $w_{y,j}$

$$I_{x,1/2} = \frac{4}{N} \sum_{j=1}^{N/2} w_{x,j} i_j \quad (3-17)$$

$$I_{y,1/2} = \frac{4}{N} \sum_{j=1}^{N/2} w_{y,j} i_j \quad (3-18)$$

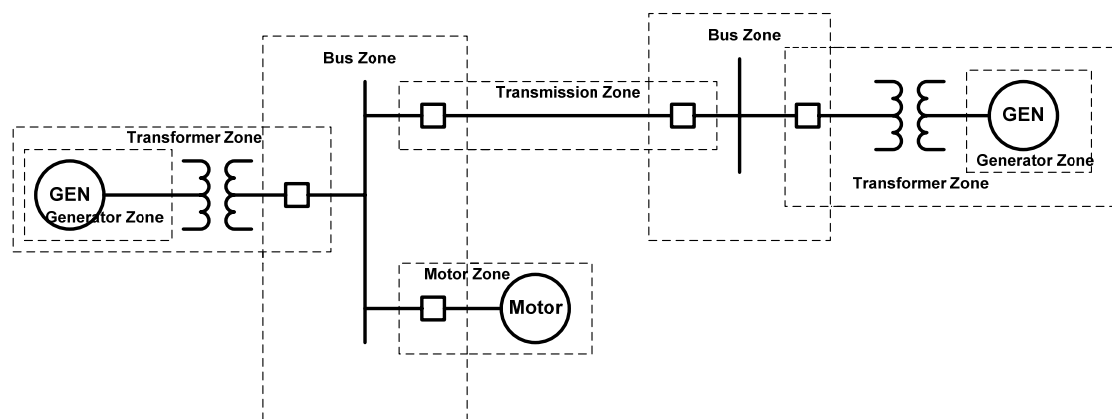
อัลกอริทึมดิจิทัลฟูเรียร์ทรานฟอร์มครั้งคลื่อน มีความเร็วในการคำนวณ แต่ก็มีข้อเสียคือจะเกิดความคลาดเคลื่อน เมื่อสัญญาณกระแสเกิดฮาร์โมนิกส์ หรือเกิดดีซีโอเฟเซตกับสัญญาณ

3.4 เขตการป้องกัน

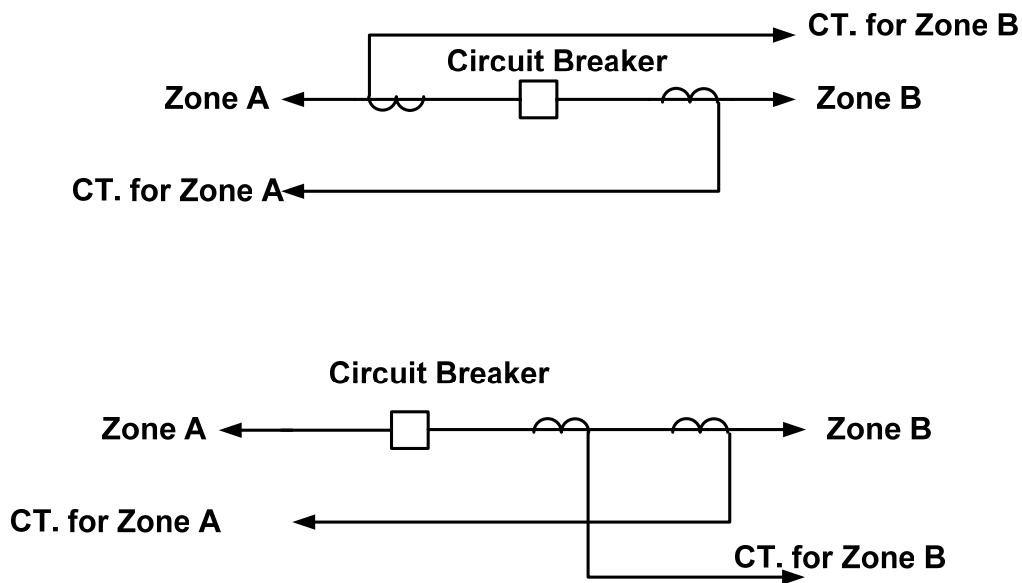
เขตการป้องกัน คือการแบ่งขอบเขตการป้องกันระบบไฟฟ้า สำหรับการตัดส่วนของระบบไฟฟ้าออกให้น้อยที่สุดเมื่อเกิดฟอลต์ขึ้น การแบ่งเขตป้องกันแสดงดังภาพที่ 3-15 คือ

1. เขตป้องกันเครื่องกำเนิด
2. เขตป้องกันหม้อแปลง
3. เขตป้องกันบัส
4. เขตป้องกันสายส่ง
5. เขตป้องกันมอเตอร์

การแบ่งขอบเขตการป้องกันเพื่อแบ่งการป้องกัน โดยแต่ละส่วนจะรับผิดชอบป้องกันภายในขอบเขตการป้องกันของตัวเองเป็นหลัก หรือเป็นการป้องกันปฐมภูมิ (Primary Protection) ถ้าฟอลต์เกิดขึ้นระบบป้องกันภายในขอบเขตป้องกันไม่ทำงาน ต้องมีการป้องกันสำรอง (Backup Protection) โดยจะเคลียร์ฟอลต์ออกจากระบบ การต่อชีทของขอบเขตที่อยู่ติดกัน มีการต่อชีทที่โอเวอร์แล็ปกัน แสดงดังภาพที่ 3-15



ภาพที่ 3-15 การแบ่งเขตการป้องกันระบบไฟฟ้ากำลัง

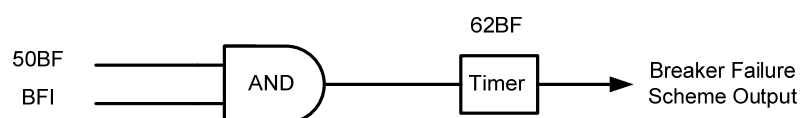


ภาพที่ 3-16 การต่อโอเวอร์แล็ปของหม้อแปลงกระแสของขอบเขตป้องกัน

3.5 พื้นฐานของการป้องกันเซอกิตเบรกเกอร์เฟลเลอร์ (Basic Breaker Failure Protection)[8, 9]

พื้นฐานของการป้องกันเซอกิตเบรกเกอร์แสดงดังภาพที่ 3-17 เป็นลอจิกไดอะแกรมพื้นฐาน การป้องกันเซอกิตเบรกเกอร์เฟลเลอร์ มีส่วนประกอบหลัก 3 ส่วน คือ

1. ส่วนสัญญาณเริ่มทำงานเซอกิตเบรกเกอร์เฟลเลอร์ (Breaker Failure Initiate :BFI) รับสัญญาณจากการป้องกันหลัก
2. ส่วนตรวจจับกระแส (50BF) มีการตรวจวัดกระแสจากการเกิดฟอลต์ ขนาดของการตรวจวัดกระแสกำหนดโดยค่ากระแสพิคอัพ (PickUp) ถ้ามีกระแสไหลหลังจากการป้องกันหลักทำงานได้สูงกว่ากระแสพิคอัพ แสดงว่าเกิดความขัดข้องกับเซอกิตเบรกเกอร์
3. ไทมเมอร์ (62BF) เป็นการหน่วงเวลาแบบคงที่ ทำหน้าที่หน่วงเวลาหลังจากได้รับสัญญาณลอจิก BFI และ 50BF ทั้งสองสัญญาณ หลังจากมีการหน่วงเวลาถึงที่กำหนดไว้แล้วยังมีสัญญาณลอจิกทั้งสอง แสดงว่าเกิดความขัดข้องกับเซอกิตเบรกเกอร์ จะส่งสัญญาณทรูปเซอกิตเบรกเกอร์



ภาพที่ 3-17 ลอจิกไดอะแกรมพื้นฐานการป้องกันรีเลย์เซอกิตเบรกเกอร์เฟลเลอร์

3.6 สาเหตุที่ทำให้เซอร์กิตเบรกเกอร์ทำงานขัดข้อง

เซอร์กิตเบรกเกอร์เกิดการทำงานขัดข้องในการเคลียร์กระแสฟอลต์ที่เกิดขึ้นในระบบไฟฟ้ากำลัง จากสถานการณ์ต่างๆ ได้ดังต่อไปนี้

3.6.1 ความผิดพลาดจากการทริป (Failure To Trip) เป็นความขัดข้องจากหน้าสัมผัสของตัวเซอร์กิตเบรกเกอร์จะไม่เปิดออกหลังจากมีการจ่ายพลังงานไปยังวงจรทริป กรณีนี้อาจเกิดจากการเปิดวงจร การลัดวงจรของสายวงจรทริป หรือในขดลวดทริป

3.6.2 ความผิดพลาดเนื่องจากการเคลียร์ฟอลต์ (Failure To Clear) เมื่อมีการสั่งการให้หน้าสัมผัสของเซอร์กิตเบรกเกอร์เปิดออก แต่การอาร์คไม่ดับลง และมีกระแสไหลอย่างต่อเนื่องทำให้เกิดปัญหาทางกลไกเปิดไม่สมบูรณ์ หรือเกิดปัญหากับฉนวน เช่น น้ำมันปนเปื้อน หรือการสูญเสียการเป็นสุญญากาศ การตรวจสอบการทำงานของเซอร์กิตเบรกเกอร์โดยมีการใช้หน้าสัมผัสช่วยของเซอร์กิตเบรกเกอร์ คือหน้าสัมผัสหมายเลข 52a หรือ 52b ที่มีการเปลี่ยนสถานะเพื่อแสดงสถานะของเซอร์กิตเบรกเกอร์เปิดออก หรือยังปิดอยู่

3.6.3 ความสูญเสียความเป็นฉนวน (Loss Of Dielectric) ความเป็นไปได้ทำให้เกิดเซอร์กิตเบรกเกอร์เกิดทำงานขัดข้องขึ้นจากการสูญเสียความดันของความเป็นฉนวนแบบแก๊ส ซึ่งสามารถตรวจสอบความดันของแก๊ส SF₆ ของเซอร์กิตเบรกเกอร์

3.6.4 การวาวไฟฟ้าที่หน้าสัมผัส (Contact Flashover) การเปิดของหน้าสัมผัสเซอร์กิตเบรกเกอร์สามารถทำให้ความเสียหายจากความผิดพลาดได้ ซึ่งเกิดจากการกระแทกกลับของการเปิดเซอร์กิตเบรกเกอร์ หรือคลื่นระลอกผ่านเซอร์กิตเบรกเกอร์ที่เปิดออกทำให้เกิดการเบรกดาวนของฉนวนผ่านหน้าสัมผัส

3.7 การตรวจวัดกระแสการป้องกันความผิดพลาดของเซอร์กิตเบรกเกอร์ (Breaker Failure Current Detectors)

จุดประสงค์ของการตรวจวัดกระแส ของการป้องกันเซอร์กิตเบรกเกอร์ทำงานขัดข้อง เป็นส่วนสำคัญการตัดสินใจ โดยตรวจสอบว่าระบบมีการไหลของกระแสอย่างต่อเนื่อง หลังจากเซอร์กิตเบรกเกอร์หลักมีการทำงาน ความสำคัญของการตรวจวัดกระแสในการป้องกันเซอร์กิตเบรกเกอร์ทำงานขัดข้อง เป็นการตรวจวัดกระแสเป็นแบบทันทีทันใดไม่มีทิศทาง แสดงได้ดังต่อไปนี้

3.7.1 การตรวจวัดกระแสเฟส (Phase Current Detectors)

การตรวจวัดกระแสเฟสเป็นอุปกรณ์ตรวจวัดกระแสแบบไม่มีการตรวจสอบทิศทาง กับคุณลักษณะกระแสการเริ่มทำงานทันทีทันใด มีการปรับตั้งกระแสพิคอัพ 50% ของกระแสฟอลต์ระหว่างเฟส กับเฟส และขึ้นอยู่กับรูปแบบการป้องกัน

3.7.2 การตรวจวัดกระแสกราวด์ (Ground Current Detectors)

การตรวจวัดกระแสกราวด์เป็นการตรวจวัดกระแสเกินแบบไม่มีทิศทางทันทีทันใด มีการปรับตั้งที่ 30-40% ของการใช้งานกระแสฟลัดเฟสถึงกราวด์ต่ำสุด หรือต่ำกว่าการปรับตั้งกระแสพิคอัพของรีเลย์ป้องกันกระแสเกินตรวจสอบกระแสกราวด์

3.8 องค์ประกอบการปรับตั้งค่ารีเลย์เบรกเกอร์เฟลเดอร์ [8]

การป้องกันเซอกิตเบรกเกอร์เฟลเดอร์ รับสัญญาณลอจิกการตรวจจับกระแส (50BF) และสัญญาณลอจิกเริ่มทำงาน (BFI) องค์ประกอบการตั้งค่าของรีเลย์ดังนี้

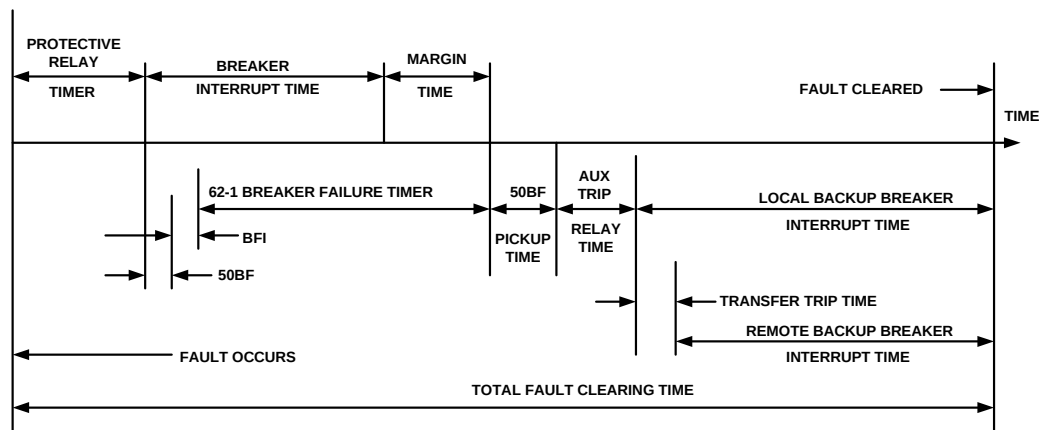
3.8.1 การตรวจวัดกระแสต้องการการปรับตั้งความไวที่เพียงพอกับผลตอบแทนของทุกสถานะของความผิดปกติ

3.8.2 การตรวจวัดกระแสหลังจากการหน่วงเวลาของไทเมอร์ ช่วยลดผลของสัญญาณกระแสมีผลจากดีซีออฟเซต และการอิมพัลส์ของหม้อแปลงกระแส ทำให้ตรวจวัดสัญญาณกระแสได้ถูกต้องมากขึ้น นอกจากนี้สามารถใช้ตัวกรองสัญญาณแบบดิจิตอลมีการใช้งานในรีเลย์แบบไมโครโปรเซสเซอร์ กรองสัญญาณ ช่วยลดผลของดีซีออฟเซตขณะเกิดฟลัด

3.8.3 การตรวจวัดกระแสเฟส และกระแสกราวด์ ที่มีการปรับตั้งความไวไม่เพียงพอกับค่ากระแสพิคอัพสำหรับการเกิดฟลัดทุกชนิดที่เกิดขึ้น การแก้ไขโดยใช้การตรวจวัดกระแส 50BF ร่วมกับตรวจสอบร่วมกับหน้าสัมผัสช่วยเซอกิตเบรกเกอร์ 52a ใช้สำหรับการป้องกันหม้อแปลงไฟฟ้า หรือเครื่องกำเนิดไฟฟ้าเมื่อเกิดความผิดปกติที่มีกระแสฟลัดขนาดต่ำๆ

3.8.4 การปรับตั้งการหน่วงเวลาของไทเมอร์ ช่วงระยะเวลาของค่ามาจิน (Margin) เป็นการกำหนดปริมาณสำหรับเวลาการทำงานสูงสุดของรีเลย์ โดยผลรวมเวลาการกำจัดความผิดปกติจะต้องน้อยกว่าเวลาของการเกิดความเสถียรภาพชั่วคราว (Transient Stability) และเวลาทำให้เกิดความอันตรายกับอุปกรณ์หลัก สายตัวนำ หม้อแปลงไฟฟ้า การปรับตั้งไทเมอร์รีเลย์เบรกเกอร์เฟลเดอร์อยู่ในช่วง 10 ถึง 30 ไซเคิล จะเกิดอันตรายกับอุปกรณ์ขึ้น และผู้ใช้ไฟฟ้าสำหรับช่วงเวลาการเคลียร์ฟลัดกว่า 30 ไซเคิล

3.9 ไลอะแกรมเวลาการทำงานรีเลย์เซอกิตเบรกเกอร์เฟลเลอร์



ภาพที่ 3-18 ไลอะแกรมเวลาการทำงานรีเลย์เซอกิตเบรกเกอร์เฟลเลอร์

เวลาการเคลียร์ฟอลต์ของรีเลย์เซอกิตเบรกเกอร์เฟลเลอร์จะเป็นผลรวมของค่าเวลาการทำงานต่างๆ ตามต่อไปนี้

1. เวลาทำงานของรีเลย์
2. เวลาเอาท์พุตรีเลย์
3. เวลาการจำแนกอินพุตรีเลย์เบรกเกอร์เฟลเลอร์
4. เวลาการตรวจวัดกระแส 50BF รีเลย์เบรกเกอร์เฟลเลอร์
5. เวลาทำงานของรีเลย์เบรกเกอร์เฟลเลอร์
6. เวลาการทำงานเอาท์พุตรีเลย์เบรกเกอร์เฟลเลอร์
7. เวลาการทำงานรีเลย์ช่วยและล๊อคเอาท์รีเลย์
8. เวลาการหน่วงเวลาการติดต่อสื่อสาร
9. เวลาการทำงานการป้องกันสำรองเซอกิตเบรกเกอร์
10. ความเหมาะสมของเวลาเพื่อ

เวลาการปรับตั้งไทม์เมอร์ของรีเลย์เบรกเกอร์เฟลเลอร์ขึ้นอยู่กับ เวลาจุดวิกฤตการเคลียร์ฟอลต์ที่เพียงพอสำหรับความเสถียรภาพของระบบไฟฟ้า องค์ประกอบของเวลาจุดวิกฤตการเคลียร์ฟอลต์ที่เกิดขึ้นกับระบบไฟฟ้าขึ้นอยู่กับความรุนแรงของฟอลต์ที่เกิดขึ้น โหลดของระบบ ขนาดของเครื่องกำเนิด และชนิดของฟอลต์ โดยทั่วไปต้องเคลียร์ฟอลต์แบบสามเฟสฟอลต์จะต้องเคลียร์ฟอลต์รวดเร็วกว่าฟอลต์ที่เกิดขึ้นทุกชนิด และเวลาเคลียร์ฟอลต์ของรีเลย์เบรกเกอร์เฟลเลอร์ต้องสัมพันธ์กับเวลาของออโตรีโครเซอร์

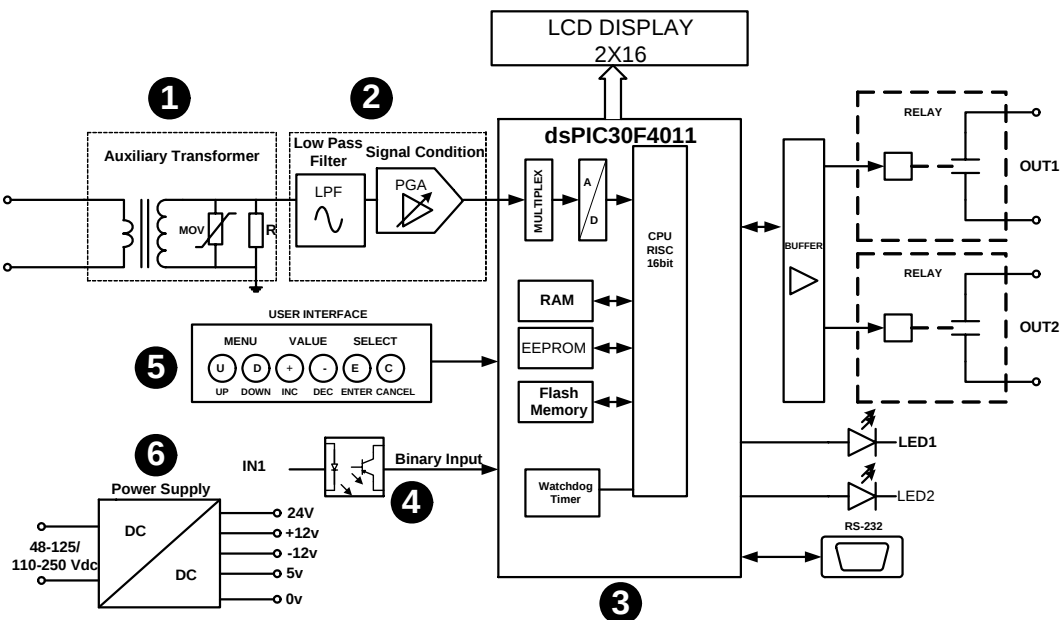
บทที่ 4

การออกแบบรีเลย์เบรกเกอร์เฟลเดอร์

บทนี้กล่าวถึงการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ และทดสอบการทำงานส่วนประกอบต่างๆ ของรีเลย์ที่ออกแบบ โดยแบ่งออกเป็นสองส่วนคือ ด้านฮาร์ดแวร์ และด้านซอฟต์แวร์ พร้อมทดสอบการทำงาน เพื่อตรวจสอบความถูกต้อง การทำงานของรีเลย์ โดยแบ่งการออกแบบเป็นส่วนๆ ดังต่อไปนี้

4.1 ส่วนประกอบของรีเลย์เบรกเกอร์เฟลเดอร์[13]

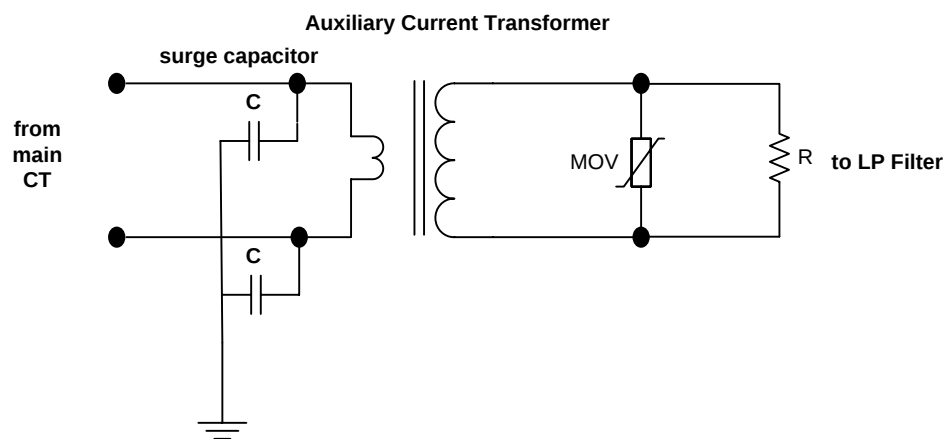
รีเลย์เบรกเกอร์เฟลเดอร์ทำหน้าที่ตรวจสอบการทำงานของเซอร์กิตเบรกเกอร์ป้องกันหลักในการเคลียร์ฟอลต์ที่เกิดขึ้นกับระบบไฟฟ้า ในบทที่ 3 อธิบายส่วนประกอบ และหลักการพื้นฐานรีเลย์เบรกเกอร์เฟลเดอร์ ส่วนประกอบของรีเลย์เบรกเกอร์เฟลเดอร์สามารถแสดงด้วยบล็อกไดอะแกรมแสดงดังภาพที่ 4-1



ภาพที่ 4-1 บล็อกไดอะแกรมส่วนประกอบของรีเลย์เบรกเกอร์เฟลเดอร์

4.1.1 หม้อแปลงกระแสช่วย (Auxiliary Current Transformer) [6 , 7], [14]

หม้อแปลงกระแสช่วยทำหน้าที่แยกวงจรระหว่างหม้อแปลงกระแสหลักกับดิจิทัลรีเลย์ และช่วยลดค่าเบอร์เดนกับหม้อแปลงกระแสหลัก โดยมีจำนวนรอบทางด้านทุติยภูมิน้อย และจำนวนรอบทางด้านทุติยภูมิ มีจำนวนมาก จากภาพที่ 4-2 แสดงหม้อแปลงกระแสช่วยซึ่งด้านทุติยภูมิของหม้อแปลงกระแสช่วยมีการต่อกับวงจรป้องกันเสิร์จโดยคาปาซิเตอร์ ทางด้านทุติยภูมิ มีการเปลี่ยนสัญญาณกระแสเป็นสัญญาณแรงดันโดยใช้ตัวต้านทาน นอกจากนั้นยังมีการต่อวารีสเตอร์(MOV) เพื่อป้องกันสภาวะชั่วขณะของสัญญาณอินพุต

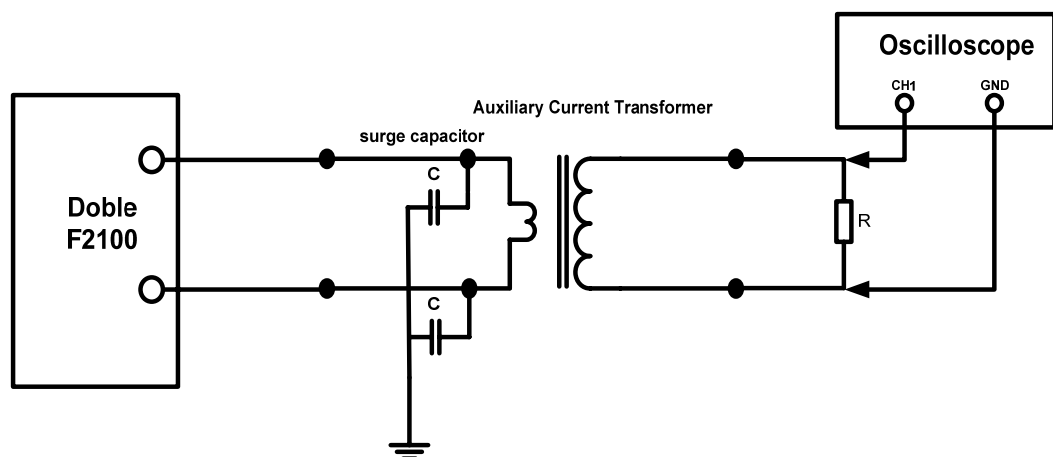


ภาพที่ 4-2 หม้อแปลงกระแสช่วย

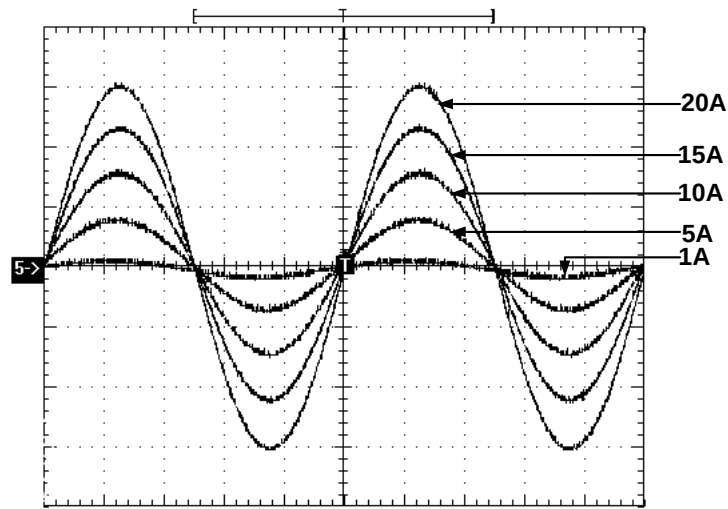
การทดสอบหม้อแปลงกระแสช่วยอัตราส่วน 1:100 การทดสอบโดยการจ่ายกระแสทดสอบโดยจำลองกระแสทางด้านทุติยภูมิของหม้อแปลงกระแสหลัก จากเครื่องทดสอบรีเลย์ DOBLE F2100 และวัดสัญญาณแรงดันไฟฟ้าตกคร่อมตัวต้านทานต่อทางด้านทุติยภูมิ แสดงดังภาพที่ 4-4 จากภาพที่ 4-5 แสดงสัญญาณแรงดันที่วัดจากออสซิลโคป แรงดันมีการเพิ่มขึ้นเป็นสัดส่วนเมื่อจ่ายกระแสทดสอบเพิ่มขึ้นขนาด 1, 5, 10, 15 และ 20 A



ภาพที่ 4-3 เครื่องทดสอบรีเลย์ DOBLE F2100



ภาพที่ 4-4 การทดสอบวัดแรงดันด้านทุติยภูมิของหม้อแปลงกระแสช่วยเครื่องทดสอบรีเลย์ DOBLE F2100



ภาพที่ 4-5 สัญญาณแรงดันทางด้านการทดสอบของหม้อแปลงกระแสช่วยโดยทดสอบจากเครื่องทดสอบรีเลย์ DOBLE F2100 จ่ายกระแสทดสอบ 1, 5, 10, 15 และ 20 A

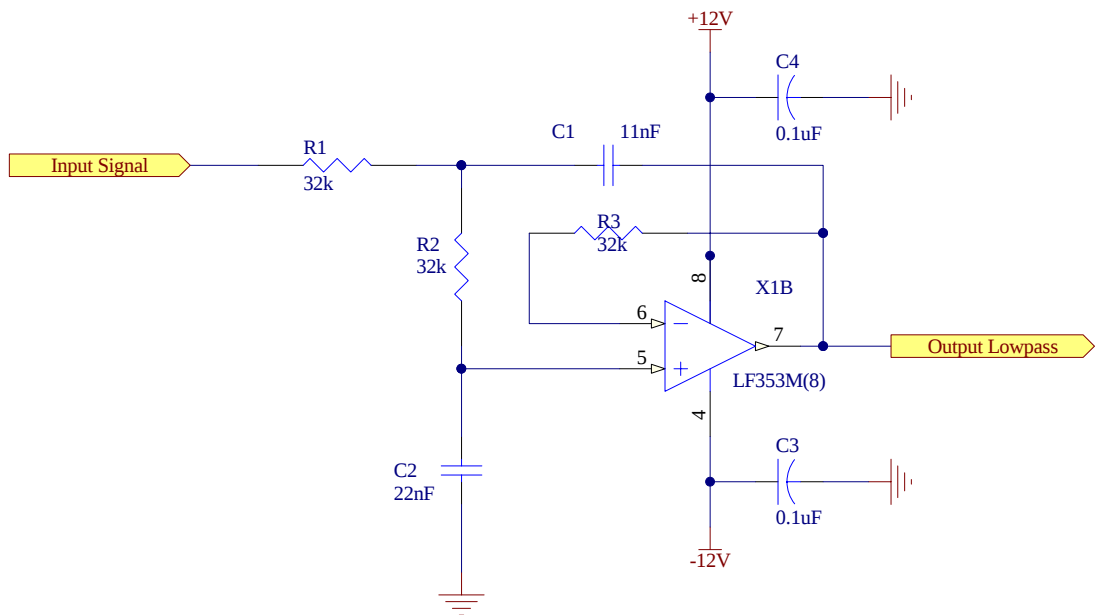
ตารางที่ 4-1 การทดสอบสัญญาณแรงดันด้านการทดสอบของหม้อแปลงกระแสช่วย

กระแสทดสอบ (A)	แรงดันตกคร่อมตัวต้านทานด้านการทดสอบ	
	V(rms)	V(p)
1	0.052	0.060
5	0.253	0.352
10	0.521	0.720
15	0.782	1.009
20	1.040	1.460

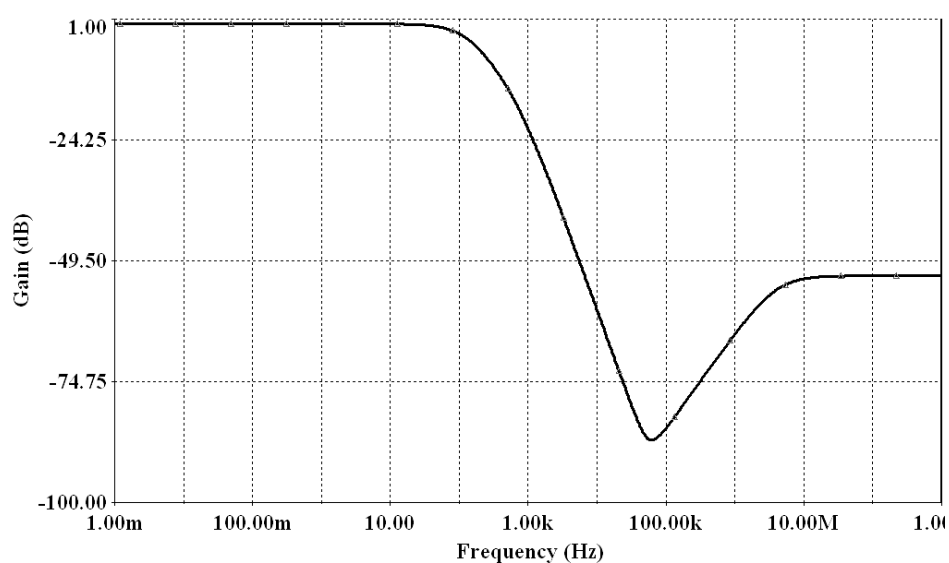
4.1.2 ส่วนวงจรกรองสัญญาณความถี่ต่ำและวงจรปรับแต่งสัญญาณ

วงจรกรองสัญญาณความถี่ต่ำที่ออกแบบเป็นชนิดแอกทีฟแบบบัตเชอร์เวอร์ดอันดับสอง รูปแบบวงจรเช่น-คีย์ แสดงดังภาพที่ 4-6 และภาพที่ 4-7 แสดงโบตพล็อตของวงจรกรองสัญญาณความถี่ต่ำ เนื่องจากรีเลย์กำหนดความถี่ในการสุ่มสัญญาณข้อมูล 1kHz ดังนั้นกำหนดความถี่ตัดวงจรกรองสัญญาณความถี่ต่ำเท่ากับ 120Hz เพื่อต้องการลดผลสัญญาณเอเลียคซิ่ง ในการคำนวณปริมาณกระแสไฟฟ้า

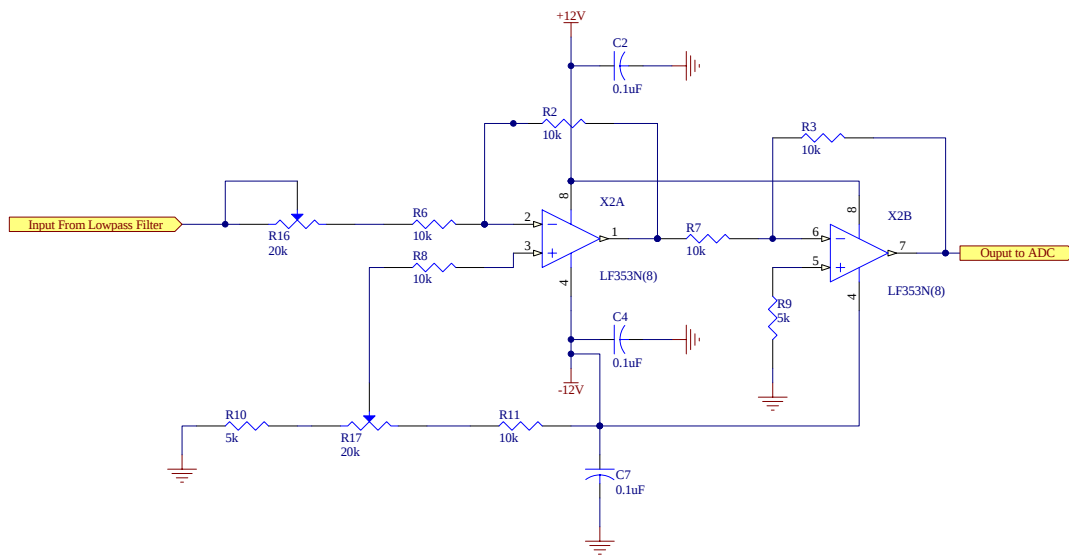
วงจรปรับแต่งสัญญาณแสดงดังภาพที่ 4-8 มีส่วนประกอบด้วย 2 ส่วน คือ วงจรปรับอัตราการขยาย และวงจรยกระดับสัญญาณ ทำหน้าที่ปรับขนาดสัญญาณ และยกระดับสัญญาณที่ได้รับจากด้านพุทติภูมิของหม้อแปลงกระแสช่วย ให้เหมาะสมกับตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลของไมโครโปรเซสเซอร์ ช่วยให้การคำนวณหาขนาดสัญญาณกระแสได้ถูกต้อง



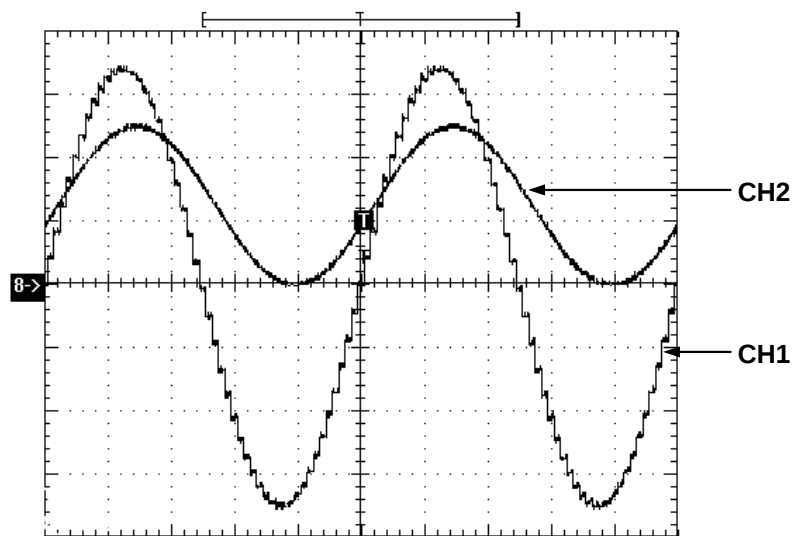
ภาพที่ 4-6 วงจรกรองสัญญาณความถี่ต่ำแบบบัตเตอร์ อันดับสอง



ภาพที่ 4-7 โปดพลอตของวงจรกรองสัญญาณความถี่ต่ำความถี่ตัด 120Hz



ภาพที่ 4-8 วงจรปรับแต่งสัญญาณ

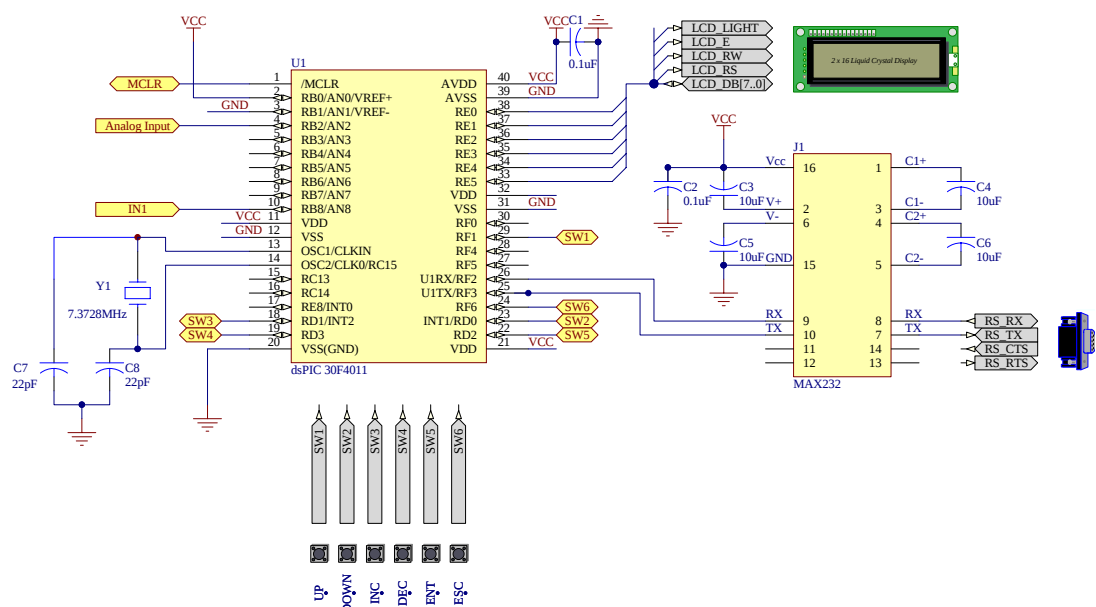


ภาพที่ 4-9 สัญญาณทดสอบจากโปรแกรม LabVIEW CH1คือสัญญาณกระแสจำลองจาก LabVIEW และ CH2 คือสัญญาณที่ผ่านวงจรกรองความถี่ต่ำ และวงจรปรับแต่งสัญญาณ

จากภาพที่ 4-9 แสดงสัญญาณผ่านวงจรกรองความถี่ต่ำ และวงจรปรับแต่งสัญญาณโดยปรับสัญญาณให้ถูกต้อง และเหมาะสมกับตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลของไมโครคอนโทรลเลอร์ โดยมีการยกระดับสัญญาณอินพุตกระแสสลับบวกและลบให้อยู่ในช่วงของระดับแรงดัน 0–5V เพราะตัวแปลงสัญญาณอนาล็อกเป็นสัญญาณดิจิทัลของไมโครคอนโทรลเลอร์ dsPIC30F4011 รับแรงดันอินพุตอยู่ในช่วง 0–5V

4.1.3 ส่วนไมโครโปรเซสเซอร์

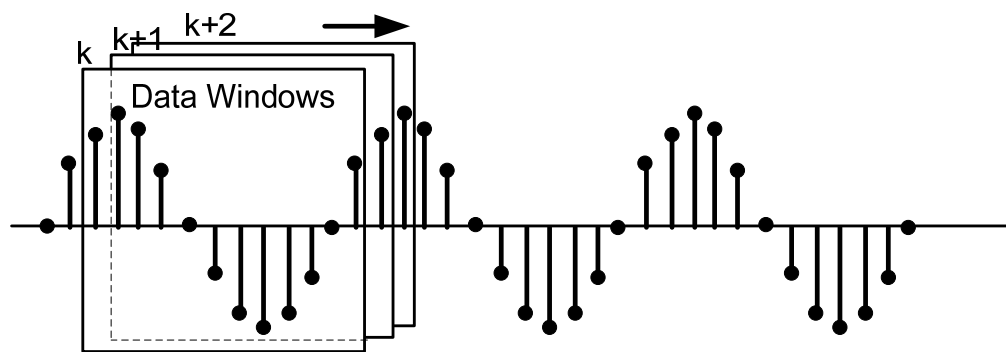
ไมโครโปรเซสเซอร์ทำหน้าที่คำนวณหาขนาดของสัญญาณโดยใช้สมการทางคณิตศาสตร์ นอกจากนั้นทำหน้าที่ควบคุมอุปกรณ์ภาคอินพุต และเอาต์พุตของดิจิทัลรีเลย์ ไมโครโปรเซสเซอร์ที่ใช้ในงานวิจัยนี้คือ ไมโครคอนโทรลเลอร์ตระกูล dsPIC30F ของบริษัท ไมโครชิพ โดยเบอร์ที่ใช้งานคือ dsPIC30F4011 เป็นไมโครคอนโทรลเลอร์ขนาด 16 บิต มีความเร็วในการประมวลผล 30 ล้านคำสั่งต่อวินาที รองรับการประมวลผลทางคณิตศาสตร์ และการประมวลผลทางดิจิทัล มีตัวแปลงสัญญาณอนาลอกเป็นสัญญาณดิจิทัล 10 บิต มีไทม์เมอร์ และเคาท์เตอร์แบบ 16/32 บิตจำนวน 5 ตัว สำหรับตั้งเวลาของรีเลย์เบรกเกอร์เฟลเดอร์ มีวงจรสุ่ม และคั้งค่าภายในตัวเองไม่ต้องต่อจากภายนอก มีหน่วยความจำแบบแฟลตสำหรับเก็บโปรแกรม บริหารจัดการระบบ และอัลกอริทึมการคำนวณทางคณิตศาสตร์มีขนาด 48 กิโลไบต์ มีหน่วยความจำอีอีพรอมสำหรับเก็บข้อมูลของการปรับตั้งค่าของรีเลย์ขนาด 1 กิโลไบต์ มีหน่วยความจำแรมสำหรับเก็บข้อมูลจากการสุ่มสัญญาณขนาด 2 กิโลไบต์ มีพอร์ตอินพุต/เอาต์พุต ควบคุมอุปกรณ์ภายนอก และยังสามารถติดต่ออุปกรณ์ภายนอกผ่านทางพอร์ตอนุกรม ระบบแคน บัส ไอส์แควซี และเคเอสไอพี



ภาพที่ 4-10 วงจรส่วนไมโครโปรเซสเซอร์

4.1.4 หน้าต่างข้อมูล (Data Window)

หน้าต่างข้อมูลเป็นการกำหนดจำนวนข้อมูลที่ได้รับจากตัวเอ็ดจี เพื่อคำนวณหาขนาดกระแส 50BF ของรีเลย์เบรกเกอร์เฟลเดอร์ จากภาพที่ 4-11 แสดงหน้าต่างข้อมูล มีจำนวนข้อมูลจากการสุ่มสัญญาณ 12 ข้อมูลในการคำนวณขนาดสัญญาณ ซึ่งไมโครโปรเซสเซอร์ต้องคำนวณให้เสร็จก่อนที่จะมีการสุ่มสัญญาณข้อมูลใหม่เข้ามา ในการคำนวณจะมีการเลื่อนครั้งละจุด โดยการเลื่อนหน้าต่างข้อมูลในแต่ละครั้ง จะมีการใช้ข้อมูลเดิมและข้อมูลจากการสุ่มสัญญาณเข้ามาใหม่ 1ค่าในการคำนวณขนาดสัญญาณกระแส หน้าต่างข้อมูลที่ใช้ในการวิจัยมีขนาดหน้าต่างข้อมูลหนึ่งลูกคลื่น และครั้งลูกคลื่นในการคำนวณขนาดสัญญาณ



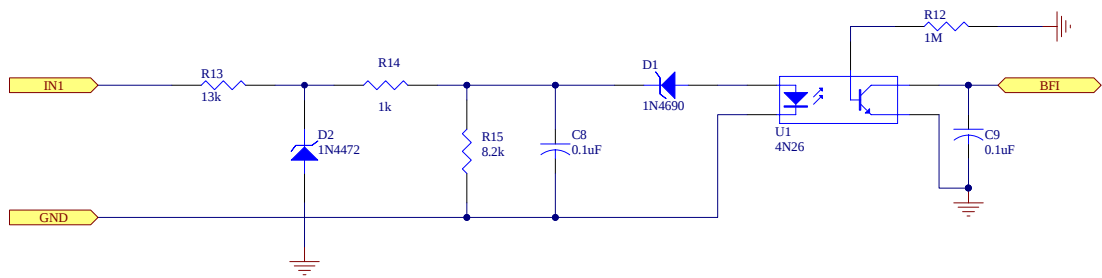
ภาพที่ 4-11 การเลื่อนหน้าต่างข้อมูลในการคำนวณขนาดกระแส

4.1.5 การหน่วงเวลาของไทเมอร์รีเลย์

การหน่วงเวลาของรีเลย์เบรกเกอร์เฟลเดอร์ จะมีการหน่วงเวลาโดยการนับจำนวนจากการคำนวณขนาดสัญญาณแต่ละครั้ง โดยถ้าการคำนวณ ขนาดสัญญาณกระแสคำนวณสูงกว่ากระแสฟัลท์จะมีการเพิ่มค่าการนับจำนวนเวลาจนกว่าจะครบตามที่กำหนด ดังนั้นเวลาในการหน่วงจะสอดคล้องกับเวลาของสัญญาณที่คำนวณ

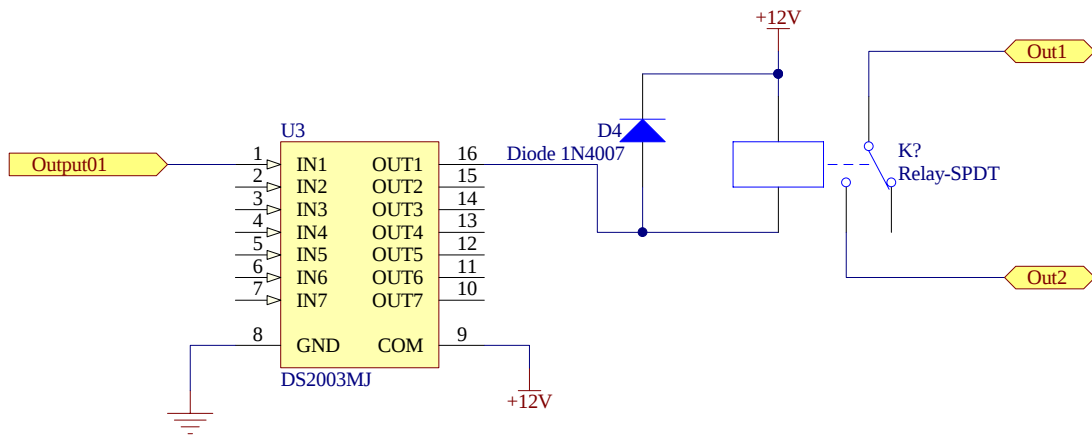
4.1.6 ส่วนภาคสัญญาณลอจิกอินพุต และเอาต์พุต

ส่วนภาคอินพุตประกอบด้วยออปโตคัปเปิลเลอร์ (Opto Couple) ทำหน้าที่รับสัญญาณลอจิกจากภายนอก ที่รับข้อมูลเข้ามาทางภาคอินพุตของไมโครโปรเซสเซอร์ ซึ่งเป็นสัญญาณอินพุต BFI ใช้สำหรับตรวจสอบใช้สำหรับการประมวลผล โดยรับสัญญาณจากรีเลย์ป้องกันหลัก ในการเริ่มตรวจวัดกระแสฟอลต์หลังจากรีเลย์ป้องกันหลักเคลียร์ฟอลต์



ภาพที่ 4-12 วงจรภาคอินพุต

ส่วนภาคเอาต์พุต ทำหน้าที่ส่งสัญญาณลอจิกเอาต์พุต ไปยังรีเลย์ล๊อคเอาต์ (หมายเลขอุปกรณ์ 86) เพื่อสั่งเปิดวงจรเบรกเกอร์ใกล้เคียงเซอกิตเบรกเกอร์หลัก



ภาพที่ 4-13 จรภาคเอาต์พุต

4.1.7 ส่วนติดต่อกับรีเลย์

ประกอบด้วยสวิตช์ปรับตั้งค่าของดิจิทัลรีเลย์ ส่วนแสดงผลแบบแอลซีดีแบบตัวอักษรขนาด 2x16 ตัวอักษร สำหรับข้อมูลรีเลย์ ส่วนติดต่อสื่อสารสำหรับติดต่อกับรีเลย์ หรือคอมพิวเตอร์ภายนอก ส่วนควบคุมระยะไกลสำหรับรับข้อมูลที่ใช้ในการป้องกันสำรองแบบระยะไกล

4.1.8 แหล่งจ่ายไฟ

รับแรงดันไฟตรงช่วง 48-125 Vdc และ/หรือ 110-250 Vdc จากแหล่งจ่ายของสถานีไฟฟ้า โดยแปลงแรงดันลดลงเหลือ $\pm 12V$, 24 Vdc สำหรับวงจรอนาล็อกและวงจรรีเลย์เอาต์พุต และแรงดันขนาด 5 Vdc สำหรับวงจรดิจิทัล

4.2 อัลกอริธึมคำนวณขนาดสัญญาณกระแส

การคำนวณหาขนาดสัญญาณกระแสเป็นองค์ประกอบสำคัญของรีเลย์เบรกเกอร์เฟลลเลอร์ อัลกอริธึมที่นิยมใช้คำนวณคือ อัลกอริธึมดิสครีตฟูเรียร์ทรานฟอร์ม โดยจะรับสัญญาณข้อมูลเข้ามา เพื่อแยกองค์ประกอบสัญญาณออกเป็นสองส่วน สำหรับคำนวณหาขนาดสัญญาณ ในงานวิจัยนี้ใช้ อัลกอริธึมในการคำนวณหาขนาดสัญญาณดังนี้

4.2.1 อัลกอริธึมดิสครีตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น

$$I_x = \frac{2}{N} \sum_{n=0}^N I[n] \cos\left(\frac{2\pi[n]}{N}\right) \quad (4-1)$$

$$I_y = \frac{2}{N} \sum_{n=0}^N I[n] \sin\left(\frac{2\pi[n]}{N}\right) \quad (4-2)$$

$$I = \sqrt{I_x^2 + I_y^2} \quad (4-3)$$

4.2.2 อัลกอริธึมดิสครีตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น

$$I_{x,1/2} = \frac{4}{N} \sum_{n=0}^{N/2} I[n] \cos\left(\frac{2\pi[n]}{N}\right) \quad (4-4)$$

$$I_{y,1/2} = \frac{4}{N} \sum_{n=0}^{N/2} I[n] \sin\left(\frac{2\pi[n]}{N}\right) \quad (4-5)$$

$$I_{1/2} = \sqrt{I_{x,1/2}^2 + I_{y,1/2}^2} \quad (4-6)$$

4.3 การทดสอบทางด้านซอฟต์แวร์ของรีเลย์เบรกเกอร์เฟลลเลอร์

การทดสอบซอฟต์แวร์การทำงานไมโครคอนโทรลเลอร์ ทดสอบการแสดงผลของจอแอลซีดี แบบตัวอักษรใช้แสดงขนาดกระแสที่คำนวณ การแสดงเมนูเวลาตั้งค่าของรีเลย์ ทดสอบสวิตช์ ควบคุมใช้สำหรับเลือกเมนู และการปรับตั้งค่าภายในรีเลย์ ทดสอบการรับสัญญาณลอจิกทางภาค อินพุตเป็นสัญญาณอินพุต BFI จากภายนอกเข้ารีเลย์ และทดสอบการส่งสัญญาณเอาต์พุตผ่าน หน้าสัมผัสสำหรับควบคุมวงจรทริพเซอร์กิตเบรกเกอร์ นอกจากนั้นมีการทดสอบการคำนวณ ด้วยอัลกอริธึมใช้สำหรับการคำนวณหาขนาดของสัญญาณกระแสในสภาวะปกติ และสภาวะเมื่อ เกิดฟอลต์ คำนวณหาขนาดของสัญญาณกระแส โดยทดสอบการคำนวณสัญญาณกระแสของ อัลกอริธึมทั้งสาม ด้วยการจ่ายกระแสจากเครื่องทดสอบรีเลย์ และจำลองสัญญาณกระแสที่วัดจาก

หม้อแปลงกระแสช่วย ด้วยโปรแกรม LabVIEW สร้างสัญญาณผ่านทางการ์ด PCI6024E ซึ่งสามารถสร้างสัญญาณแรงดันเอาต์พุตได้สูงสุด $\pm 10V$

4.3.1 การคำนวณขนาดสัญญาณกระแสด้วยอัลกอริทึมทั้งสองแบบ

การทดสอบการคำนวณขนาดสัญญาณกระแสโดยจ่ายกระแสจากเครื่องทดสอบรีเลย์ โดยจ่ายกระแสเพิ่มขึ้นเป็นลำดับ จาก 5A ถึง 50A ผลการคำนวณแสดงดังตาราง 4-2

ตารางที่ 4-2 ทดสอบอัลกอริทึมการคำนวณขนาดกระแส

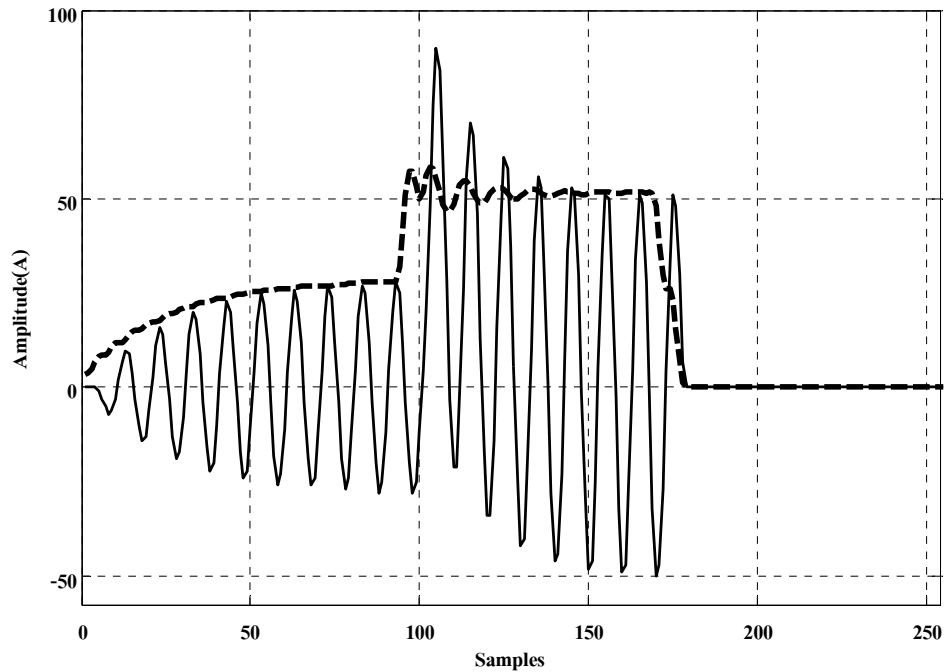
กระแสทดสอบ (A)	คำนวณด้วยอัลกอริทึม	
	ดีเอฟทีหนึ่งลูกคลื่น (A)	ดีเอฟทีครึ่งลูกคลื่น (A)
5.0	4.98	4.95
10.0	9.95	9.88
20.0	20.02	19.95
30.0	30.05	29.87
40.0	40.02	40.06
50.0	50.04	50.09

จากตารางที่ 4-2 จะเห็นว่าไมโครคอนโทรลเลอร์ สามารถคำนวณขนาดของสัญญาณกระแสถูกต้อง ตามสัญญาณกระแสที่ทดสอบได้ถูกต้อง ตามกระแสที่ทดสอบด้วยเครื่องทดสอบรีเลย์ด้วยอัลกอริทึมทั้งสองแบบ

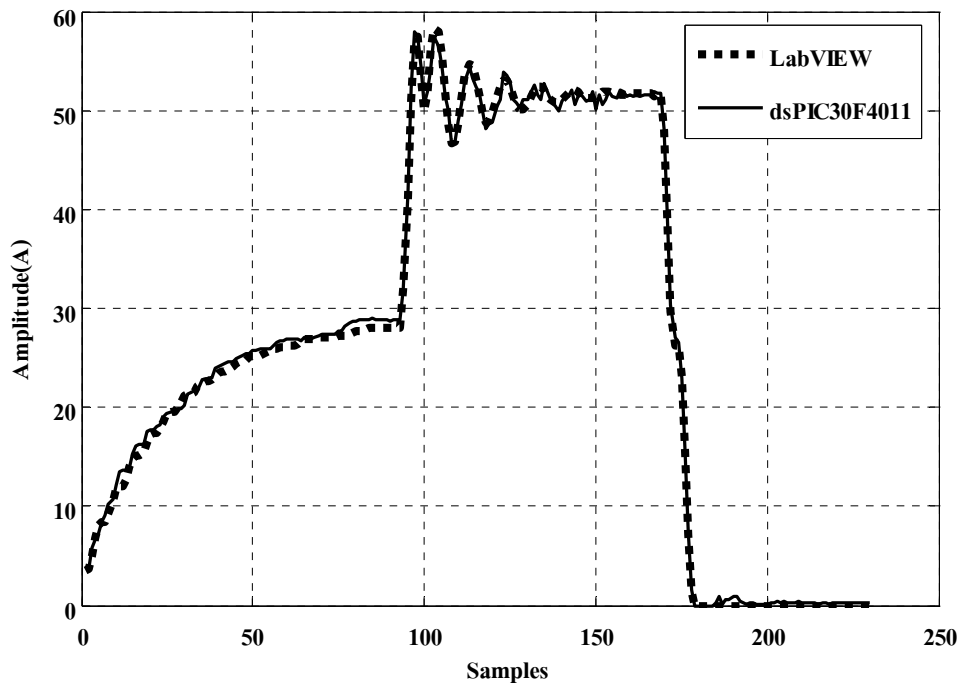
4.3.2 การทดสอบการคำนวณขนาดสัญญาณกระแสในสถานะเมื่อเกิดสภาวะเกิดฟอลต์ด้วยอัลกอริทึมทั้งสองแบบ

การทดสอบโดยนำสัญญาณกระแสจากโปรแกรม PSCAD/EMTPDC ในสถานะปกติต่อเนื่องจนเกิดสภาวะเกิดฟอลต์ ที่มีผลของดีซีออฟเซตในช่วงแรกของการเกิดความเกิดฟอลต์ โดยสร้างสัญญาณด้วยโปรแกรม LabVIEW ผ่านการ์ด DAQ6024E จำลองสัญญาณแรงดันหม้อแปลงกระแสช่วย จ่ายให้ไมโครคอนโทรลเลอร์คำนวณด้วยอัลกอริทึมทั้งสองรูปแบบ โดยการนำผลจากการคำนวณภายในไมโครคอนโทรลเลอร์จากการดีบั๊กด้วยเครื่องดีบั๊ก ICD2 ร่วมกับโปรแกรม MPLAB พล็อตเปรียบเทียบกับผลการคำนวณด้วยโปรแกรม LabVIEW

4.3.2.1 การคำนวณสัญญาณด้วยอัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น



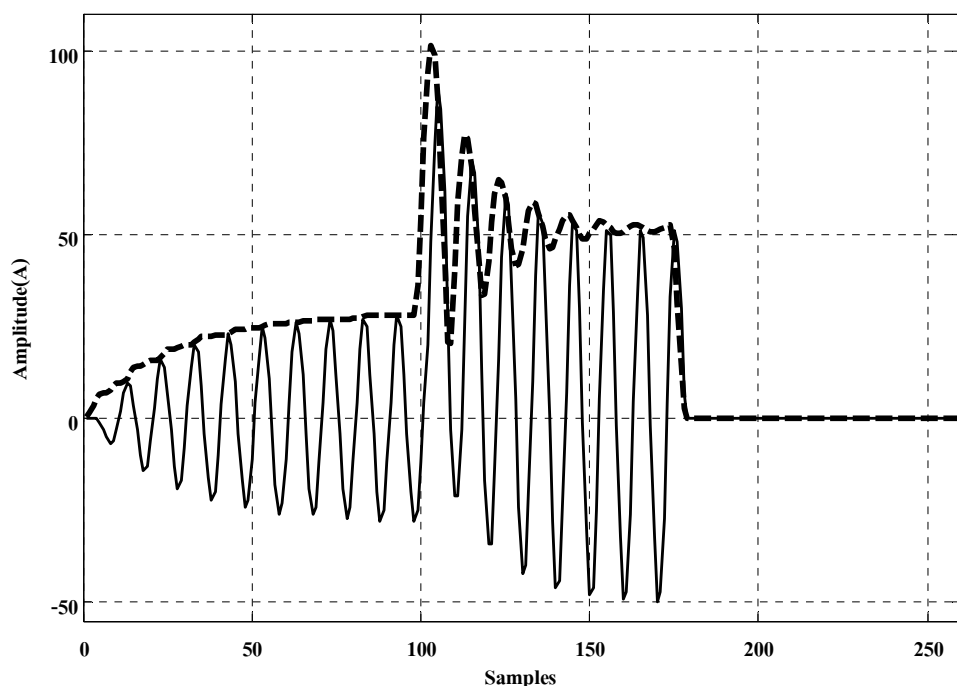
ภาพที่ 4-14 สัญญาณกระแสทดสอบจากโปรแกรม LabVIEW จำลองสถานะปกติ และเมื่อเกิดความผิดปกติของแรงดันไฟตรง การคำนวณขนาดกระแสได้ถูกต้อง



ภาพที่ 4-15 ผลการคำนวณขนาดของสัญญาณกระแสฟอลต์โดยเปรียบเทียบระหว่างการคำนวณด้วยโปรแกรม LabVIEW กับผลการคำนวณภายในไมโครคอนโทรลเลอร์

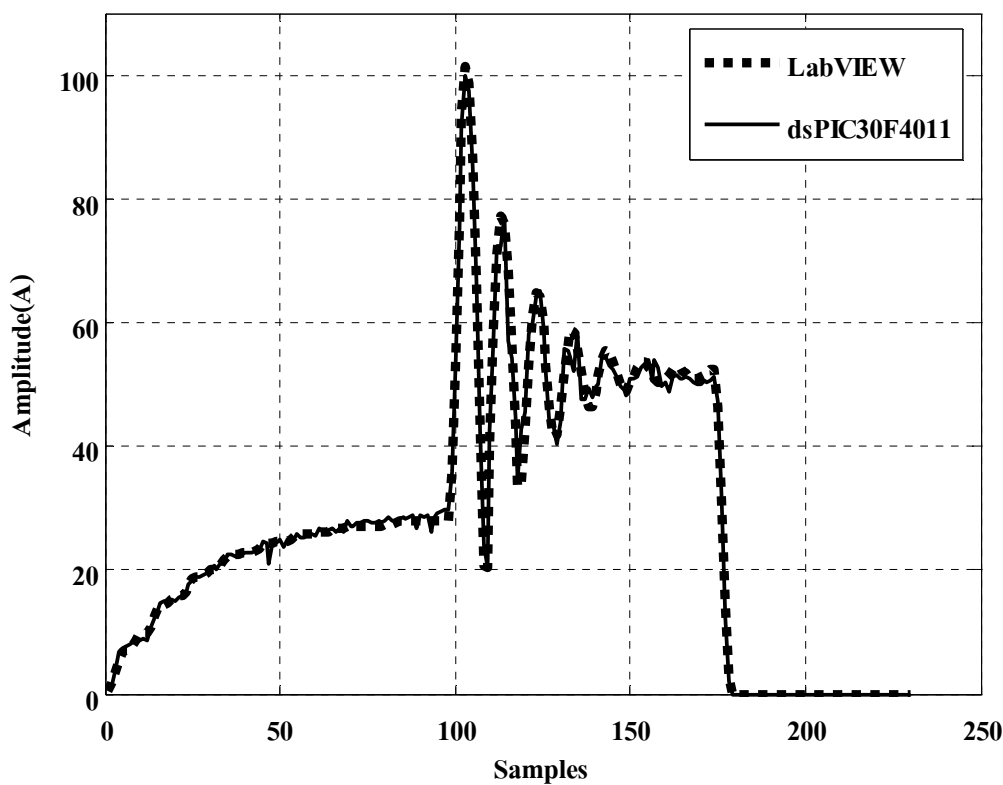
จากภาพที่ 4-15 การเปรียบเทียบการคำนวณขนาดสัญญาณกระแสด้วยอัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น จะเห็นว่าเส้นประเป็นผลจากการคำนวณด้วยโปรแกรม LabVIEW และเส้นทึบเป็นผลการคำนวณภายในไมโครคอนโทรลเลอร์ จะเห็นว่าผลการคำนวณขนาดกระแสฟอลต์ทั้งสองได้ถูกต้องตรงกัน ในสภาวะกระแสปกติ และสภาวะสัญญาณกระแสเกิดฟอลต์มีผลของดีซีออฟเซต ผลการคำนวณขนาดสัญญาณทั้งสองถูกต้องตรงกัน

4.3.2.2 การคำนวณสัญญาณด้วยอัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น



ภาพที่ 4-16 สัญญาณกระแสทดสอบจากโปรแกรม LabVIEW จำลองสภาวะปกติ และเมื่อเกิดฟอลต์ที่มีผลของดีซีออฟเซต ด้วยอัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น

การคำนวณสัญญาณด้วยอัลกอริทึมดิสครีตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น โดยไมโครคอนโทรลเลอร์จะสุ่มสัญญาณเพียงครึ่งลูกคลื่น ด้วยความถี่สุ่มข้อมูล 500Hz จากภาพที่ 4-16 เส้นประเป็นขนาดของสัญญาณกระแสที่คำนวณได้จากโปรแกรม LabVIEW จะเห็นว่าอัลกอริทึมสามารถคำนวณขนาดของสัญญาณกระแสได้ถูกต้องในสภาวะปกติ แต่ในสภาวะที่เกิดฟอลต์และมีผลของดีซีออฟเซต จะเห็นว่าอัลกอริทึมคำนวณสัญญาณได้ไม่ถูกต้องตรงกับขนาดสัญญาณจริง และเมื่อผ่านช่วงเวลาที่มีผลของดีซีออฟเซต อัลกอริทึมสามารถคำนวณขนาดกระแสได้ถูกต้อง



ภาพที่ 4-17 ผลการคำนวณขนาดของสัญญาณกระแสฟอลต์โดยเปรียบเทียบระหว่างการคำนวณด้วยโปรแกรมLabVIEW กับผลการคำนวณภายในไมโครคอนโทรลเลอร์

จากภาพที่ 4-17 เป็นผลการเปรียบเทียบผลของการคำนวณขนาดสัญญาณกระแส โดยเส้นประเป็นผลการคำนวณด้วยโปรแกรม LabVIEW และเส้นทึบผลการคำนวณภายในไมโครคอนโทรลเลอร์ นำข้อมูลจากโปรแกรม MPLAB ขนาดของสัญญาณที่คำนวณได้จากการเปรียบเทียบทั้งสองตรงกัน จะเห็นว่าการคำนวณขนาดสัญญาณกระแสด้วยอัลกอริทึมนี้จะคำนวณขนาดสัญญาณได้ไม่ถูกต้องเมื่อสัญญาณกระแสฟอลต์มีผลของดีซีออฟเซต เมื่อสัญญาณกระแสผ่านช่วงผลของดีซีออฟเซตก็สามารถคำนวณขนาดสัญญาณได้อย่างถูกต้อง

4.4 สรุปผลการออกแบบรีเลย์เบรกเกอร์เฟลเลอร์

การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเลอร์ แบ่งการออกแบบเป็น 2 ส่วน คือ ส่วนของฮาร์ดแวร์ และซอฟต์แวร์ ในส่วนของการออกแบบด้านฮาร์ดแวร์แบ่งออกแบ่งออกเป็น ส่วนการวัดสัญญาณกระแสโดยใช้หม้อแปลงกระแสช่วย โดยทำหน้าที่ช่วยเปลี่ยนสัญญาณกระแสเป็นแรงดัน

ด้วยตัวด้านทานที่ต่อทางด้านทุติยภูมิ สัญญาณแรงดันที่ได้ถูกส่งต่อไปยังวงจรกรองสัญญาณความถี่ต่ำ และวงจรปรับแต่งสัญญาณ เพื่อปรับสัญญาณให้เหมาะสมกับตัวเอ็ดซีของไมโครคอนโทรลเลอร์ เพื่อความถูกต้องในการคำนวณขนาดสัญญาณกระแส นอกจากนั้นมีการออกแบบภาคอินพุต ซึ่งเป็นส่วนที่สำคัญของรีเลย์เบรกเกอร์เฟลเลอร์ ทำหน้าที่รับสัญญาณอินพุตจากภายนอกสำหรับการประมวลผล นอกจากนั้นยังมีส่วนของการแสดงผลด้วยจอแอลซีดี แบบตัวอักษร และส่วนของสวิทช์สำหรับปรับตั้งค่าของรีเลย์

การออกแบบด้านซอฟต์แวร์ โดยออกแบบระบบควบคุมการทำงานของรีเลย์ และส่วนที่สำคัญอีกส่วนหนึ่งคือ อัลกอริทึมในการคำนวณขนาดสัญญาณกระแส ซึ่งในวิทยานิพนธ์ใช้อัลกอริทึม 2 รูปแบบ ซึ่งผลจากการทดสอบการคำนวณขนาดสัญญาณกระแสฟอลต์ อัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งถูกคลื่น สามารถคำนวณขนาดกระแสได้ถูกต้องที่สุด ทั้งในสภาวะกระแสปกติ และเมื่อเกิดฟอลต์ขึ้นแล้วเกิดผลของดีซีออฟเซต โดยการคำนวณขนาดสัญญาณกระแสโดยการเลื่อนหน้าต่างข้อมูลครั้งละหนึ่งลูกคลื่น อัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มครั้งลูกคลื่นการคำนวณขนาดสัญญาณกระแสใช้หน้าต่างข้อมูลครั้งลูกคลื่น ทำให้การคำนวณขนาดกระแสได้รวดเร็ว การหน่วงเวลาของรีเลย์เบรกเกอร์เฟลเลอร์จะใช้การนับจำนวนในการคำนวณขนาดสัญญาณกระแส แต่ละครั้ง ทำให้การหน่วงเวลาของรีเลย์เบรกเกอร์เฟลเลอร์ได้ถูกต้องมากขึ้น

จะเห็นว่าการใช้ไมโครคอนโทรลเลอร์สร้างรีเลย์เบรกเกอร์เฟลเลอร์ มีข้อดีคือ ภายในไมโครคอนโทรลเลอร์มีส่วนประกอบต่างๆ ที่ใช้งานสำหรับรีเลย์เบรกเกอร์เฟลเลอร์ คือ ตัวมัลติเพล็กซ์เลือกสัญญาณ ชุดสุ่มสัญญาณและค้ำค่า ตัวเอ็ดซี และไทม์เมอร์ ทำให้รีเลย์เบรกเกอร์เฟลเลอร์ที่สร้างมีขนาดเล็กลงอย่างมาก

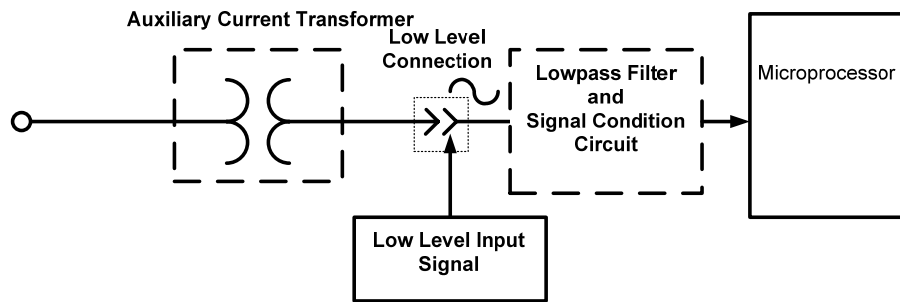
บทที่ 5

การทดสอบรีเลย์เบรกเกอร์เฟลเดอร์

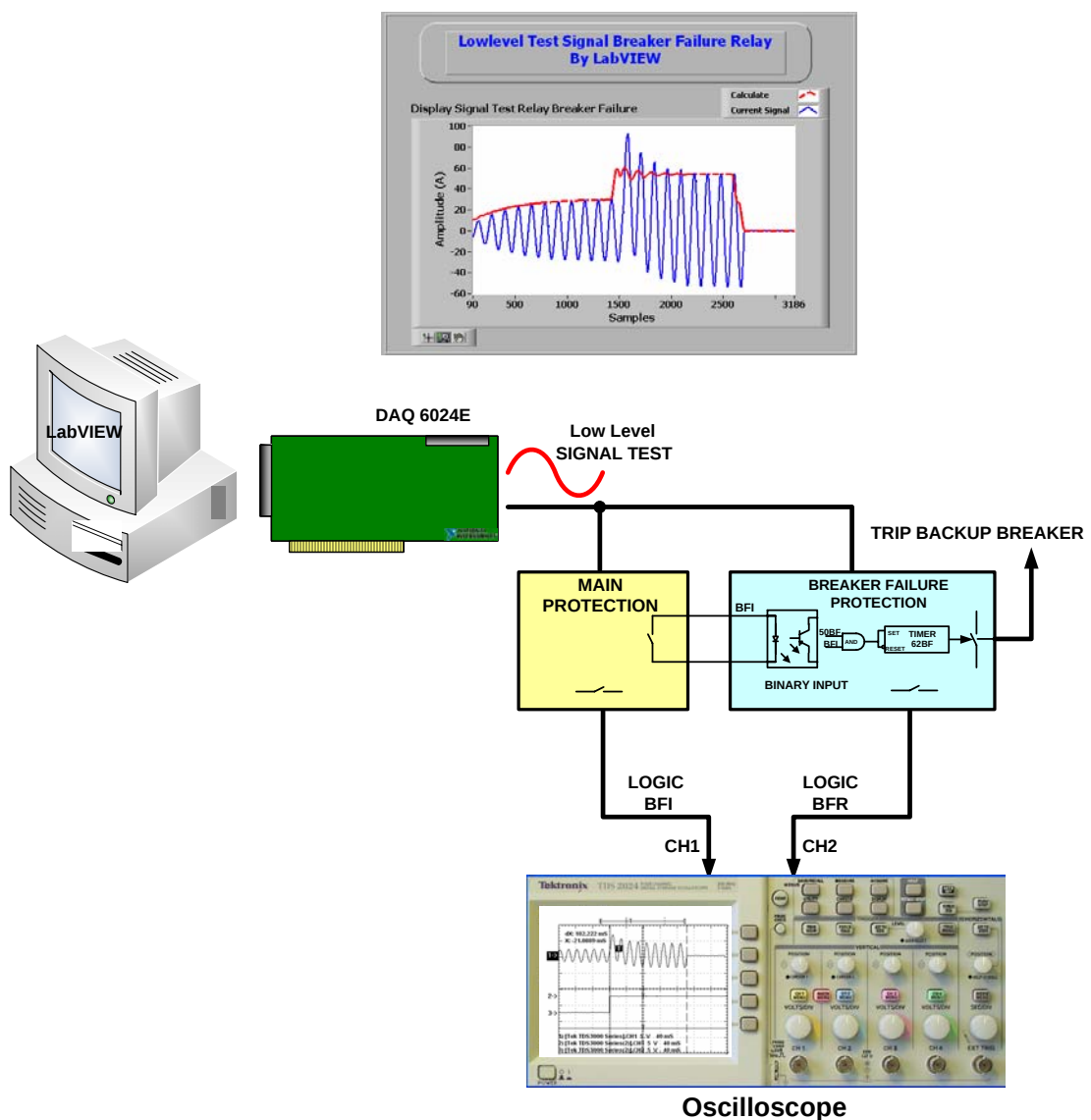
จากการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ในบทที่ 4 เป็นการออกแบบและการทดสอบการทำงานรีเลย์เบรกเกอร์เฟลเดอร์เบื้องต้น บทนี้เป็นการทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ที่สร้างขึ้น โดยเริ่มจากการทดสอบกระแสพิคอัพ และครอปเอ้าท์ ทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ทั้งการตรวจวัดกระแส และการหน่วงเวลาของไทเมอร์ การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยแบบแผนการป้องกันแบบต่างๆ นอกจากนั้นยังทดสอบผลการคำนวณขนาดสัญญาณด้วยอัลกอริทึม 2 แบบ โดยนำข้อมูลสัญญาณจากโปรแกรม PSCAD/EMTPDC มาทดสอบการทำงาน โดยสร้างสัญญาณทดสอบผ่านโปรแกรม LabVIEW ด้วยการ์ด DAQ6024E เพื่อดูผลการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ที่สร้างขึ้น

5.1 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยการทดสอบสัญญาณแรงดันระดับต่ำ[19]

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยสัญญาณแรงดันระดับต่ำ เป็นการทดสอบโดยการจำลองสัญญาณแรงดันทางด้านทุติยภูมิของหม้อแปลงกระแสช่วย สามารถทดสอบการทำงานของรีเลย์ในสถานะกระแสปกติ และการทำงานของรีเลย์ในสถานะเกิดฟอลต์ การทดสอบนำสัญญาณกระแสฟอลต์จากโปรแกรม PSCAD/EMTPDC สร้างสัญญาณกระแสทดสอบด้วยโปรแกรม LabVIEW ผ่านการ์ด DAQ6024E สามารถสร้างสัญญาณแรงดันได้ $\pm 10V$ แทนกระแสทางด้านทุติยภูมิของหม้อแปลงกระแสหลัก ก่อนทดสอบมีการปรับแต่งสัญญาณให้ตรงกับสัญญาณแรงดันทางด้านทุติยภูมิจากการทดสอบด้วยเครื่องทดสอบรีเลย์ DOBLE F2100 การทดสอบโดยป้อนสัญญาณให้กับรีเลย์สองตัว คือ รีเลย์การป้องกันหลัก และรีเลย์เบรกเกอร์เฟลเดอร์ที่ทดสอบ และวัดสัญญาณลอจิกจากเอาต์พุตของรีเลย์ทั้งสอง เปรียบเทียบการทำงานด้วยออสซิลโลสโคป แสดงดังภาพที่ 5-2



ภาพที่ 5-1 การทดสอบรีเลย์ด้วยสัญญาณแรงดันระดับต่ำ



ภาพที่ 5-2 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์สร้างสัญญาณกระแสฟอลต์ทดสอบด้วยโปรแกรม LabVIEW

5.2 ทดสอบกระแสฟลักซ์ และครอบเอาท์

การทดสอบการตรวจตรวจสอบกระแสฟลักซ์โดยการปรับตั้งกระแสฟลักซ์ที่รีเลย์ แล้วจ่ายกระแสทดสอบจากเครื่องทดสอบรีเลย์เพิ่มขึ้นเรื่อยๆ และตรวจสอบการทำงานของรีเลย์เมื่อถึงจุดกระแสฟลักซ์รีเลย์จะส่งสัญญาณทริปโดยส่งสัญญาณไปยังคอนแทคเอาต์พุต การทดสอบกระแสครอบเอาท์ของรีเลย์โดยลดกระแสจากการฟลักซ์ลงเป็นลำดับขั้น และตรวจสอบรีเลย์จนกว่ารีเลย์จะสั่งการตัดคอนแทคของรีเลย์ซึ่งจะเป็นกระแสครอบเอาท์

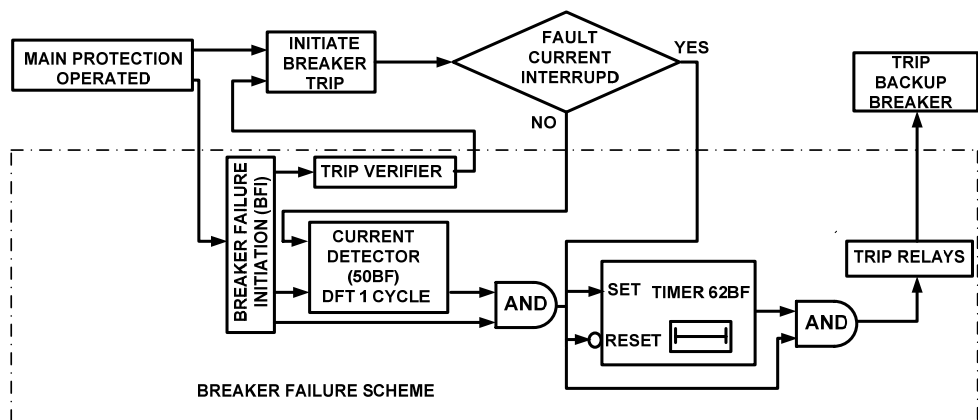
ตารางที่ 5-1 การทดสอบกระแสฟลักซ์ และกระแสครอบเอาท์ของรีเลย์เบรกเกอร์เฟลเดอร์

กระแสฟลักซ์ (A)	กระแสรีเลย์ฟลักซ์ (A)	กระแสรีเลย์ครอบเอาท์ (A)
1	1.20	0.75
5	5.35	4.60
10	10.25	9.55
15	15.10	14.35
20	19.90	19.40

จากการทดสอบกระแสฟลักซ์ และครอบเอาท์ ของรีเลย์เบรกเกอร์เฟลเดอร์ที่ออกแบบ และสร้างขึ้น จะเห็นว่ารีเลย์จะฟลักซ์ตรงกับค่ากระแสฟลักซ์ที่ตั้งไว้ที่รีเลย์ และการทดสอบการครอบเอาท์เมื่อสัญญาณกระแสลดต่ำลงมาน้อยกว่ากระแสฟลักซ์ที่ปรับตั้ง ความถูกต้องของกระแสฟลักซ์ และครอบเอาท์ถูกต้องไม่เกิน 5 %

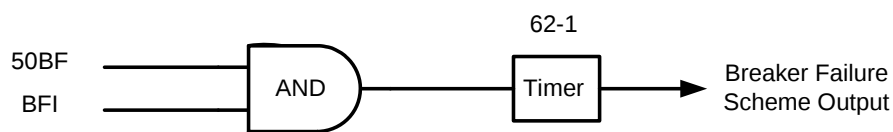
5.3 ทดสอบแบบแผนการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์

แบบแผนการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์ในงานวิจัยนี้แบ่งออกเป็น 2 รูปแบบ ประกอบด้วย แบบแผนการป้องกันแบบที่ 1 เป็นแบบแผนการป้องกันพื้นฐาน และแบบแผนการป้องกันแบบที่ 2 โดยแบบแผนการป้องกันของรีเลย์เซอร์กิตเบรกเกอร์เฟลเดอร์ทั้งสองแบบมีองค์ประกอบพื้นฐานสองส่วนคือ การตรวจจับกระแสความผิดปกติ (50BF) และการตั้งเวลา (62BF) การทดสอบความถูกต้องในการตรวจวัดกระแสโดยการทดสอบกระแสฟลักซ์ และกระแสครอบเอาท์ของรีเลย์ แสดงการทดสอบดังตารางที่ 5-1 จากภาพที่ 5-3 เป็นไดอะแกรมการทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ การทดสอบมีการตรวจวัดการกระแส การรับสัญญาณ BFI จากรีเลย์ป้องกันหลัก การหน่วงเวลา จะนำข้อมูลต่างๆ เหล่านี้มาประมวลผลสัญญาณกระแส เพื่อตรวจสอบการทำงานของเซอร์กิตเบรกเกอร์หลัก ในการเคลียร์ฟอลต์ เพื่อตรวจสอบการทำงานของเซอร์กิตเบรกเกอร์ [7], [9]



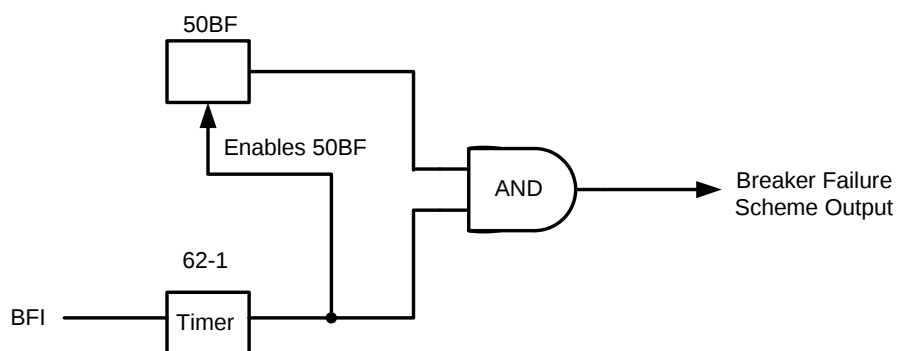
ภาพที่ 5-3 ไดอะแกรมการทดสอบการทำงานรีเลย์เบรกเกอร์เฟลเดอร์

5.3.1 แบบแผนการป้องกันรูปแบบที่ 1



ภาพที่ 5-4 พื้นฐานแบบแผนการป้องกันรีเลย์เบรกเกอร์เฟลเดอร์

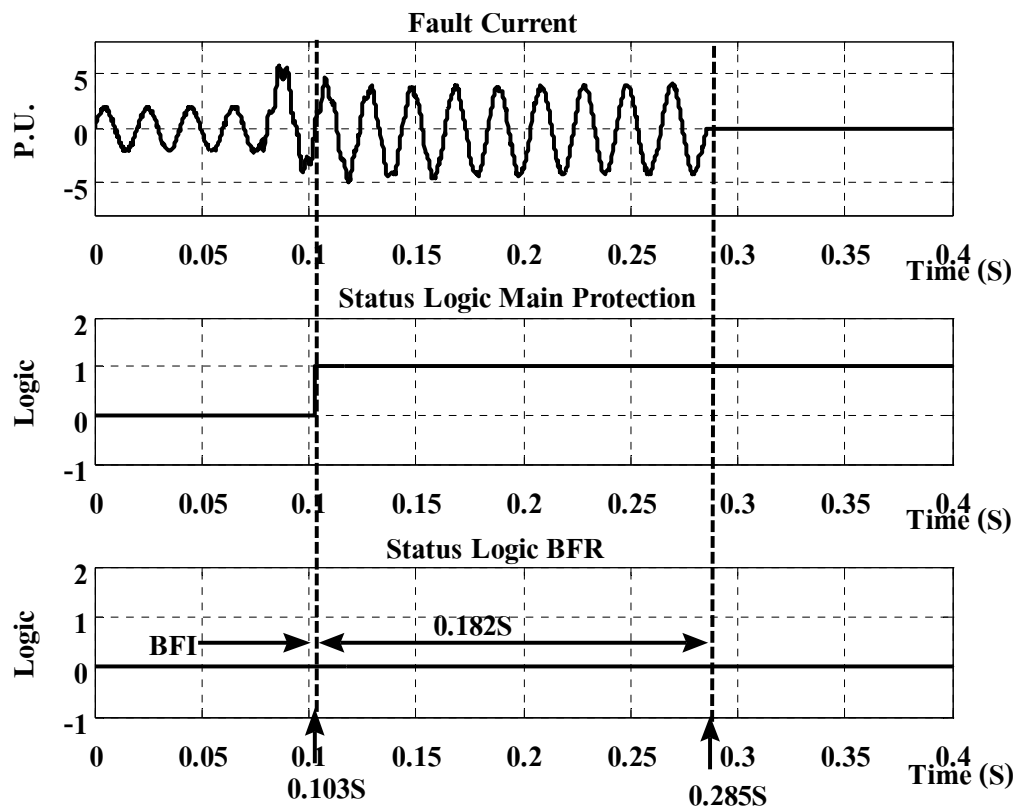
5.3.2 แบบแผนการป้องกันรูปแบบที่ 2



ภาพที่ 5-5 แบบแผนการป้องกันแบบหน่วงเวลาก่อนตรวจวัดกระแส

5.3.3 การทดสอบการทำงานเมื่อระบบการป้องกันหลักเคลียร์ฟอลต์โดยสมบูรณ์

ทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์โดยสร้างกระแสฟอลต์ที่ถูกเคลียร์โดยเซอกิตเบรกเกอร์หลักก่อนถึงเวลาที่ไทม์เมอร์หน่วงเวลา การทดสอบมีการตั้งค่าไทม์เมอร์ 0.200S ปรับตั้งกระแสฟอลต์ 30A

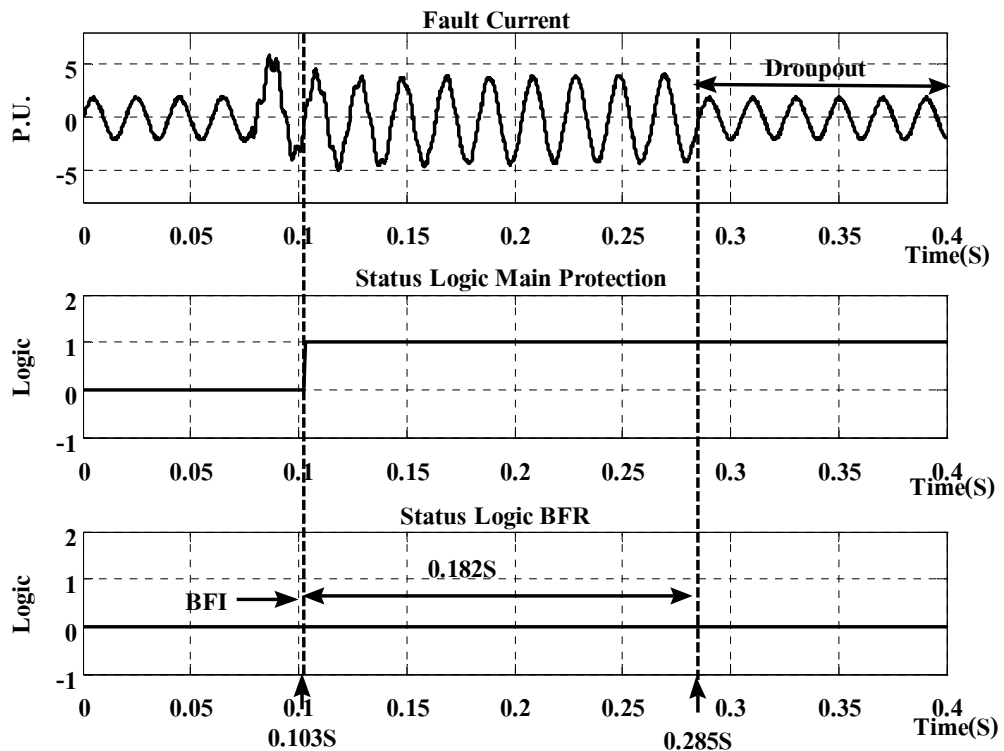


ภาพที่ 5-6 สัญญาณลอจิกเมื่อรีเลย์ป้องกันหลักเคลียร์ฟอลต์ก่อนไทม์เมอร์รีเลย์เบรกเกอร์เฟลเลอร์
หน่วงเวลาครบตามกำหนดไว้ (200S)

จากผลการทดสอบ สัญญาณกระแสฟอลต์ ที่ทดสอบให้กับรีเลย์ทั้งสอง รีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI เริ่มต้นที่เวลา 0.103S สัญญาณกระแสฟอลต์สูงกว่าค่าฟอลต์ต่อเนื่องเป็นเวลา 0.182S แล้วกระแสลดลงเป็นศูนย์ อาจเกิดจากเซอกิตเบรกเกอร์หลักเปิดวงจรเคลียร์ฟอลต์ ซึ่งระยะเวลาน้อยกว่าเวลาที่หน่วงภายในรีเลย์เบรกเกอร์เฟลเลอร์ (0.200S) รีเลย์เบรกเกอร์เฟลเลอร์ไม่ส่งสัญญาณทริปเซอกิตเบรกเกอร์

5.3.4 การทดสอบการทำงานเมื่อกระแสฟอลต์ครอบเอาท์

ทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อกระแสฟอลต์ลดลงต่ำกว่ากระแสครอบเอาท์ ก่อนถึงการหน่วงเวลาของไทม์เมอร์ การทดสอบมีการตั้งค่าไทม์เมอร์ 0.200S ปรับตั้งกระแสฟัลท์ 30A



ภาพที่ 5-7 สัญญาณลอจิกสัญญาณกระแสฟอลต์ครอบเอาท์ที่ไทม์เมอร์รีเลย์เบรกเกอร์เฟลเลอร์
หน่วงเวลาครบตามกำหนด(200S)

จากผลการทดสอบ สัญญาณกระแสฟอลต์ โดยจ่ายสัญญาณให้กับรีเลย์ทั้งสอง รีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI เริ่มต้นที่เวลา 0.103S สัญญาณกระแสฟอลต์สูงกว่าค่าฟัลท์ต่อเนื่องเป็นเวลา 0.182S แล้วกระแสลดลงต่ำกว่ากระแสครอบเอาท์ ซึ่งระยะเวลาน้อยกว่าเวลาที่หน่วงภายในรีเลย์เบรกเกอร์เฟลเลอร์ รีเลย์ไม่ส่งสัญญาณทริป

จากการทดสอบด้วยกระแสฟอลต์ทั้งสองแบบ เป็นการยืนยันว่าการตรวจวัดกระแส และการตั้งเวลาภายในของรีเลย์เบรกเกอร์เฟลเลอร์ที่สร้างขึ้นทำงานได้ถูกต้อง ในการคำนวณขนาดของสัญญาณกระแสฟอลต์ในสภาวะปกติ และเมื่อเกิดฟอลต์ การหน่วงเวลาของไทม์เมอร์ภายในรีเลย์เบรกเกอร์เฟลเลอร์หน่วงเวลาได้ถูกต้อง

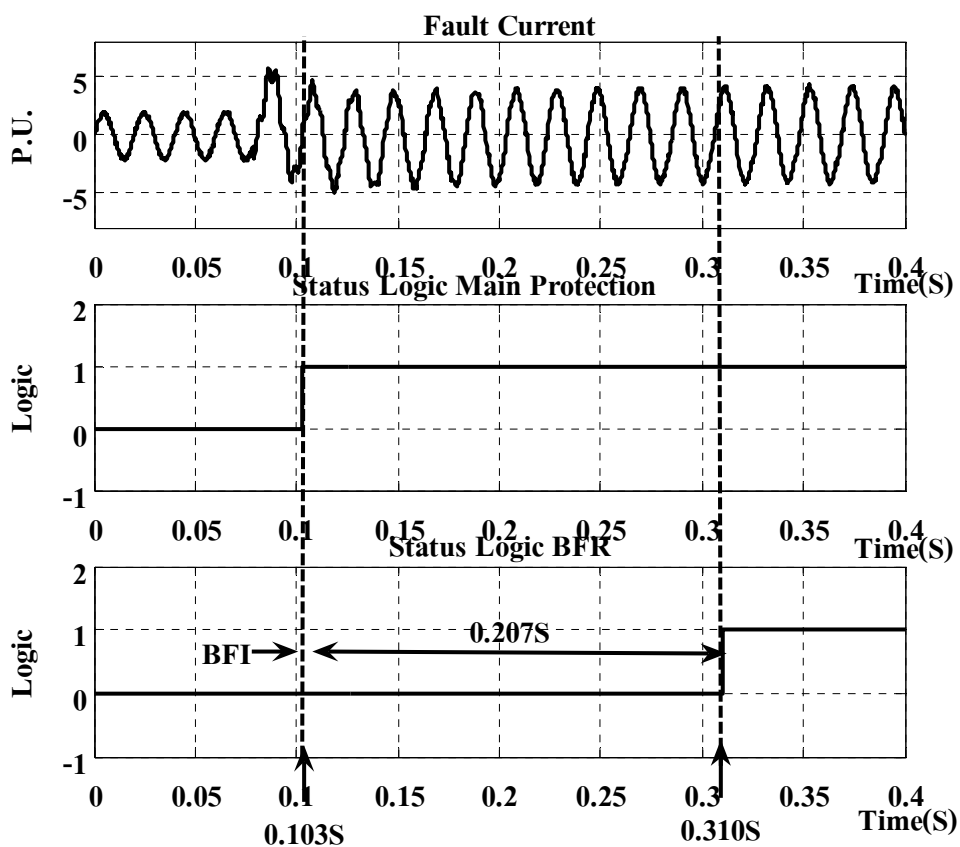
5.4 การทดสอบการคำนวณกระแสอัลกอริทึมดิจิตอลฟิวรีเซอร์ทรานฟอর্ম 2 รูปแบบ

การทดสอบการทำงานการคำนวณภายในของรีเลย์เบรกเกอร์เฟลเลอร์ด้วยอัลกอริทึมดิจิตอลฟิวรีเซอร์ทรานฟอर्म 2 รูปแบบ พร้อมทั้งทดสอบแบบแผนการป้องกันรีเลย์เบรกเกอร์เฟลเลอร์ 2 แบบ

5.4.1 การทดสอบการทำงานรีเลย์ด้วยอัลกอริทึมดิจิตอลฟิวรีเซอร์ทรานฟอर्मหนึ่งลูกคลื่น

5.4.1.1 การทดสอบการทำงานด้วยแบบแผนการป้องกันแบบที่ 1

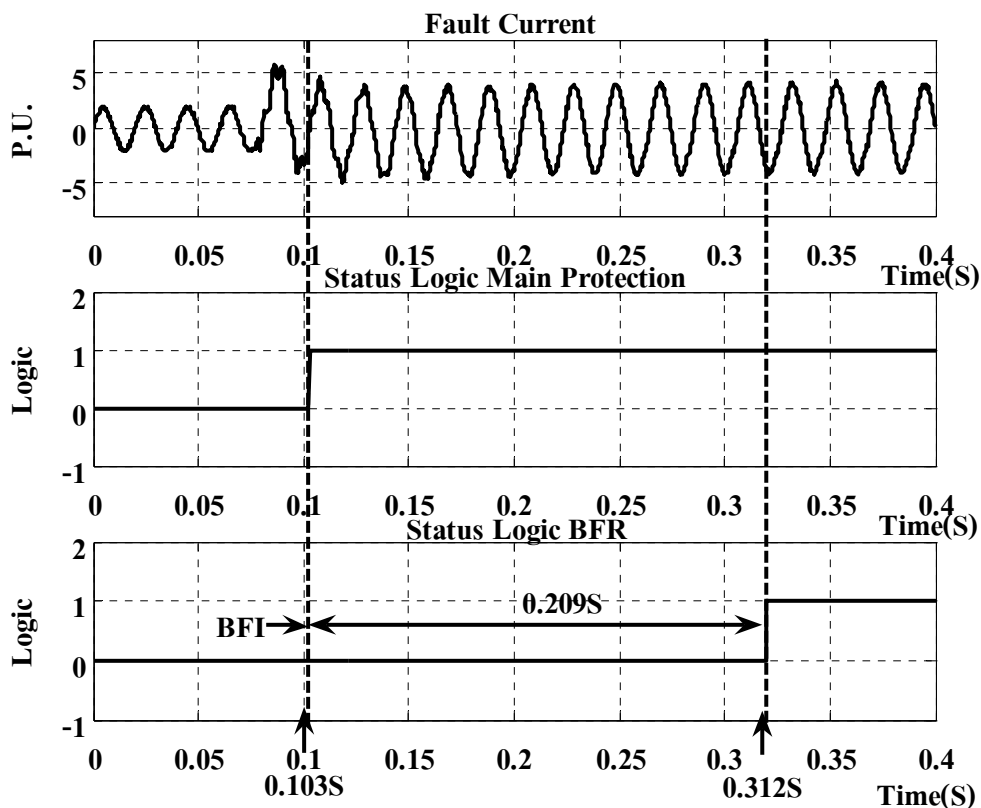
การทดสอบการทำงานด้วยอัลกอริทึมดิจิตอลฟิวรีเซอร์ทรานฟอर्मหนึ่งลูกคลื่น คำนวณสัญญาณกระแส ปรับตั้งกระแสฟัลท์ 30A และไทม์เมอร์ 0.200S



ภาพที่ 5-8 ผลการทำงานรีเลย์เบรกเกอร์เฟลเลอร์โดยใช้แบบแผนการป้องกันที่ 1 ด้วยอัลกอริทึมดิจิตอลฟิวรีเซอร์ทรานฟอर्मหนึ่งลูกคลื่น

จากการทดสอบเมื่อจ่ายกระแสทดสอบรีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.103S รีเลย์คำนวณสัญญาณกระแสสูงกว่าค่าฟัลท์ รีเลย์เบรกเกอร์เฟลเลอร์หน่วงเวลา 0.200S แล้วจึงตรวจวัดกระแสฟัลด์แล้วยังสูงกว่าค่าฟัลท์ แสดงว่าเซอร์กิตเบรกเกอร์ทำงานขัดข้อง รีเลย์ส่งสัญญาณทริปที่เวลา 0.310S ระยะเวลาทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ 0.207S

5.4.1.2 การทดสอบการทำงานด้วยแบบแผนการป้องกันแบบที่ 2



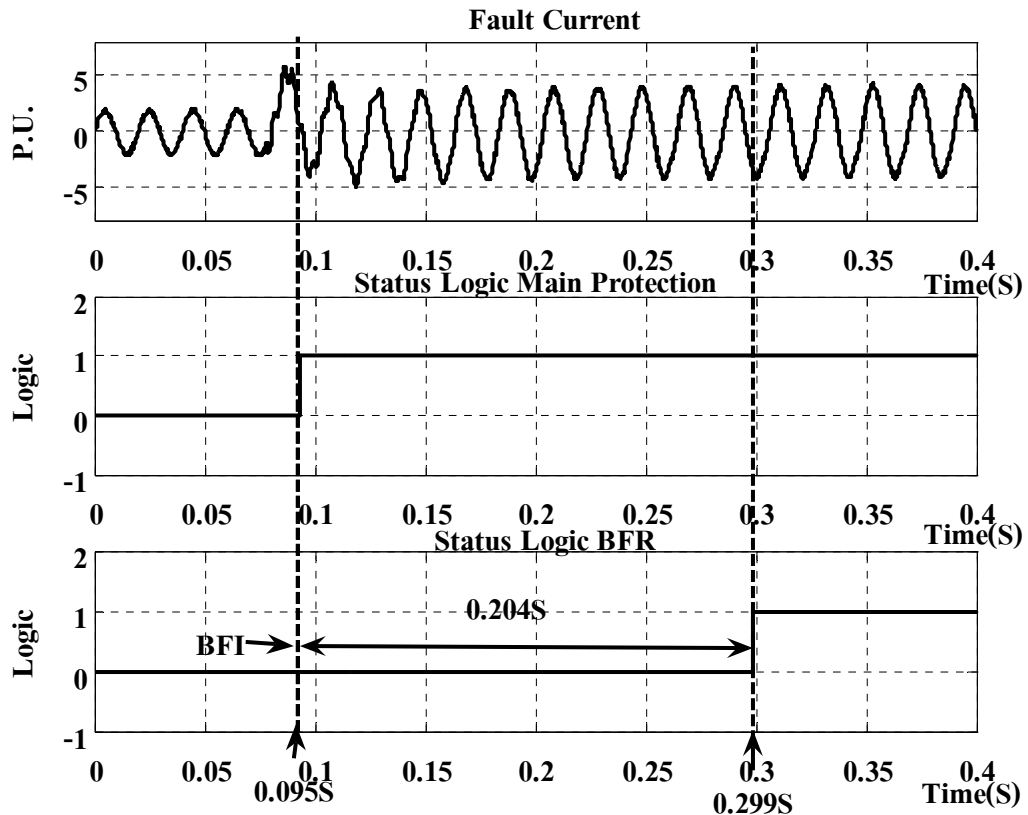
ภาพที่ 5-9 ผลการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์โดยใช้แบบแผนการป้องกันที่ 2 ด้วยอัลกอริทึม
คิสิกิตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น

จากการทดสอบเมื่อจ่ายกระแสทดสอบรีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.103S รีเลย์คำนวณสัญญาณกระแสสูงกว่าค่าพิคอัพ รีเลย์เบรกเกอร์เฟล หน่วงเวลา 0.200S แล้วตรวจวัดกระแสฟอลต์ต่ำยังสูงกว่าค่าพิคอัพ แสดงว่าเซกิตเบรกเกอร์ทำงานขัดข้อง รีเลย์เบรกเกอร์เฟลเดอร์ส่งสัญญาณทริปที่เวลา 0.312S ระยะเวลาทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ 0.209S

5.4.2 การทดสอบการทำงานรีเลย์เบรกเกอร์เฟลเดอร์ด้วยอัลกอริทึมคิสิกิตฟูเรียร์ทรานฟอร์ม ครึ่งลูกคลื่น

การทดสอบการทำงานด้วยอัลกอริทึมคิสิกิตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น คำนวณสัญญาณกระแส ปรับตั้งกระแสพิคอัพ 30A และไทม์เมอร์ 0.200S ทดสอบด้วยสัญญาณกระแสฟอลต์เมื่อเซกิตเบรกเกอร์ทำงานขัดข้อง

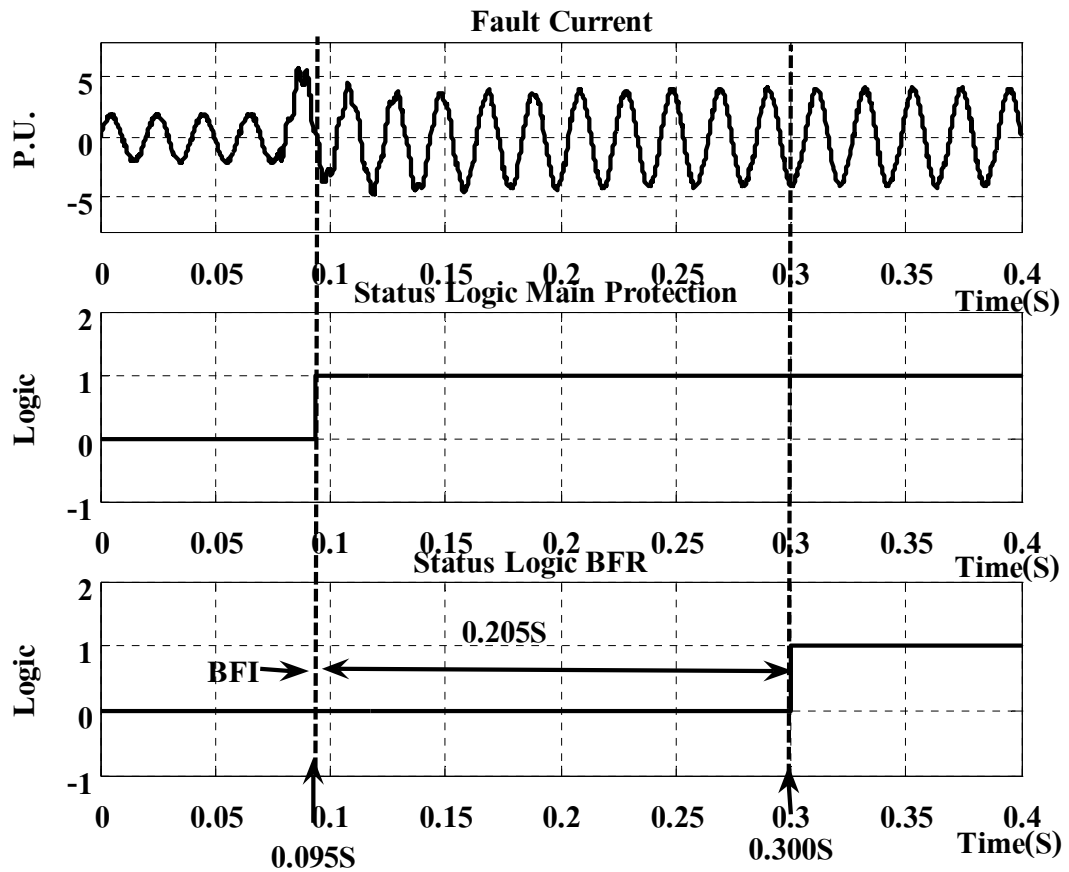
5.4.2.1 การทดสอบการทำงานด้วยแบบแผนการป้องกันแบบที่ 1



ภาพที่ 5-10 ผลการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์โดยใช้แบบแผนการป้องกันที่ 1 ด้วยอัลกอริทึม คีลคริตฟูลรีเซ็ทรานฟอรั่มครึ่งลูกคลื่น

จากภาพที่ 5-10 แสดงการทดสอบเมื่อจ่ายกระแสทดสอบให้กับรีเลย์ทั้งสอง โดยที่รีเลย์ ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.095S รีเลย์เบรกเกอร์เฟลเดอร์คำนวณสัญญาณขนาด กระแสฟอลต์ถ้าสูงกว่าค่ากระแสพิคอัพ รีเลย์เบรกเกอร์เฟลเดอร์ จะหน่วงเวลา 0.200S แล้วตรวจวัด กระแสฟอลต์ถ้ายังสูงกว่าค่ากระแสพิคอัพ แสดงว่าเซอกิตเบรกเกอร์หลักทำงานขัดข้อง รีเลย์เบรก เกอร์เฟลเดอร์จะส่งสัญญาณทริปที่เวลา 0.299S ระยะเวลาที่รีเลย์เบรกเกอร์เฟลเดอร์ 0.204S ทำงาน

5.4.2.2 การทดสอบการทำงานด้วยแบบแผนการป้องกันแบบที่ 2



ภาพที่ 5-11 ผลการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์โดยใช้แบบแผนการป้องกันที่ 2 ด้วยอัลกอริทึม ดีสครีตฟูเรียร์ทรานฟอร์มครั้งลูกคลื่น

จากภาพที่ 5-11 การทดสอบเมื่อจ่ายกระแสทดสอบให้กับรีเลย์ทั้งสอง โดยที่รีเลย์ป้องกันหลัก ส่งสัญญาณลิจิก BFI ที่เวลา 0.095S รีเลย์คำนวณขนาดสัญญาณกระแสสูงกว่าค่ากระแสฟัลท์ รีเลย์เบรกเกอร์เฟลเดอร์จะหน่วงเวลา 0.200S แล้วตรวจจับกระแสฟอลต์ถ้ายังสูงกว่าค่ากระแสฟัลท์ แสดงว่าเซอกิตเบรกเกอร์หลักทำงานขัดข้อง รีเลย์เบรกเกอร์เฟลเดอร์จะส่งสัญญาณทริปที่เวลา 0.300S ระยะเวลาทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ 0.205S

ตารางที่ 5-2 ผลเปรียบเทียบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยอัลกอริทึม 2 แบบ

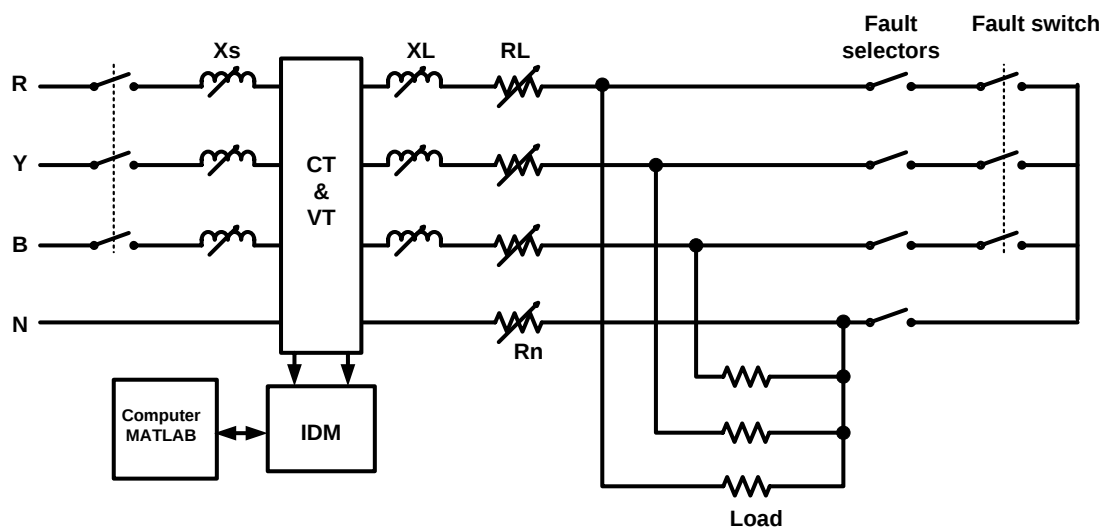
อัลกอริทึม	เวลาการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ (ms)	
	แบบแผนการป้องกันแบบที่1	แบบแผนการป้องกันแบบที่2
ดีเอฟทีหนึ่งลูกคลื่น	207	209
ดีเอฟทีครึ่งลูกคลื่น	204	205

จากตารางที่ 5-2 ผลการเปรียบเทียบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ ด้วยการคำนวณของอัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์ม 2 แบบ จะเห็นว่า อัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่นสามารถคำนวณสัญญาณได้รวดเร็วที่สุด ทำให้รีเลย์เบรกเกอร์เฟลเดอร์ทำงานได้ถูกต้องตรงกับเวลาที่ปรับตั้งไทเมอร์ภายในที่สุด เพราะการหน่วงเวลาจะมีการตรวจวัดกระแสพร้อมกัน

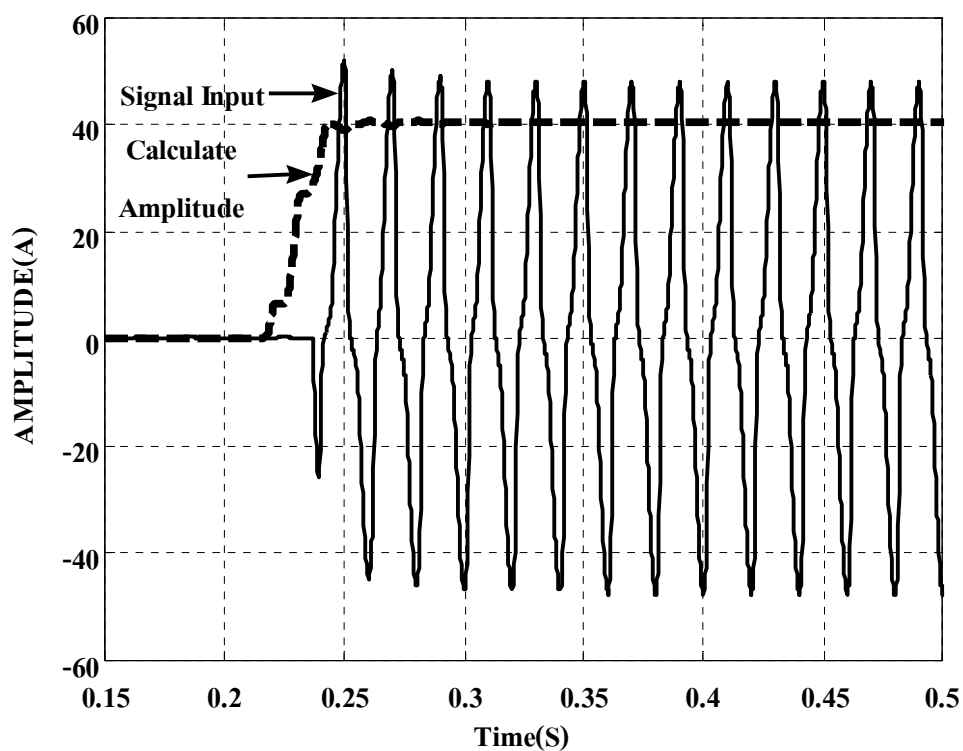
เมื่อทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยแบบแผนการป้องกันแบบที่ 1 และแบบแผนการป้องกันที่ 2 จากการทดสอบจะเห็นว่าการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยแบบแผนการป้องกันที่ 1 เวลาการทริปของรีเลย์เบรกเกอร์เฟลเดอร์ จะทำงานเร็วกว่าแบบแผนการป้องกันที่ 2 เพราะว่าจะมีการตรวจวัดกระแส 50BF พร้อมกับการหน่วงเวลาของไทเมอร์ของรีเลย์เบรกเกอร์เฟลเดอร์ โดยที่การหน่วงเวลาจะสอดคล้องกับสัญญาณกระแสที่คำนวณ

5.5 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์เนื่องจากการเกิดอิมิตัวของหม้อแปลงกระแส

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ด้วยสัญญาณกระแสฟอลต์ทำให้เกิดการอิมิตัวของหม้อแปลงกระแส เป็นผลจากการทดลองจริง [20] แสดงดังภาพที่ 5-12 ทดสอบกระแสฟอลต์มีขนาด 55 A จากการทดสอบกำหนดค่า X/R เท่ากับ 40 หม้อแปลงกระแสใช้สำหรับทดสอบอัตราส่วน 1:1 ค่าเบสรีดเจน 1 Ω เพื่อให้เกิดการอิมิตัวกับหม้อแปลงกระแส จะเห็นว่าสัญญาณกระแสฟอลต์เกิดการอิมิตัวมีการลดทอนของสัญญาณ แล้วนำสัญญาณกระแสฟอลต์ที่ได้ทดสอบด้วยการคำนวณของรีเลย์เบรกเกอร์เฟลเดอร์ เพื่อดูผลของการคำนวณขนาดกระแสฟอลต์ เมื่อสัญญาณกระแสฟอลต์เกิดการอิมิตัวของหม้อแปลงกระแส



ภาพที่ 5-12 การทดสอบสัญญาณกระแสฟอลต์โดยเกิดการอิมิตัวของหม้อแปลงกระแส

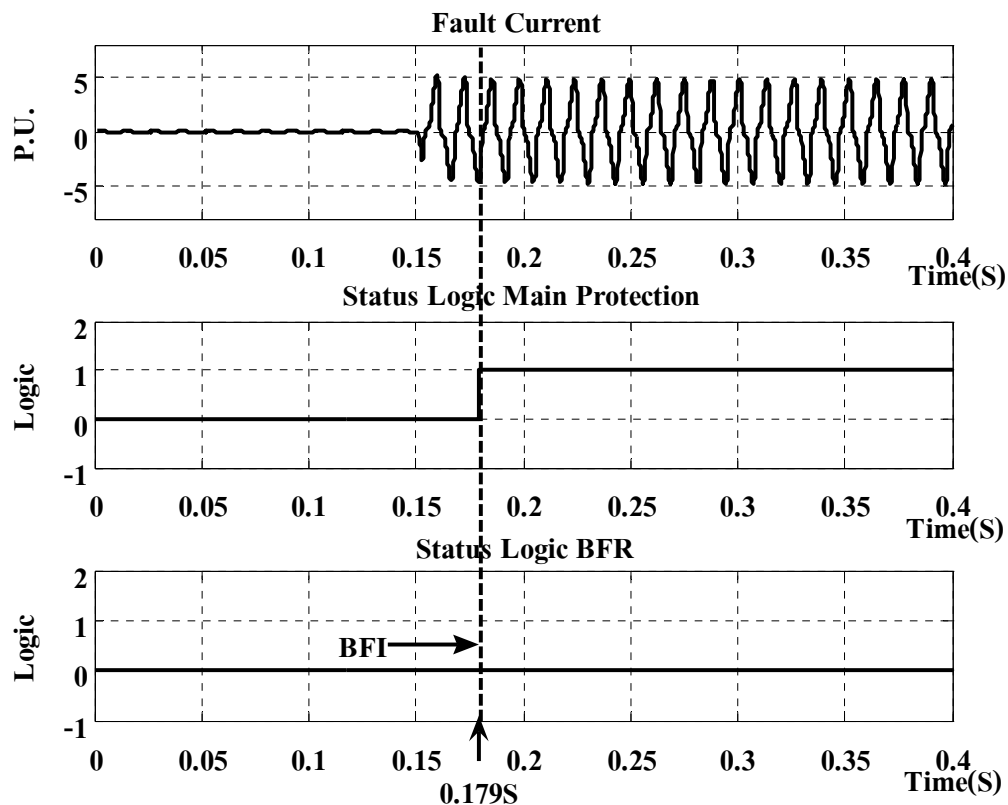


ภาพที่ 5-13 ผลการคำนวณขนาดสัญญาณกระแสฟอลต์เมื่อเกิดการอิมิตัวของหม้อแปลงกระแส

จากภาพที่ 5-13 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ด้วยสัญญาณกระแสฟอลต์ ทำให้เกิดการอิมตัวของหม้อแปลงกระแส การคำนวณใช้อัลกอริทึมดีสครีตฟูเรียร์ทรานฟอร์มหนึ่ง ลูกคลื่นคำนวณ เพราะว่าสามารถคำนวณขนาดของสัญญาณได้ถูกต้องที่สุด ทั้งในภาวะกระแสปกติ และเมื่อเกิดฟอลต์ โดยขนาดสัญญาณกระแสที่คำนวณได้เมื่อเกิดการอิมตัวหม้อแปลงกระแสมี ขนาด 40A ซึ่งมีขนาดต่ำกว่ากระแสจริงคือ 55A

5.5.1 การทดสอบการทำงานเมื่อเกิดการอิมตัวของหม้อแปลงกระแส

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ โดยสัญญาณกระแสฟอลต์เกิดจากการอิมตัว ของหม้อแปลงกระแส โดยการทดสอบการทำงาน ปรับตั้งกระแสฟัลท์ 45A และไทม์เมอร์ของ รีเลย์เบรกเกอร์เฟลเลอร์ 0.200S



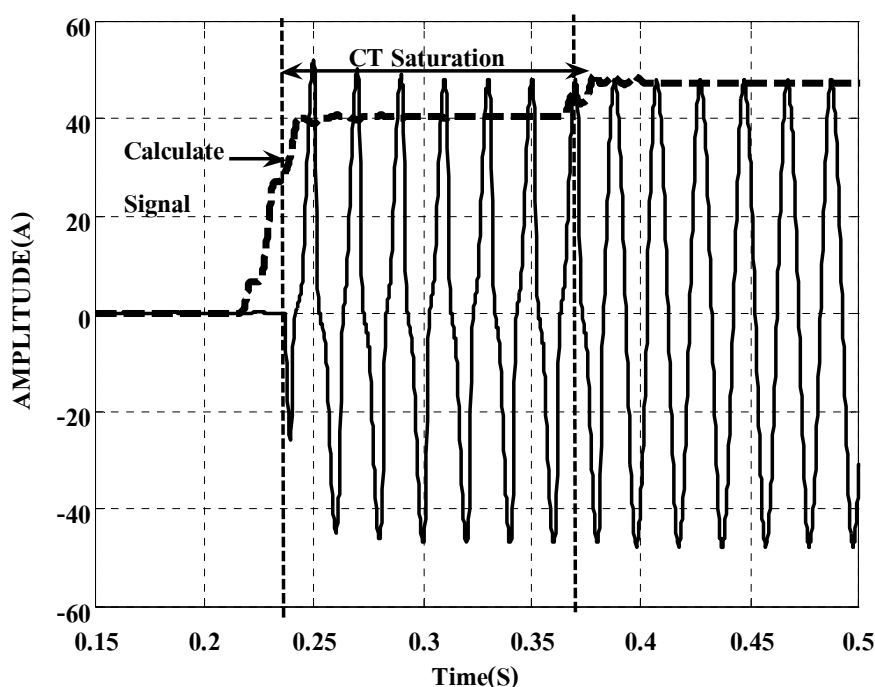
ภาพที่ 5-14 การทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการอิมตัวของหม้อแปลงกระแส โดยที่ รีเลย์เบรกเกอร์เฟลเลอร์ไม่ส่งสัญญาณทริป เนื่องจากการคำนวณขนาดกระแสฟอลต์ ต่ำกว่ากระแสฟัลท์

จากภาพที่ 5-14 รีเลย์ป้องกันหลักจะส่งสัญญาณลอคจิก BFI ที่เวลา 0.179S และรีเลย์เบรกเกอร์เฟลเลอร์หน่วงเวลา 0.200S แล้วทำการตรวจวัดขนาดสัญญาณกระแสพบว่ากระแสฟอลต์ที่คำนวณได้มีขนาด 40A ต่ำกว่าค่ากระแสพิคอัพ (45A) รีเลย์เบรกเกอร์เฟลเลอร์ไม่ส่งสัญญาณทริป ทั้งที่เซอกิตเบรกเกอร์หลักไม่ทำงาน หรือเกิดทำงานขัดข้อง

5.5.2 การทดสอบการทำงานเมื่อการอิ่มตัวของหม้อแปลงกระแสชั่วขณะ

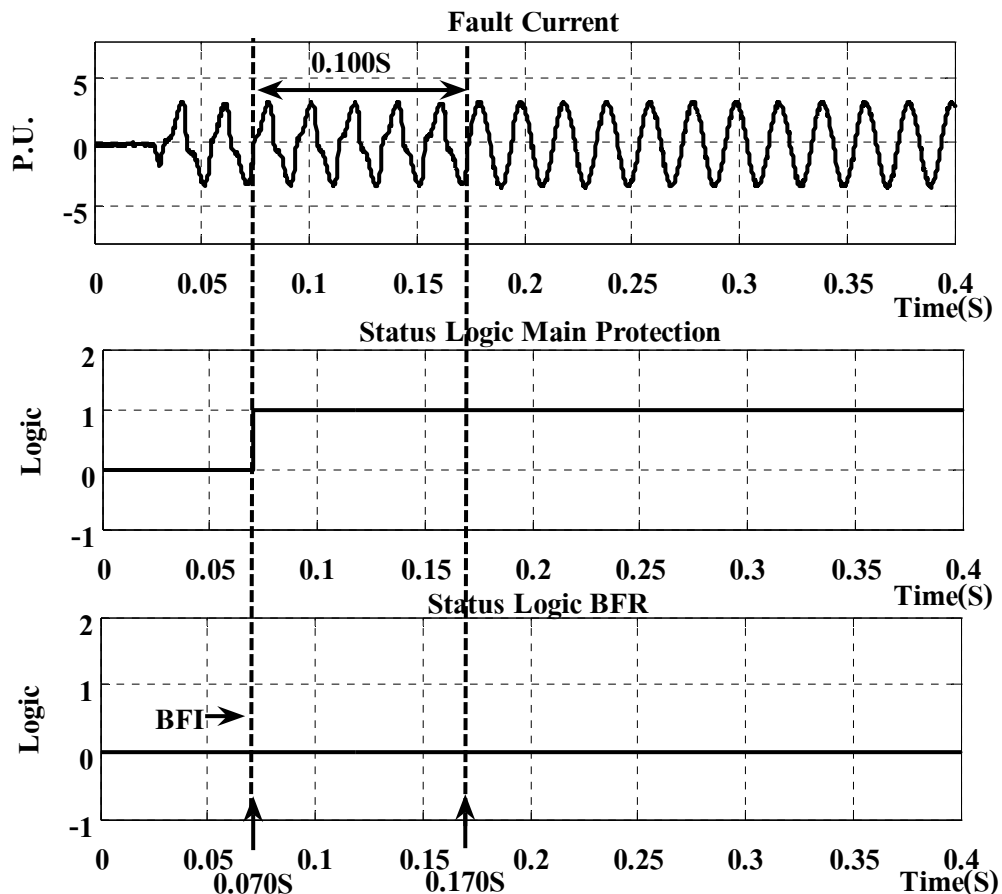
การทดสอบการทำงานเมื่อหม้อแปลงกระแสเกิดการอิ่มตัวชั่วขณะ จากภาพที่ 5-15 แสดงการคำนวณสัญญาณกระแสในช่วงที่สัญญาณกระแสเกิดการอิ่มตัวประมาณ 6 ไซเคิล ขนาดของสัญญาณกระแสที่คำนวณได้ไม่ตรงกับสัญญาณกระแสฟอลต์จริงที่เกิดขึ้นคือ 50A เมื่อสัญญาณกระแสฟอลต์ช่วงระยะเวลาต่อมาไม่เกิดการอิ่มตัว การคำนวณขนาดสัญญาณกระแสฟอลต์ได้ถูกต้องตรงกับกระแสฟอลต์จริงที่เกิดขึ้น

จากเหตุการณ์การเกิดการอิ่มตัวของหม้อแปลงกระแสชั่วขณะ นำไปทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ ด้วยแบบแผนการป้องกันแบบที่ 1 และ 2 เพื่อดูผลการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ในหัวข้อต่อไป



ภาพที่ 5-15 ผลการคำนวณขนาดสัญญาณกระแสในสภาวะที่เกิดการอิ่มตัวของหม้อแปลงกระแสชั่วขณะในช่วง 6 ไซเคิลแรก

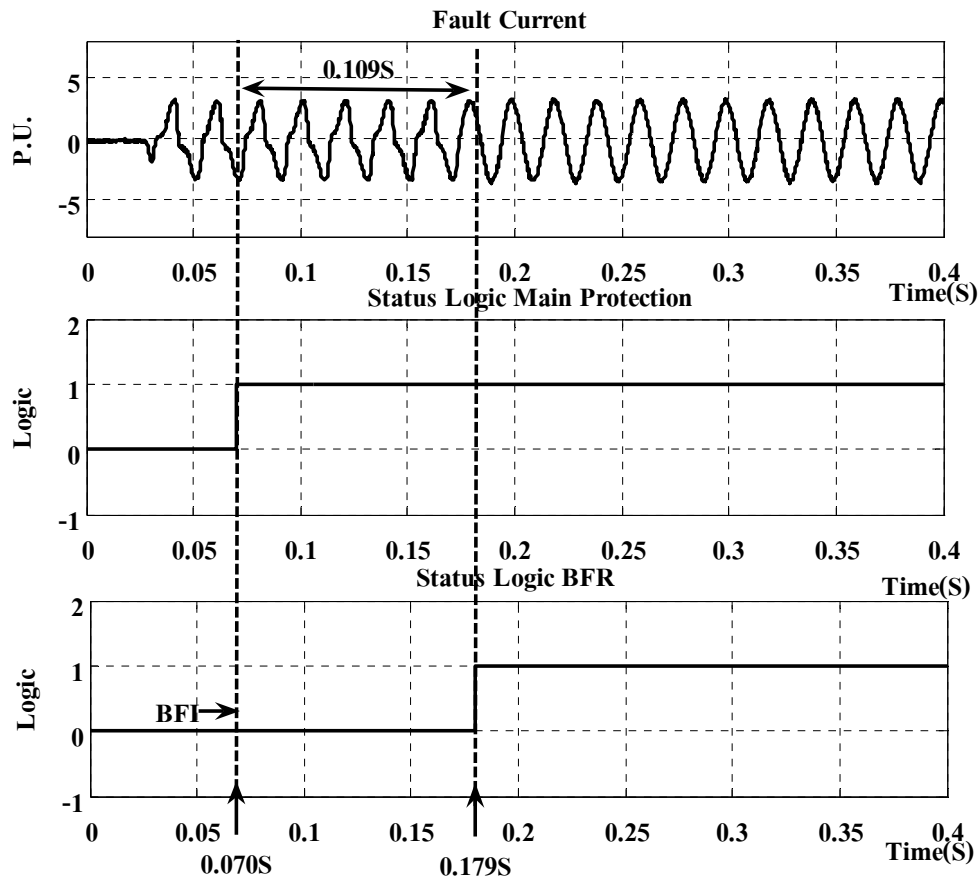
5.5.3 การทดสอบการทำงานเมื่อเกิดการอิ่มตัวของหม้อแปลงกระแสด้วย แบบ
แผนการป้องกันแบบที่ 1



ภาพที่ 5-16 การทำงานของรีเลย์เบรกเกอร์เฟลเดอร์เมื่อเกิดการอิ่มตัวหม้อแปลงกระแสด้วยแบบ
แผนการป้องกันแบบที่ 1 รีเลย์เบรกเกอร์เฟลเดอร์ไม่ส่งสัญญาณทริป

จากภาพที่ 5-16 การทดสอบมีการปรับตั้งกระแสฟัลท์ 45A และ ปรับตั้งไทม์เมอร์ 0.100S การทดสอบการทำงาน เมื่อรีเลย์ป้องกันหลักส่งสัญญาณ BFI ที่เวลา 0.070S รีเลย์เบรกเกอร์เฟลเดอร์ตรวจวัดกระแสได้สูงกว่ากระแสฟัลท์ และหน่วงเวลา 0.100S สัญญาณกระแสที่ตรวจวัดต่ำกว่ากระแสฟัลท์ รีเลย์เบรกเกอร์เฟลเดอร์จึงตัดสินใจว่า เซอกิตเบรกเกอร์หลักเคลียร์ฟัลต์ได้ สมบูรณ์ รีเลย์เบรกเกอร์เฟลเดอร์จึงไม่ส่งสัญญาณทริปเซอกิตเบรกเกอร์ แต่ในความเป็นจริง เซอกิตเบรกเกอร์หลักเกิดทำงานขัดข้อง

5.5.4 การทดสอบการทำงานเมื่อเกิดการอิ่มตัวของหม้อแปลงกระแสด้วย แบบแผนการป้องกันแบบที่2

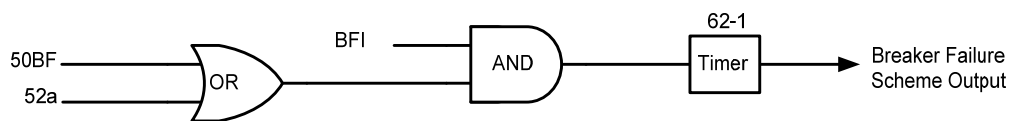


ภาพที่ 5-17 การทำงานของรีเลย์เบรกเกอร์เฟลเดอร์เมื่อเกิดการอิ่มตัวหม้อแปลงกระแสด้วยแบบแผนการป้องกันแบบที่ 2

จากภาพที่ 5-17 การทดสอบมีการปรับตั้งกระแสฟัลท์ 45A และ ปรับตั้งไทม์เมอร์ 0.100S จากการทดสอบเมื่อป้อนกระแสทดสอบการเกิดการอิ่มตัวหม้อแปลงกระแสช่วงรีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.070S รีเลย์เบรกเกอร์เฟลเดอร์ทำการหน่วงเวลา 0.100S หลังจากนั้นจึงตรวจวัดสัญญาณกระแสฟอลต์ ถ้ากระแสฟอลต์ยังสูงกว่าค่ากระแสฟัลท์ (สูงกว่า 45A) แสดงว่าเซกติดเบรกเกอร์หลักทำงานขัดข้อง รีเลย์เบรกเกอร์เฟลเดอร์จะส่งสัญญาณทริปเซกติดเบรกเกอร์ที่เวลา 0.179S รวมระยะเวลาทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ในการส่งสัญญาณทริป คือ 0.109S

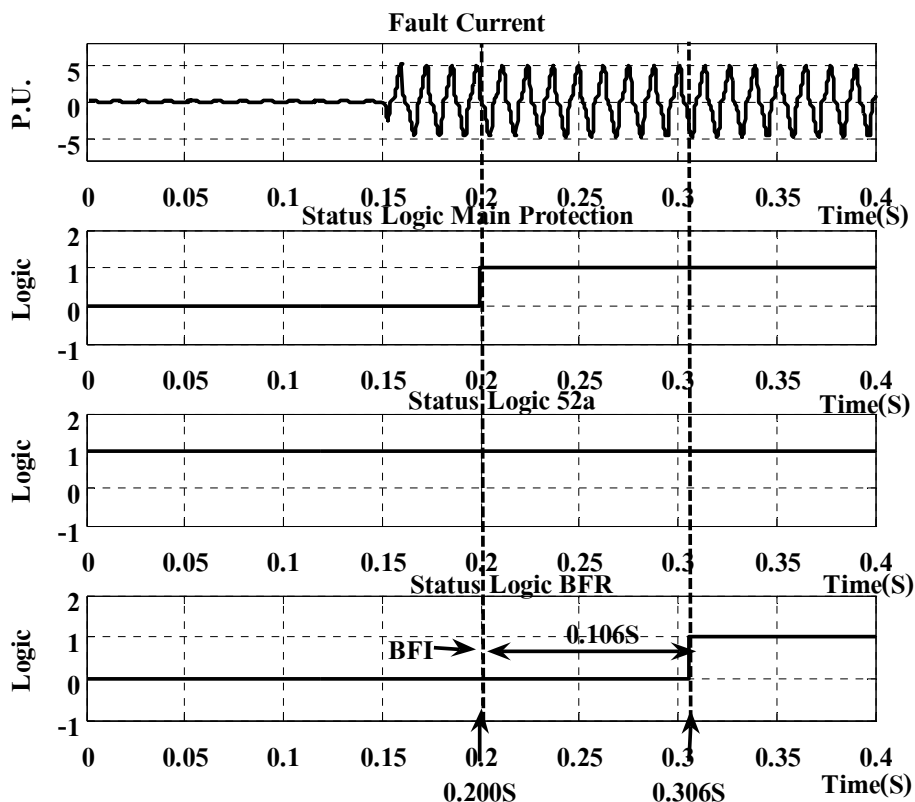
5.6 แบบแผนการป้องกันตรวจวัดกระแสระดับต่ำ (Minimal Current Scheme)

แบบแผนการป้องกันนี้ใช้สำหรับตรวจวัดกระแสฟอลต์ที่มีขนาดต่ำ เมื่อเซอกิตเบรกเกอร์หลักเกิดทำงานขัดข้อง การตรวจสอบจะใช้หน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a ที่มีสถานะการทำงานเหมือนกับหน้าสัมผัสหลัก ช่วยในการตรวจสอบการทำงานของเซอกิตเบรกเกอร์หลัก แสดงดังภาพที่ 5-18 โดยการทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์จะใช้แบบแผนการป้องกันแบบที่ 1 และ 2 ทดสอบการทำงานตามลำดับ



ภาพที่ 5-18 ภาพแบบแผนการป้องกันกระแสระดับต่ำ

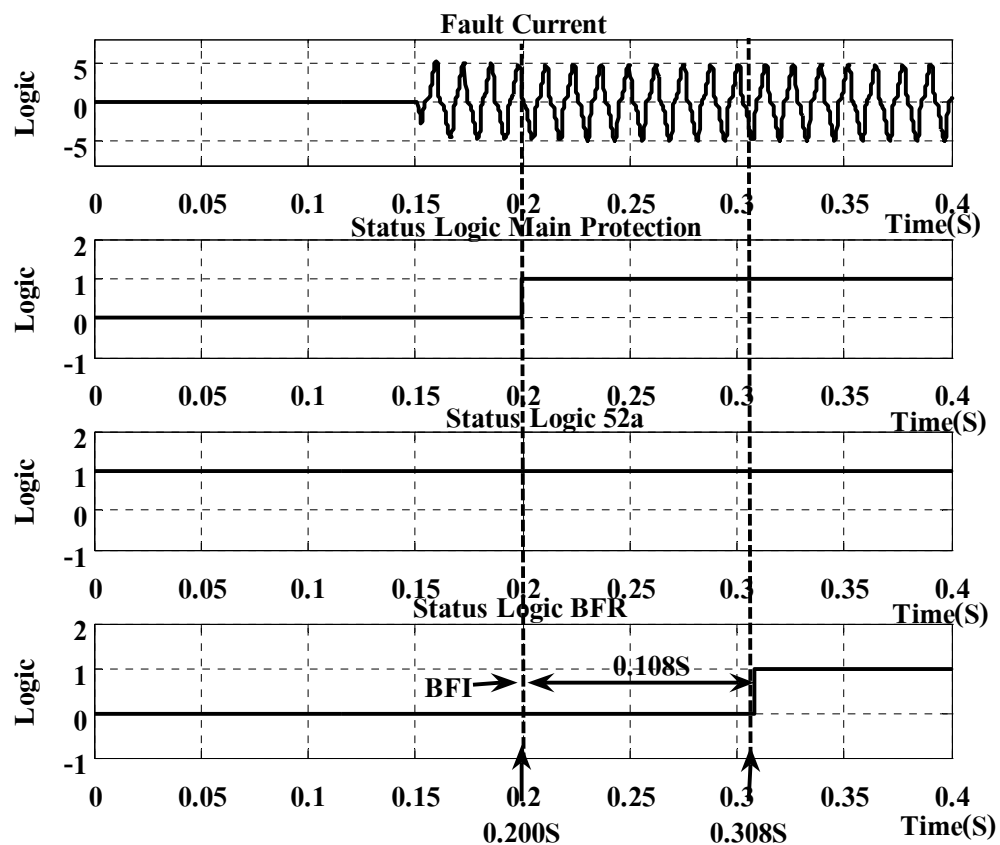
5.6.1 ทดสอบการป้องกันด้วยแบบแผนการป้องกันแบบที่ 1



ภาพที่ 5-19 การทำงานรีเลย์เบรกเกอร์เฟลเดอร์เกิดการอิมตัวหม้อแปลงกระแส ด้วยแบบแผนการป้องกันแบบที่ 1 ร่วมกับสถานะหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a

จากภาพที่ 5-19 การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการล้มตัวหม้อแปลง กระแสด้วยแบบแผนการป้องกันแบบที่ 1 ร่วมกับสถานะหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a รีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.200S การตรวจจับกระแส 50BF ตรวจวัดกระแสต่ำกว่าค่ากระแสพิคอัพ แต่สถานะของหน้าสัมผัส 52a อยู่ในสถานะปิด แสดงว่าเซอกิตเบรกเกอร์หลักเกิดการขัดข้องในการเคลียร์ฟอลต์ รีเลย์ทำการหน่วงเวลา 0.100S แล้วตรวจสอบสถานะของหน้าสัมผัส 52a อีกครั้งถ้าหน้าสัมผัส 52a ยังอยู่สถานะปิดอยู่ แสดงว่าเซอกิตเบรกเกอร์หลักเกิดความขัดข้องจริง รีเลย์เบรกเกอร์เฟลเลอร์จะส่งสัญญาณไปทริปเซอกิตเบรกเกอร์ที่เวลา 0.306S รวมระยะเวลาที่รีเลย์ทำงาน 0.106S

5.6.2 ทดสอบการป้องกันด้วยแบบแผนการป้องกันแบบที่ 2



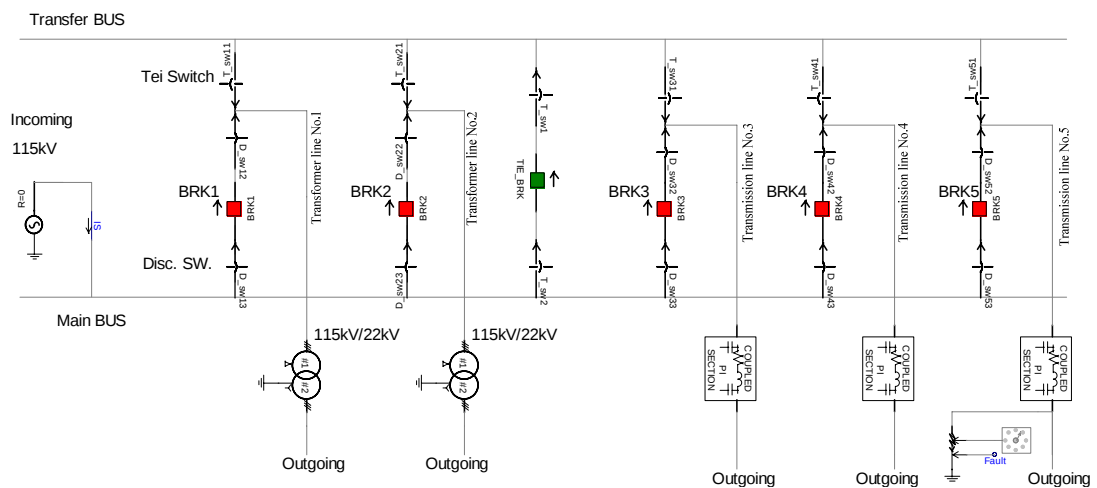
ภาพที่ 5-20 การทำงานรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการล้มตัวหม้อแปลงกระแสด้วยแบบแผนการป้องกันแบบที่ 2 ร่วมกับสถานะหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a

จากภาพที่ 5-20 การทำงานรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเกิดการล้มตัวหม้อแปลงกระแสด้วยแบบแผนการป้องกันแบบที่ 2 ร่วมกับสถานะหน้าสัมผัสช่วย 52a รีเลย์ป้องกันหลักส่งสัญญาณลิจิก BFI ที่เวลา 0.200S เมื่อรีเลย์เบรกเกอร์เฟลเลอร์ตรวจพบเซอกิตเบรกเกอร์หลัก

ทำงานขัดข้อง โดยการตรวจสอบหน้าสัมผัส 52a ยังคงสถานะปิดอยู่ รีเลย์ส่งสัญญาณทริปที่เวลา 0.308S รวมเวลาการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์คือ 0.108S

5.7 การทดสอบรีเลย์เบรกเกอร์เฟลเลอร์เปรียบเทียบกับโปรแกรมPSCAD/EMTDC [21]

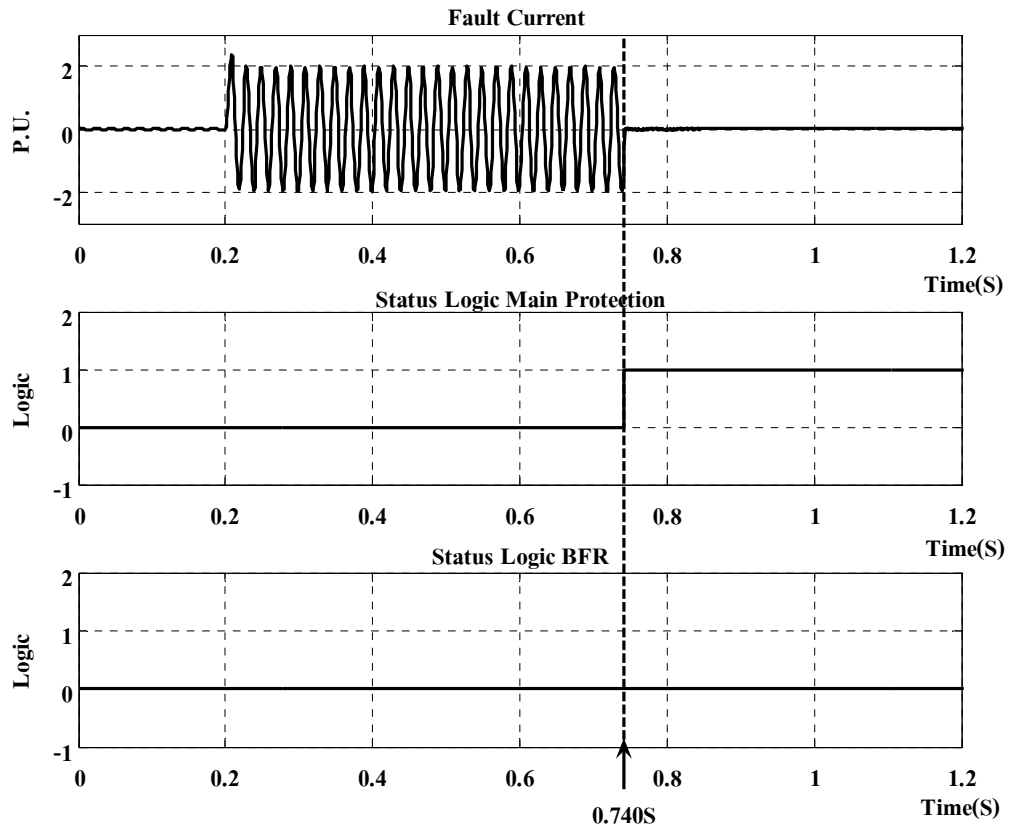
การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ โดยนำผลของสัญญาณกระแสที่ใช้จำลองจากโปรแกรม PSCAD/EMTDC ทดสอบความถูกต้องการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ โดยใช้โปรแกรม LabVIEW สร้างสัญญาณกระแสทดสอบ ทดสอบการทำงานของรีเลย์ แสดงภาพที่ 5-21



ภาพที่ 5-21 การจำลองการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ต่อระหว่างรีเลย์เบรกเกอร์เฟลเลอร์กับรีเลย์ป้องกันหลัก

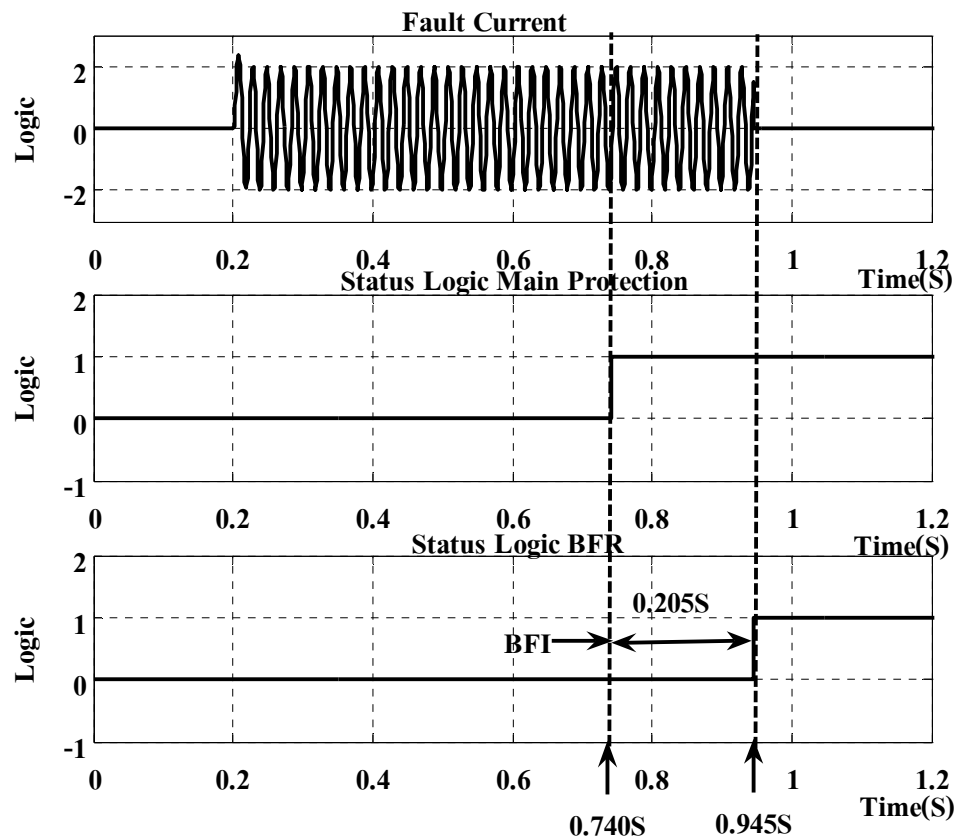
จากภาพที่ 5-21 เป็นการจำลองการทำงานของเซกิตเบรกเกอร์หมายเลข BRK5 โดยมีเซกิตเบรกเกอร์ BRK1, BRK2, BRK3, BRK4 เป็นเซกิตเบรกเกอร์เคลียร์ฟอลต์ด้วยโปรแกรม SCAD/EMTPDC การจำลองสถานการณ์แรกโดยกำหนดให้เกิดฟอลต์ขึ้นที่เวลา 0.200S จำลองการทำงานโดยให้เซกิตเบรกเกอร์ BRK5 เคลียร์ฟอลต์ได้ที่เวลา 0.740S แสดงสภาวะรีเลย์ป้องกันหลักเคลียร์ฟอลต์ได้สมบูรณ์ เซกิตเบรกเกอร์เฟลเลอร์ไม่ทริปเซกิตเบรกเกอร์ใกล้เคียง BRK1, BRK2, BRK3 และ BRK4

การจำลองสถานการณ์ที่สอง กำหนดให้เกิดฟอลต์ที่เวลา 0.200S และกำหนดให้รีเลย์ป้องกันหลักส่งสัญญาณทริปเซกิตเบรกเกอร์ BRK5 ที่เวลา 0.740S แต่เซกิตเบรกเกอร์ BRK5 ทำงานขัดข้อง ไม่สามารถเคลียร์ฟอลต์ได้ รีเลย์เบรกเกอร์เฟลเลอร์จะส่งสัญญาณทริปเซกิตเบรกเกอร์ BRK1, BRK2, BRK3 และ BRK4



ภาพที่ 5-22 สัญญาณลอจิกของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเชอกิตเบรกเกอร์หลัก (BRK5) เคลียร์ฟอลต์ได้โดยสมบูรณ์

จากภาพที่ 5-22 เมื่อเกิดฟอลต์ที่เวลา 0.200S รีเลย์ป้องกันหลักส่งสัญญาณทริป เชอกิตเบรกเกอร์ (BRK5) ที่เวลา 0.740S และส่งสัญญาณ BFI ให้กับรีเลย์เบรกเกอร์เฟลเลอร์ จะเห็นว่าไม่มีกระแสไหลต่อเนื่องในระบบไฟฟ้า แสดงว่าเชอกิตเบรกเกอร์หลัก เคลียร์ฟอลต์ได้อย่างสมบูรณ์ โดยที่รีเลย์เบรกเกอร์เฟลเลอร์ไม่ส่งสัญญาณลอจิกทริปเชอกิตเบรกเกอร์ใกล้เคียง



ภาพที่ 5-23 สัญญาณลอจิกของรีเลย์เบรกเกอร์เฟลเลอร์เมื่อเชกิตเบรกเกอร์หลัก (BRK5) ทำงาน
ขัดข้องไม่สามารถเคลียร์ฟอลต์ที่เกิดขึ้นได้

จากผลการทดสอบ จากภาพที่ 5-23 เมื่อรีเลย์ป้องกันหลักตรวจพบที่เกิดฟอลต์ขึ้นที่เวลา 0.200S และส่งสัญญาณทริปเชกิตเบรกเกอร์หลัก (BRK5) ที่เวลา 0.740S พร้อมทั้งส่งสัญญาณลอจิก BFI ให้กับรีเลย์เบรกเกอร์เฟลเลอร์ และรีเลย์เบรกเกอร์เฟลเลอร์จะหน่วงเวลา 0.200S แล้วตรวจวัดกระแสหลังจากหน่วงเวลา จะเห็นว่ายังมีกระแสไหลอยู่ แสดงว่าเชกิตเบรกเกอร์หลักทำงานขัดข้อง รีเลย์เบรกเกอร์เฟลเลอร์จะส่งสัญญาณลอจิกเพื่อทริปเชกิตเบรกเกอร์ ให้เปิดวงจรออกที่เวลา 0.945S รวมระยะเวลาการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ 0.205S

5.8 สรุปผลการทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ที่ออกแบบและสร้างขึ้น

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ที่ออกแบบ การทดสอบโดยการนำสัญญาณจากโปรแกรม PSCAD/EMTPDC มาสร้างสัญญาณกระแสฟอลต์ทดสอบ โดยใช้โปรแกรม LabVIEW ผ่านการ์ด DAQ6024E เป็นการทดสอบด้วยสัญญาณระดับต่ำ ซึ่งจำลอง

สัญญาณ ทางด้านพฤติกรรมของหม้อแปลงกระแสช่วย ซึ่งรับสัญญาณกระแสจากด้านพฤติกรรมของหม้อแปลงกระแสหลัก จากการทดสอบด้วยสัญญาณระดับต่ำนี้สามารถจำลองสัญญาณกระแสฟอลต์ในสถานะการณ์ต่างๆ ที่จำลองจากโปรแกรม PSCAD/EMTPDC ได้ โดยสร้างสัญญาณเมื่อเกิดฟอลต์และเซอกิตเบรกเกอร์หลักเคลียร์ฟอลต์ได้อย่างสมบูรณ์ และสัญญาณกระแสฟอลต์เมื่อเซอกิตเบรกเกอร์หลักทำงานขัดข้องได้ เพื่อทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ที่สร้าง

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ในการตรวจวัดกระแสฟิเค็พ และกระแสครอบเอาท์ จะเห็นว่ารีเลย์เบรกเกอร์เฟลเลอร์ทำงานได้อย่างถูกต้อง และการทดสอบเวลาการหน่วงเวลาของไทเมอร์ภายในรีเลย์เบรกเกอร์เฟลเลอร์ สามารถหน่วงเวลาได้ถูกต้อง การทดสอบโดยการจำลองกระแสฟอลต์ที่มีขนาดกระแสลดลง หรือครอบเอาท์ก่อนไทเมอร์ของรีเลย์เบรกเกอร์เฟลเลอร์ หน่วงเวลาถึงเวลาที่กำหนดไว้

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ด้วยอัลกอริทึม 2 แบบ จะเห็นว่าอัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่นสามารถคำนวณขนาดสัญญาณกระแสฟอลต์ได้ถูกต้องที่สุดทั้งในสภาวะกระแสฟอลต์ปกติ และเกิดผลของดีซีออฟเซตขึ้น และอัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น จะใช้เวลาในการทำงานได้รวดเร็วกว่า แต่การคำนวณขนาดกระแสฟอลต์มีความคลาดเคลื่อนเมื่อมีผลของดีซีออฟเซต

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์ด้วยแบบแผนการป้องกันแบบที่ 1 และ 2 จากการทดสอบการใช้แบบแผนการป้องกันแบบที่ 1 เวลาการทำงานของรีเลย์จะทำงานได้รวดเร็วกว่าแบบแผนการป้องกันแบบที่ 2

การทดสอบแบบแผนการป้องกันตรวจวัดกระแสระดับต่ำ โดยใช้การตรวจสอบหน้าสัมผัสช่วยของเซอกิตเบรกเกอร์ 52a เกิดจากการกระแสฟอลต์ที่ต่ำกว่ากระแสฟิเค็พ และรีเลย์เบรกเกอร์เฟลเลอร์ไม่สามารถตรวจวัดกระแส 50BF ได้ แต่ในความเป็นจริงเกิดฟอลต์ขึ้น และเซอกิตเบรกเกอร์หลักทำงานขัดข้อง ดังนั้นการใช้การตรวจสอบหน้าสัมผัสช่วย 52a จะช่วยตรวจสอบการทำงานของเซอกิตเบรกเกอร์หลักทำงานขัดข้องได้

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเลอร์เปรียบเทียบการทำงานรีเลย์จากโปรแกรม PSCAD/EMTPDC รีเลย์เบรกเกอร์เฟลเลอร์ที่ออกแบบสามารถทำงานได้อย่างถูกต้อง โดยที่เวลาการสั่งทริพของรีเลย์เบรกเกอร์เฟลเลอร์หลักตรวจพบว่า เซอกิตเบรกเกอร์หลักเกิดการขัดข้องตามเวลาที่ปรับตั้งภายในรีเลย์เบรกเกอร์เฟลเลอร์ที่ทดสอบ

บทที่ 6

สรุปผลและข้อเสนอแนะ

6.1 สรุปผลจากการออกแบบ และสร้างรีเลย์เบรกเกอร์เฟลเดอร์

รีเลย์เบรกเกอร์เฟลเดอร์ใช้สำหรับระบบการป้องกันสำรองในระบบไฟฟ้ากำลัง เนื่องจากระบบการป้องกันหลักทำงานขัดข้อง มาจากเหตุต่างๆ เช่น รีเลย์เสียหาย เซอร์กิตเบรกเกอร์ทำงานขัดข้อง เกิดจากการลัดวงจรภายในวงจรทรานซิสเตอร์ สายขาด และมาจากสาเหตุอื่นๆ รีเลย์เบรกเฟลเดอร์แบบเดิมเป็นแบบแมคานิคอล ซึ่งเป็นการรวมการทำงานร่วมกันระหว่างรีเลย์กระแสเกิน กับรีเลย์หน่วงเวลา ต้องใช้รีเลย์ถึงสองตัวในการป้องกันซึ่งเป็นการสิ้นเปลือง ในงานวิจัยได้ออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเดอร์เป็นแบบดิจิทัล ได้รวมรีเลย์กระแสเกิน และรีเลย์หน่วงเวลาไว้ในตัวเดียวกันทำให้ระบบการป้องกันสำรองมีราคาลดลง ซึ่งเป็นรีเลย์ที่สามารถทำได้หลายหน้าที่ และสามารถปรับใช้งานได้เหมาะสมกับรูปแบบของระบบไฟฟ้ากำลังแบบต่างๆ เช่น การป้องกันบัส การป้องกันเครื่องกำเนิดไฟฟ้า เป็นต้น การใช้รีเลย์เบรกเกอร์เฟลเดอร์เป็นระบบป้องกันสำรองระยะใกล้ที่ทำงานได้รวดเร็ว และการทำงานรวดเร็วกว่าระบบการป้องกันสำรองระยะไกล

ภายในวิทยานิพนธ์นี้นำเสนอหลักการพื้นฐาน การออกแบบ และสร้างรีเลย์เบรกเกอร์เฟลเดอร์ด้วยไมโครคอนโทรลเลอร์ ส่วนประมวลผลสัญญาณดิจิทัล ในงานวิจัยใช้ไมโครคอนโทรลเลอร์ dsPIC30F4011 เป็นมีขนาด 16 บิต มีความเร็วในการประมวลผล 30 ล้านคำสั่งต่อวินาที รองรับการคำนวณทางคณิตศาสตร์ และการประมวลผลสัญญาณทางดิจิทัล มีตัวแปลงสัญญาณอนาล็อกเป็นดิจิทัลขนาด 10 บิต ไทม์เมอร์ และเคาท์เตอร์แบบ 16/32 บิต หน่วยความจำแฟลช อีอีพรอม และหน่วยความจำแบบแฟรชอยู่ภายในตัว ส่วนภาคอินพุตรับสัญญาณ BFI จากการป้องกันหลัก และภาคเอาต์พุตส่งสัญญาณทรานซิสเตอร์เบรกเกอร์สำรอง

อัลกอริทึมที่ใช้ในงานวิจัยนี้มี 2 แบบคือ อัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น และอัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น ใช้คำนวณขนาดสัญญาณกระแส อัลกอริทึมที่สามารถคำนวณกระแสได้ถูกต้องที่สุดในสภาวะปกติ และสภาวะเกิดฟอลต์ คืออัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มหนึ่งลูกคลื่น เมื่อเปรียบเทียบกับอัลกอริทึมทั้งสอง อัลกอริทึมดีสคริตฟูเรียร์ทรานฟอร์มครึ่งลูกคลื่น มีความรวดเร็วในการคำนวณ มีผลทำให้รีเลย์เบรกเกอร์เฟลเดอร์ทำงานได้รวดเร็ว แต่การคำนวณกระแสอาจคลาดเคลื่อนเมื่อสัญญาณกระแสฟอลต์มีผลของดีซีออฟเซต หรือการอิ่มตัวของหม้อแปลงกระแส

หลังจากมีการออกแบบรีเลย์เบรกเกอร์เฟลเดอร์ มีการทดสอบการทำงานด้วยการสร้างสัญญาณระดับต่ำ จำลองสัญญาณด้านพฤติกรรมของหม้อแปลงกระแสช่วย โดยนำสัญญาณจากโปรแกรม PSCAD/EMTPDC สร้างสัญญาณแรงดันด้วยโปรแกรม LabVIEW ผ่านทางการ์ด DAQ 6024E การทดสอบโดยต่อรีเลย์ป้องกันหลัก ร่วมกับรีเลย์เบรกเกอร์เฟลเดอร์ และวัดสัญญาณลอจิกเอาต์พุตด้วยออสซิลโลสโคป โดยสัญญาณทดสอบจากโปรแกรม PSCAD/EMTPDC เป็นสัญญาณกระแสฟอลต์สถานะเซอกิตเบรกเกอร์หลักเกียร์ฟอลต์ได้สมบูรณ์ สถานะเซอกิตเบรกเกอร์หลักทำงานขัดข้อง และสถานะสัญญาณกระแสเกิดการอิมพัลส์ของหม้อแปลงกระแส

จากการทดสอบสามารถทดสอบการคำนวณสัญญาณกระแส และการทำงานของไมโครเมอร์ในการหน่วงเวลาได้ ทดสอบการทำงานรีเลย์เบรกเกอร์เฟลเดอร์ ความเร็วในการทำงานของรีเลย์ขึ้นอยู่กับอัลกอริทึมใช้ในการคำนวณ และแบบแผนการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์ จากการทดลองในหัวข้อที่ 5.4 แบบแผนการป้องกันแบบที่ 1 รีเลย์ทำงานได้รวดเร็ว และช่วยให้คำนวณขนาดกระแสได้ถูกต้องมากขึ้น

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์เมื่อสัญญาณกระแสฟอลต์เกิดอิมพัลส์ของหม้อแปลงกระแส จะเห็นว่ารีเลย์เบรกเกอร์เฟลเดอร์คำนวณขนาดสัญญาณกระแสได้ต่ำกว่าขนาดของกระแสฟอลต์ที่ไม่เกิดการอิมพัลส์ของหม้อแปลงกระแส แต่ในบางกรณีอาจเกิดการอิมพัลส์ของหม้อแปลงกระแสเพียงชั่วขณะในช่วง 6 ไซเคิลแรก การใช้แบบแผนการป้องกันของรีเลย์เบรกเกอร์เฟลเดอร์แบบที่ 1 และแบบที่ 2 ทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ จะเห็นว่าแบบแผนการป้องกันแบบที่ 1 ไม่สามารถตรวจสอบความขัดข้องของเซอกิตเบรกเกอร์หลักในสถานะกระแสฟอลต์เกิดอิมพัลส์ชั่วขณะได้ แต่ใช้แบบแผนการป้องกันแบบที่ 2 รีเลย์เบรกเกอร์เฟลเดอร์สามารถป้องกันได้

การทดสอบการตรวจจับกระแสต่ำ ด้วยการใช้น้ำสัมผัส 52a ของเซอกิตเบรกเกอร์หลักช่วยในการตรวจสอบการเกียร์ฟอลต์ สามารถใช้กับการตรวจวัดในกรณีกระแสฟอลต์มีขนาดต่ำกว่ากระแสฟัลท์ของรีเลย์เบรกเกอร์เฟลเดอร์ แต่เซอกิตเบรกเกอร์หลักเกิดการขัดข้องไม่สามารถเกียร์ฟอลต์ได้

การทดสอบการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์ โดยทำการเปรียบเทียบการทำงานกับการจำลองด้วยโปรแกรม PSCAD/EMTPDC จะเห็นว่ารีเลย์เบรกเกอร์เฟลเดอร์สามารถทำงานได้อย่างถูกต้องตรงกับผลที่จำลองจากโปรแกรม PSCAD/EMTPDC

6.2 ข้อเสนอแนะและงานในอนาคต

6.2.1 เนื่องจากรีเลย์เบรกเกอร์เฟลเดอร์ต้องทำงานได้อย่างรวดเร็ว ควรปรับปรุงตัวประมวลผลให้มีเป็นขนาด 32 บิต และเพิ่มความเร็วในการประมวลผลมากขึ้น

6.2.2 เอดีซีควรเป็นแบบไบโพลาร์ รับแรงดันได้ช่วงบวก และลบ เพิ่มจำนวนบิตของเอดีซีมีจำนวนบิตสูงขึ้น เป็น 12บิต หรือ 16บิต เพื่อความละเอียดของข้อมูลสัญญาณกระแส ช่วยให้การคำนวณขนาดสัญญาณกระแสได้ถูกต้องมากขึ้น

6.2.3 ปรับปรุงอัลกอริทึมในการคำนวณให้มีความถูกต้องและรวดเร็วช่วยเพิ่มความเร็วในการทำงานของรีเลย์เบรกเกอร์เฟลเดอร์

6.2.4 พัฒนาส่วนติดต่อกับระบบเครือข่ายเพื่อเพิ่มการทำงานของรีเลย์สำหรับการป้องกันสำรองระยะไกล

6.2.5 พัฒนารีเลย์ให้เป็นรีเลย์แบบมัลติฟังก์ชัน สามารถทำงานได้หลายหน้าที่

เอกสารอ้างอิง

1. Gangopadhyay, A. "A low cost microprocessor based relay for ground fault protection." Industry Applications Society Annual Meeting Conference Record of the 1991 IEEE. vol. 2. (28 Sept.-4 Oct.1991) : 1770-1775.
2. Rafa, A., Mahmod, N., Hassan, W.Z., and Mailah, N.F. "Protection of Power Transformer Using Microcontroller-Based Relay." Research and Development 2002 SCORED Student Conference. (16-17 July 2002) : 224-227.
3. Vichitchot, M., and Ghandakly, A.A. "Microcontroller based impedance relay." Industry Applications Society Annual Meeting Conference Record of the 1991 IEEE. vol. 2. (28 Sept.-4 Oct. 1991) : 1795-1801.
4. Gan, Z., Elangovan, S., and Liew, A.C. "Microcontroller Based Overcurrent Relay and Directional Overcurrent Relay with Ground Fault Protection." Electric Power Systems Research. vol. 38. (1996) : 11-17.
5. Miao, S.H., Zou, L., and Cheg, S.J. "Study of WLB-2000 Digital Relay Based On DSP For High-Voltage Transmission Line." International Journal of Power and Energy System 23. vol. 23. No. 3. (2003) : 158-162.
6. Sidhu, T.S., Sachdev, M.S., and Wood, H.C. "Microprocessor-based Relay for Protecting Power Transformer." Generation Transmission and Distribution IEEE Proceedings. vol. 137. No. 6. (Nov. 1990) : 436-444.
7. Sidhu, T.S., Sachdev, M.S., Wood, H.C., and Nagpal, M. "Design Implementation and Testing Of A Microprocessor-Based High-Speed Relay For Detecting Transformer Winding Faults." Transaction on Power Delivery. vol. 7. No. 1. (January 1992) : 108-117.
8. IEEE Std C37.119-2005, "IEEE Guide for Breaker Failure Protection of Power Circuit Breakers." (2006) : 1-67.
9. Boyle, J.R. "Summary Update of Practices on Breaker Fail Protection." IEEE Transaction on Power Apparatus and Systems. vol. 101. (Mar. 1982) : 555-563.

10. Stringer, N.T., and Waser, D. "An Innovative Method of Providing Total Breaker Failure Protection." IEEE Transactions on Industry Applications. vol. 32. (Sep. 1996) : 1011-1016.
11. Rifaat, R.M. "Considerations in Applying Breaker Fail Protection Schemes to Industrial IPP Systems." Industry Applications Conference 2005 Fourtieth IAS Annual Meeting Conference Record of the 2005. vol. 2. (2-6 Oct. 2005) : 837-842.
12. Hector, J.A., Michael, J.T., and Joe, M. "Advance in Breaker-Failure Protection." SEL Technical Papers Schweitzer Engineering Laboratories Inc. Available from : URL : http://www.selinc.com/techpprs/TP6262_AdvancesBreaker-failure_20060913.pdf
13. วิโรจน์ บัวงาม, ศิษฐา สุขสวัสดิ์ และ ชีรธรรม นุณยะกุล. "การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลลเลอร์ด้วยไมโครคอนโทรลเลอร์." การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 29. 9-10 พฤศจิกายน 2549.
14. Wood, H.C., Sidhu, T.S, Sachdev, M.S., and Nagpal, M. "A General Purpose Hardware For Micorprocessor Based Relays." Proceeding of the International Conference on Power System Protection'89, Singapore. (1989) : 43-59.
15. McLaren, P.G., Swift, G.W., Neufeld, A., Zhang, Z., Dirks, E., and Haywood, R.W. "Open System Relaying." IEEE Transactions on Power Delivery. vol. 9. (Jul. 1994) : 1316-1324.
16. Ransick, M.P. "Numerical Protective Relay Basics." Industry Applications Conference 1998. Thirty-Third IAS Annual Meeting. The 1998 IEEE. vol. 3. (12-15 Oct. 1998) : 2342-2347.
17. James, R. C., and Mike, Y. "Commissioning Numerical Relays." IEEE TRANSACTION ON INDUSTRY APPLICATIONS. vol. 38. No. 3. (May/June 2002).: 769 – 777.
- 18.. Sachdev, M.S. "Understanding Microprocessor-Based Techology Applied to Relaying." Power System Relaying Committee. (Feb. 2004) : 1-67.
19. Henville, C.F., Hydro, B., and Mooney, J.B. "Low level testing for protective relays." Electrical and Computer Engineering 1996. Canadian Conference. vol. 2. (26-29 May 1996) : 724–728.

20. Bunyagul, T., Crossley, P., and Gale, P. "Overcurrent protection using signals derived from saturated measurement CTs." Power Engineering Society Summer Meeting 2001. IEEE. vol. 1. (15-19 July 2001) : 103-108.
21. Suksawat, S., and Bunyagul, T. "Modeling and Improved Breaker Failure Relay and Protection Scheme Using PSCAD/EMTDC." The 2006 ECTI International Conference.
22. Rasheek, M. R. "Considerations in Applying Power Bus Protection Schemes to Industrial and IPP System." Industry Applications IEEE Transactions on. vol. 40. No. 6. (2004) : 1705-1711.
23. Pascual, H.O., and Rapallini, J.A. "Behaviour of Fourier Cosine and Sine Filtering Algorithms for Distance Protection under Severe Saturation of the Current Magnetic Transformer." Power Tech Proceedings, 2001 IEEE Porto. vol. 4. (10-13 Sep. 2001) : 1-6.

ประวัติผู้วิจัย

ชื่อ : นายวิโรจน์ บัวงาม

ชื่อวิทยานิพนธ์ : การออกแบบและสร้างรีเลย์เบรกเกอร์เฟลเดอร์ด้วยไมโครคอนโทรลเลอร์

สาขาวิชา : วิศวกรรมไฟฟ้า

ประวัติ

ประวัติส่วนตัว เกิดเมื่อวันที่ 18 มกราคม พ.ศ. 2519 ปัจจุบันอยู่บ้านเลขที่ 2/1 หมู่ที่ 7 ต. หินกอง อ.เมือง จ.ราชบุรี บิดาชื่อ นายเหลือ บัวงาม มารดาชื่อ นางศรี บัวงาม มีพี่น้องทั้งหมด 2 คน เป็นบุตรคนโต

ประวัติการศึกษา

ปริญญาตรี สาขาวิศวกรรมไฟฟ้า (วิศวกรรมไฟฟ้ากำลัง) คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร ปีการศึกษา 2542

ประกาศนียบัตรวิชาชีพชั้นสูง (ปวส.) สาขาช่างไฟฟ้ากำลัง วิทยาลัยเทคนิคราชบุรี ปีการศึกษา 2538

ประกาศนียบัตรวิชาชีพ (ปวช) สาขาช่างไฟฟ้ากำลัง วิทยาลัยเทคนิคราชบุรี ปีการศึกษา 2536

มัธยมศึกษาตอนต้น (ม.3) โรงเรียนเบญจมราชูทิศราชบุรี ปีการศึกษา 2534

ประถมศึกษา (ป.6) โรงเรียนวัดห้วยปลาตุก ปีการศึกษา 2530

ปัจจุบันทำงานที่โปรแกรมวิชาอิเล็กทรอนิกส์ มหาวิทยาลัยราชภัฏนครปฐม