

งานวิจัยนี้เป็นการสร้างวงจรแปลงผันไฟฟ้ากระแสสลับเป็นไฟฟ้ากระแสตรงแบบ SVPWM ที่ใช้ตัวเก็บประจุขนาดเล็กอยู่ในส่วนของการเชื่อมต่อแรงดันไฟฟ้ากระแสตรงกับโหลด โดยใช้เทคนิคของการกำจัดผลของสิ่งรบกวน ที่มีผลต่อขนาดของตัวเก็บประจุ ด้วยวิธีการชดเชยแบบป้อนไปหน้า ไว้หลังตัวควบคุมแรงดันไฟฟ้ากระแสตรง เพื่อลดขนาดของตัวเก็บประจุ ระบบต้นแบบถูกออกแบบให้ทำงานที่ แรงดันด้านเข้า 3 เฟส 3 สาย 380 V 50 Hz แรงดันไฟฟ้ากระแสตรงด้านออก 600 V โหลดเป็นความต้านทานขนาดพิกัดสูงสุด 5.1 kW และทำการเปลี่ยนค่าตัวเก็บประจุดังนี้ 110 μ F , 50 μ F , 23.5 μ F , 17.5 μ F และ 11 μ F

ผลการทดสอบระบบต้นแบบในสภาวะชั่วคราว โดยการเปลี่ยนแปลงโหลดแบบทันทีทันใด จากโหลดขนาด 1.8 kW ถึง 5.1 kW พบว่า กรณีที่มีการชดเชยแบบป้อนไปหน้าตัวเก็บประจุค่าต่ำสุดที่ไม่ทำให้แรงดันตกต่ำกว่า 10% ของแรงดัน 600 V คือ 50 μ F ในขณะที่กรณีไม่มีการชดเชยแบบป้อนไปหน้า ตัวเก็บประจุค่าต่ำสุดคือ 110 μ F

Abstract

192371

The analysis and design of a three-phase SVPWM Rectifier using a small dc-link capacitor is presented. The control technique is based on Disturbance Rejection Technique. This technique is aimed to reduce the effective size of dc bus capacitor using feedforward compensation. The prototype has been designed to operate at 380 V 50 Hz 3 phases system , 600 V dc output voltage, maximum resistive load powers at 5.1kW. The dc-link Capacitor is changeable such as 110 μ F , 50 μ F , 23.5 μ F , 17.5 μ F and 11 μ F

The experimental results show that transient response of the dc out voltage between the purposed method and the conventional method , By changing the output power between 1.8 kW and 5.1 kW, the dc output voltage dropped less than 10% using 50 μ F in the purposed method while in the conventional method a 110 μ F has been required.