

บทที่ 7

สรุป ปัญหา และ ข้อเสนอแนะ

7.1 สรุปผลงาน

วิทยานิพนธ์นี้ได้นำเสนอตัวควบคุมฟuzzyลอจิก เพื่อนำไปควบคุมการทำงานของ UPFC ในโหมดควบคุมกำลังไฟฟ้าที่ไหลในสายส่ง ฐานข้อมูลที่ใช้ออกแบบตัวควบคุมฟuzzyลอจิกได้จากการเรียนรู้พฤติกรรมด้านพลวัตของ UPFC ที่ใช้ตัวควบคุมพีไอ และประสบการณ์ของผู้ออกแบบ

การจำลองที่นำเสนอมีการใช้ค่าตัวแปรระบบแตกต่างจากค่าตัวแปรของระบบที่ทดสอบจริง ก็เนื่องจากแบบจำลอง UPFC ได้จากการวิเคราะห์ที่มีการสมมติให้ ค่าความต้านทานสายส่ง น้อยกว่าค่าความเหนี่ยวนำในสายส่งมาก ๆ การสมมติดังกล่าวอยู่บนพื้นฐานของพฤติกรรมระบบไฟฟ้ากำลังจริง ในทางปฏิบัติการที่จะสร้างตัวเหนี่ยวนำที่มีคุณลักษณะดังกล่าวขึ้นในห้องปฏิบัติการจะต้องลงทุนสูง เมื่อพิจารณาแล้วจึงเห็นควรจำลองระบบโดยใช้ค่าตัวแปรที่ทำให้พฤติกรรมเหมือนระบบไฟฟ้ากำลังจริง และทำการทดสอบวงจรภายในขอบเขตที่เอื้ออำนวย ดังนั้นระบบไฟฟ้ากำลังสมมูลที่สร้างขึ้นในห้องปฏิบัติการ จึงยังมีพฤติกรรมไม่เหมือนระบบไฟฟ้ากำลังจริง

การทดสอบ UPFC ในห้องปฏิบัติการ ยังไม่ได้รวมพลวัตของคอนเวอร์เตอร์ชาน เพราะมีการกำหนดให้คอนเวอร์เตอร์ชานทำงานเป็นวงจรเรียงกระแส

ผลตอบสนองที่ได้จากการทดสอบมีความแตกต่างจากผลตอบสนองจากการจำลอง กล่าวคือผลตอบสนองจากการทดสอบมีการแกว่งของกำลังไฟฟ้าในช่วงสภาวะคงตัว สาเหตุเกิดจากตัวแปลงสัญญาณอนาลอกเป็นดิจิทัลที่ใช้งานมีเวลาแปลงผันนาน ทำให้ค่าของแรงดัน และกระแสที่แปลงได้ เป็นค่าที่เวลาต่างกันมาก ส่งผลให้เกิดความผิดพลาดในการคำนวณองค์ประกอบแกน dq จึงทำให้การควบคุมมีประสิทธิภาพด้อยลง อย่างไรก็ตามผลการทดสอบที่ได้ยังคงให้ข้อสรุปที่สอดคล้องกับผลการจำลอง

พิจารณาผลการทดสอบตัวควบคุมฟuzzyลอจิกเปรียบเทียบกับตัวควบคุมพีไอ สามารถสรุปข้อดีของตัวควบคุมฟuzzyลอจิกที่นำเสนอได้ดังนี้

1. มีการทำงานรวดเร็ว สามารถนำไปใช้งานได้จริง

2. ช่วยปรับปรุงสมรรถนะด้านพลวัตของ UPFC กล่าวคือ ให้ผลตอบสนองที่รวดเร็ว และช่วยลดปฏิสัมพันธ์ระหว่างกำลังไฟฟ้าจริง และกำลังไฟฟ้ารีแอกทีฟ
3. สามารถคงค่าผลตอบสนองในช่วงสภาวะคงตัวให้อยู่ที่ค่าอ้างอิงได้ดี
4. มีความทนทานต่อความไม่แน่นอนของตัวแปรสายส่ง
5. มีความทนทานต่อสัญญาณรบกวน

อย่างไรก็ตามเนื่องจากกระบวนการภายในตัวควบคุมพีชชีลอจิก จะต้องมีการเปรียบเทียบค่าและแปลงค่าตามหลักการทางพีชชี ทำให้โปรแกรมควบคุมที่ได้มีความยาวของโปรแกรม และมีการใช้หน่วยความจำมากกว่าโปรแกรมของตัวควบคุมพีไอ

7.2 ปัญหา และ ข้อเสนอแนะ

ในตอนเริ่มทำงานวิทยานิพนธ์ ผู้เขียนได้จัดซื้อการ์ด ISA ที่ประกอบสร้างโดยภาควิชาวิศวกรรมคอมพิวเตอร์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเชียงใหม่ เพื่อนำมาทำหน้าที่เชื่อมโยงการทำงานระหว่างเครื่องคอมพิวเตอร์กับอุปกรณ์ภายนอก และได้ทำการเขียนโปรแกรมควบคุมที่ใช้ตัวควบคุมพีไอเสร็จเรียบร้อยแล้ว อย่างไรก็ตามเมื่อทำการทดสอบกับวงจร UPFC ที่สร้างขึ้นปรากฏว่าแรงดันอินพุตที่เครื่องคอมพิวเตอร์รับค่าได้ มีลักษณะเป็นรูปคลื่นไซน์ที่ไม่ต่อเนื่องปัญหาดังกล่าวเกิดจากการทำงานผิดพลาดของการ์ด ผู้เขียนจึงจัดหาการ์ดตัวใหม่ที่มีมาตรฐานเป็นที่ยอมรับแพร่หลาย ซึ่งก็ต้องใช้เวลาจัดซื้อนาน เพราะเป็นสินค้านำเข้าจากต่างประเทศ และต้องใช้เวลาศึกษาการใช้งานอีกระยะหนึ่ง

แผงวงจรตรวจวัดสัญญาณที่ออกแบบไว้ในตอนแรก จะให้สัญญาณเอาต์พุตอยู่ในช่วง 0 ถึง 5 โวลต์ ทั้งนี้เพราะการ์ด ISA จะรับแรงดันอินพุตได้ไม่เกินช่วงนี้ อย่างไรก็ตามเนื่องจากการ์ดตัวใหม่สามารถรับแรงดันอินพุตได้หลายช่วง ขึ้นกับโหมดการทำงานของการ์ด และในวิทยานิพนธ์นี้ได้พิจารณากำหนดให้การ์ดรับอินพุตในช่วง -10 โวลต์ ถึง 10 โวลต์ จึงต้องแก้ไขแผงวงจรตรวจวัดสัญญาณให้เหมาะสมกับช่วงการใช้งานของการ์ดตัวใหม่ด้วย

อุปกรณ์อิเล็กทรอนิกส์บางตัว ที่ใช้ประกอบสร้างวงจรกำลัง และวงจรตรวจวัดสัญญาณ ไม่มีขายภายในประเทศ จำเป็นต้องสั่งซื้อจากต่างประเทศ และต้องจัดซื้อเกินจำนวนที่จะใช้งานจริง เพื่อเตรียมไว้เป็นอะไหล่

การใช้งานไอซีตระกูล CMOS เพื่อหลีกเลี่ยงผลกระทบจากสัญญาณรบกวน ควรต่อขาอินพุตที่ไม่ใช้งานกับไฟเลี้ยงวงจร หรือ ต่อดึงกราวด์

การแปลงสัญญาณอนาลอกเป็นดิจิทัลแยกวิธีการได้ 2 วิธี คือ 1. ใช้วงจร A/D ที่สามารถรับอินพุตได้พร้อมกันทุกช่องสัญญาณ วงจรลักษณะนี้จะสุ่มค่าและคงค่าไว้ (sample and hold) ในหน่วยความจำ จึงมีโครงสร้างซับซ้อนและสิ้นเปลืองอุปกรณ์ 2. ใช้วงจร A/D ที่รับอินพุตได้ครั้งละหนึ่งช่องสัญญาณ วงจรลักษณะนี้จะมี A/D เพียงตัวเดียว และจะมีกระบวนการแบ่งเวลากันใช้งาน A/D ทำให้โครงสร้างไม่ซับซ้อนและใช้อุปกรณ์น้อย แต่มีข้อด้อยที่ไม่สามารถรับอินพุตได้พร้อมกันทุกช่องสัญญาณ และมีเวลาหน่วงระหว่างช่องสัญญาณต่าง ๆ โดยเวลาหน่วงนี้อาจจะเท่ากับเวลาแปลงผันหรือไม่ก็ขึ้นอยู่กับการใช้งาน สำหรับในวิทยานิพนธ์นี้ใช้การแปลงสัญญาณตามวิธีการที่ 2 แต่เนื่องจากเวลาหน่วงระหว่างช่องสัญญาณนานถึง 16 ไมโครวินาที จึงส่งผลให้ประสิทธิภาพการควบคุมต่ำลง และจากการวิเคราะห์โดยใช้โปรแกรม MATLAB จำลองการแปลงระบบสามเฟสไปยังระบบสองเฟสสมมูล ที่มีเงื่อนไขการแปลงสัญญาณตามวิธีที่ 2 ทำให้ทราบว่าที่เวลาหน่วงระหว่างช่องสัญญาณต่ำกว่า 1 ไมโครวินาที จะได้ค่าผิดพลาดต่ำ จึงควรพิจารณาเลือกใช้ตัวแปลงสัญญาณอนาลอกเป็นดิจิทัลที่มีเวลาแปลงผันต่ำกว่า 1 ไมโครวินาที

กระบวนการวิเคราะห์ระบบสามเฟสไปยังระบบแกน dq ที่หมุนด้วยความเร็วเชิงโคโรนัส มีความจำเป็นต้องประเมินความถี่ระบบกระแสสลับ เพื่อจะได้รู้ข้อมูลการหมุน (rotation information) ของแกนอ้างอิง โดยทั่วไปนิยมใช้วงจรเฟสล็อกคูล (phase-locked loop) ทำหน้าที่ประเมินความถี่ระบบ [6][7] ในเอกสารอ้างอิงที่ [14] ได้ให้เบอร์ไอซีสำหรับประกอบสร้างวงจรเฟสล็อกคูล

การออกแบบ และติดตั้งวงจรกรองต่ำผ่าน (low-pass filter) ไว้ที่ด้านหน้าของคอนเวอร์เตอร์ขานาน และด้านหลังของคอนเวอร์เตอร์อนุกรม เพื่อทำหน้าที่กรองสัญญาณความถี่สูงออกไป จะช่วยให้รูปคลื่นแรงดันกระแสสลับที่ถูกส่งผ่านหม้อแปลงมีฮาร์โมนิกส์ปนเปื้อนน้อย

การใช้เครื่องคอมพิวเตอร์คำนวณเวลา ประเมินลำดับการสวิตช์ และควบคุมการส่งสัญญาณดิจิทัลไปยังวงจรขับเคลื่อน IGBT โดยวิธี SVPWM นั้น จะได้ความถี่ในการสวิตช์ไม่เกิน 1 กิโลเฮิร์ตซ์ ที่เปอร์เซ็นต์ของอัตราส่วนหน้าที่น้อยสุด 4 เปอร์เซ็นต์ ถ้าต้องการความถี่สวิตช์สูงกว่านี้ ควรใช้เครื่องคอมพิวเตอร์ควบคุมไมโครคอนโทรลเลอร์ (micro-controller) ให้ทำกระบวนการในส่วน of SVPWM หรือ อาจจะเลือกใช้ตัวประมวลสัญญาณดิจิทัล (digital signal processor)