

วิทยานิพนธ์ฉบับนี้เป็นการนำเสนอหลักการออกแบบวงจรตรวจจับค่ายอดสัญญาณกระแสสำหรับสัญญาณอนาล็อกบนพื้นฐานของเทคโนโลยีทรานซิสเตอร์แบบซิมอสที่มีการทำงานในช่วงอิมิต์เป็นหลัก ซึ่งวงจรตรวจจับค่ายอดสัญญาณกระแสที่ได้ทำการออกแบบเป็นวงจรที่มีความเรียบง่ายและมีขนาดเล็กประกอบด้วยมอสทรานซิสเตอร์ชนิดเอ็นเพียงสี่ตัว และการต่อตัวเก็บประจุภายนอก จุดเด่นประการสำคัญคือวงจรทำงานได้โดยใช้แหล่งจ่ายศักดาไฟเลี้ยงเพียงด้านเดียว ผลการเลียนแบบการทำงานของวงจรด้วยโปรแกรม PSPICE แสดงให้เห็นว่าการทำงานของวงจรมีความถูกต้องเที่ยงตรงตลอดช่วงปฏิบัติการ จากจุดเด่นของวงจรที่ได้ทำการออกแบบประกอบกับคุณสมบัติที่ดีของวงจร ที่สร้างด้วยทรานซิสเตอร์แบบซิมอสทำให้เหมาะสมที่จะนำไปสร้างเป็นวงจรรวม

This thesis presents an integrated circuit technique for implementing current-mode peak detector. The realization method makes use of CMOS transistor operating in the saturation region. The designed circuit is simple and has a small configuration, which consists of one external capacitor and 4 NMOS transistors. The proposed circuit provides a wide dynamic range, high-speed and high accuracy. The proposed circuit has very low power dissipation and operates using a single supply. From this feature of designing technique and a good performance of CMOS transistors, it is suitable for integrated circuit implementation. The PSPICE simulation results confirm that the performances of the proposed circuit, i.e. dynamic range, accuracy and frequency response, are agreed with the theoretical results.