

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรคูณแบบกระแสและแรงดัน โดยใช้เทคโนโลยีแบบ ขาเกตปล่อยลอย (*FGMOS*) บนพื้นฐานของ CMOS ทั้งหมดแต่โดยเพิ่มศักยภาพที่ขาเกต ที่ทำงานรองรับอินพุตทั้ง 2 อินพุตที่อุปกรณ์ตัวเดียวโดยภายใต้เทคโนโลยีนี้ ซึ่งประกอบด้วยวงจรการแปลง สัญญาณโหมดกระแสเป็นแรงดันและวงจรขยายผลต่างที่ใช้เทคโนโลยี *FGMOS* ซึ่งสามารถทำงานได้ 2 อินพุต โดยที่ใช้อุปกรณ์ที่ทำงานในย่านอิ่มตัวและขนาดเท่ากันทุกตัว ซึ่งสามารถมีผลตอบสนอง การทำงานของขอบเขตอินพุตเท่ากับแรงดันแหล่งจ่ายของวงจร ซึ่งใช้ด้วยเทคนิคแบบ ทรานคอนดัก แคนซ์ และผลตอบสนองของความถี่ที่กว้างขึ้น สามารถนำมาประยุกต์ใช้ได้กว้างขวาง โดยใช้แหล่ง จ่ายแรงดันที่ ± 1 V

ABTRACT

TE 139774

This paper presents a design of analog CMOS multiplier using FGMOS (Floating-Gate)-MOSFETs technology circuit. The inputs of circuit are current and voltage by using this technology. It consists of two basic circuits which is I-V converter and floating gate differential pair. This circuit is based on the characteristic of CMOS in saturation region. Therefore, the circuit is able to perform input dynamics range equal to the supply voltage in transconductance technique condition. Thus, it is wide application, the circuit will have the high performance, for ± 1 V supply voltage.