

วิทยานิพนธ์ฉบับนี้นำเสนอการออกแบบและสร้างตัวกำจัดสัญญาณเสียงสะท้อนโดยใช้ FPGA ในการออกแบบได้ใช้อัลกอริทึมแบบ LMS adaptive transversal filter ขนาด 128 Tap ทำงานเป็นตัวกำจัดสัญญาณเสียงสะท้อน ระบบที่สร้างขึ้นจะทำงานอยู่ในย่านความถี่ 300- 3400 Hz มีค่าความถี่ของอัตราการสุ่มเป็น 40 kHz และขนาดของข้อมูลทางอินพุตเป็น 12 บิต การออกแบบโครงสร้างการทำงานของตัวกรองปรับตัวได้ (Adaptive Filter) ได้ออกแบบให้มีลักษณะเป็นหน่วยคำนวณทางคณิตศาสตร์หลายหน่วยทำงานขนานกัน โดยในแต่ละหน่วยของการคำนวณจะทำงานเพียงฟังก์ชันเดียว จึงทำให้เวลาในการประมวลผลข้อมูลสามารถที่จะกำหนดและควบคุมได้ทั้งระบบโดยอิสระจากค่าของอัตราความถี่สุ่มและได้ทำการทดสอบระบบด้วยการจำลองการทำงานในห้องปฏิบัติการ ผลการทดสอบพบว่าระบบสามารถกำจัดสัญญาณเสียงสะท้อนได้ดี

ABSTRACT

TE140469

This thesis presents a design and implementation of voice the echo canceller (VEC) by using FPGA as core processor with 128 tap based on LMS adaptive transversal filter algorithm, 12-data bit input design with 300-3400 Hz frequency range, 40 kHz sampling rate. The design structure of adaptive filter is parallel arithmetic units which work for only one function, so whole processing time can be assigned and controlled and it is independent of the sampling frequency. All results have been tested and it can completely reject the echo.