

เนื้อหาของวิทยานิพนธ์เล่มนี้ นำเสนอการออกแบบวงจรคูณสัญญาณชนิด 4 ควอดแดนต์แบบอนาล็อกที่ใช้แรงดันต่ำลง ซึ่งใช้แหล่งจ่ายไฟที่ระดับแรงดัน 2 โวลต์ และทำงานที่โหมดของกระแสซึ่งทรานซิสเตอร์ทั้งหมดใช้อัตราส่วนความกว้างต่อความยาว (W/L) เท่ากันทั้งหมด จึงทำให้ง่ายต่อการออกแบบตามวัตถุประสงค์ที่กำหนด ผลการทดสอบการทำงานด้วยโปรแกรม PSpice โดยใช้เทคโนโลยี CMOS ที่ $0.8\ \mu\text{m}$ พบว่าผลที่ได้ทั้งหมดเป็นไปตามทฤษฎีทุกประการ จึงทำให้ลดขนาดแรงดันของแหล่งจ่ายได้

This paper proposes a design of four-quadrant analog multiplier circuit with low voltage supply. It operates with 2 volts supply and current mode operation. All MOS transistors are the same W/L ratio, it is quite easy to design this proposed circuit. All simulation results have been carried out based on $0.8\ \mu\text{m}$ CMOS technology by using Pspice program simulator. All results confirm the theoretical when compared with the simulation results.