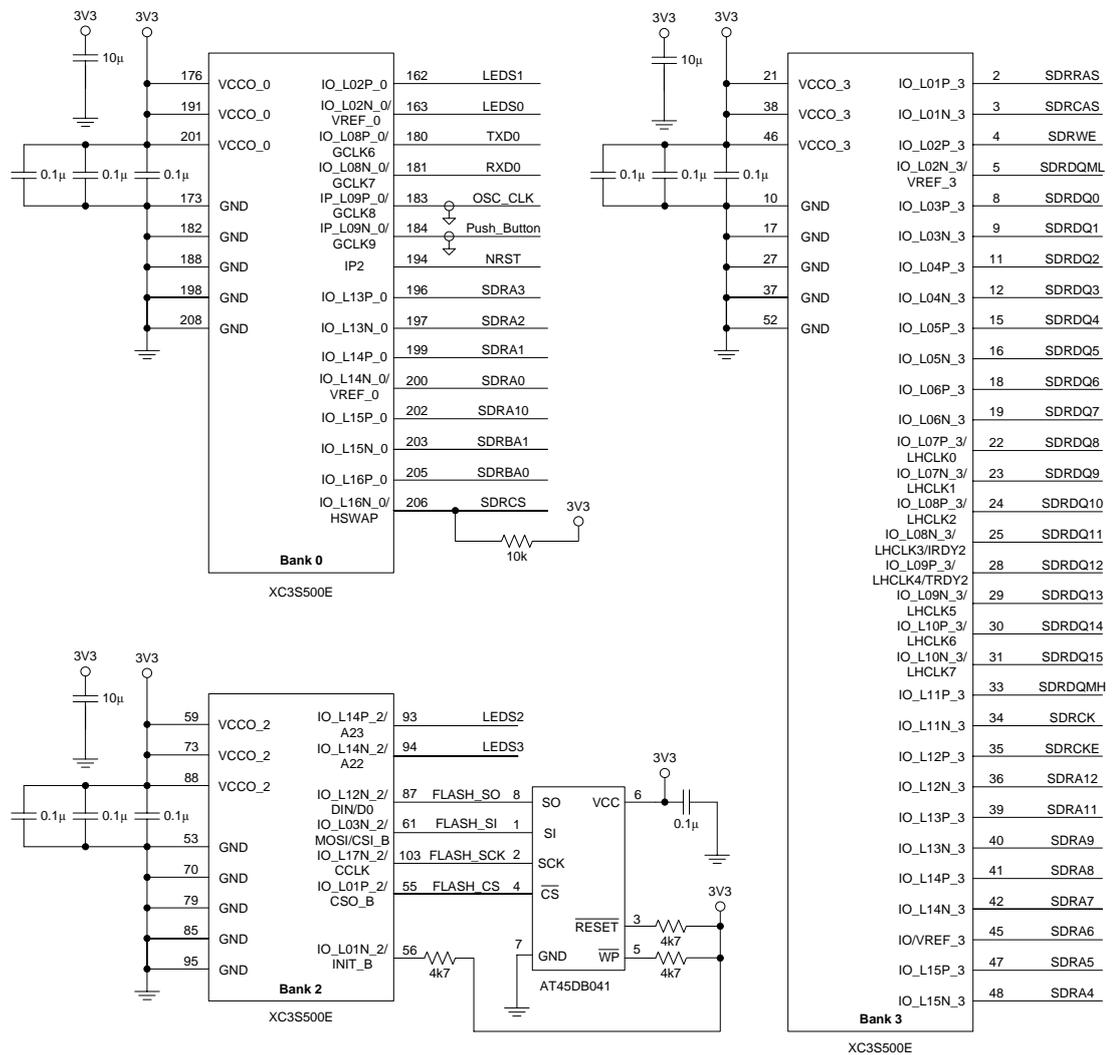


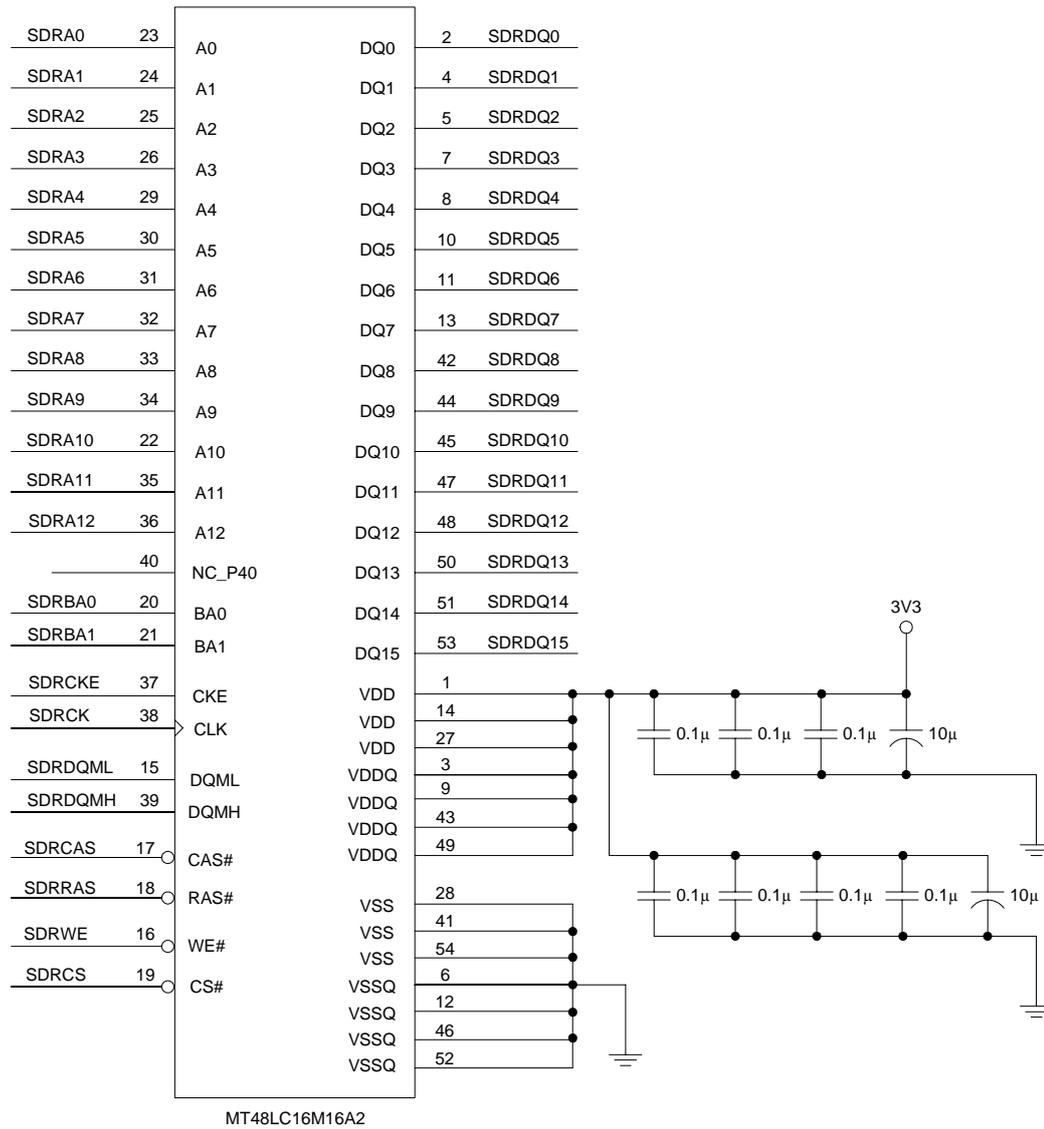
ภาคผนวก ง

Schematic

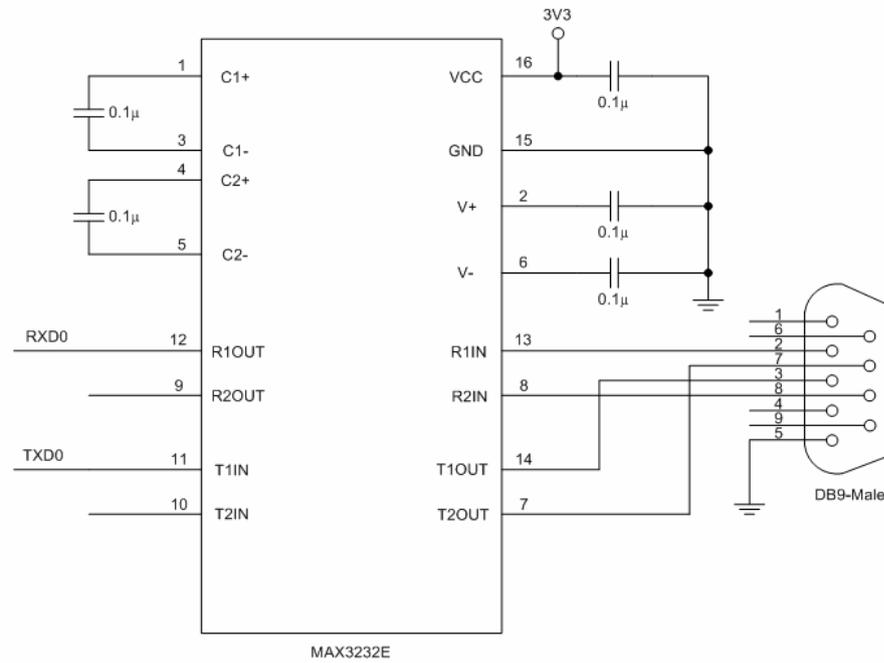
ในระบบรับรู้ค่าเสียงพูดคำโดดที่ทำงานบนอุปกรณ์ FPGA มีรายละเอียดแผนภาพวงจร (Schematic) ของอุปกรณ์หลัก ดังนี้



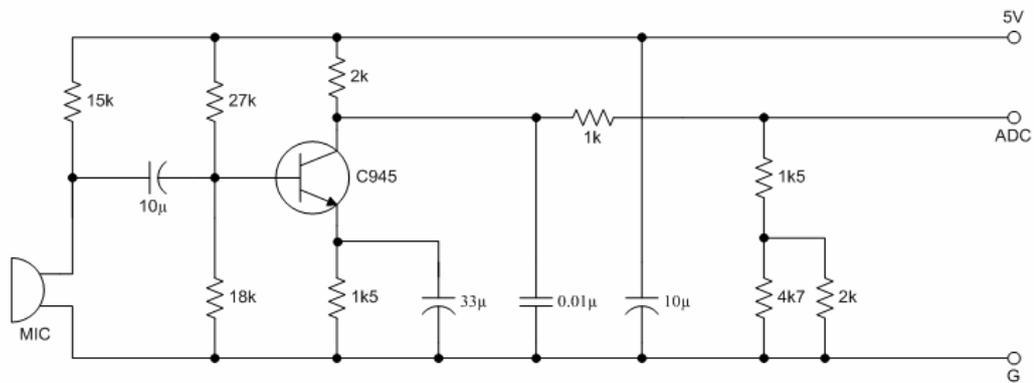
รูปที่ ง.1 Schematic ส่วนของ FPGA Spartan-3E เบอร์ XC3S500E



รูปที่ 2.2 Schematic ส่วนของ SDRAM 64 MByte เมมรี่ MT48LC16M16A2



รูปที่ ๓.3 Schematic ส่วนของ RS-232 line driver/receiver เบอร์ MAX3232E



รูปที่ ๓.4 Schematic ส่วนของ Pre-mic สำหรับ ADC