

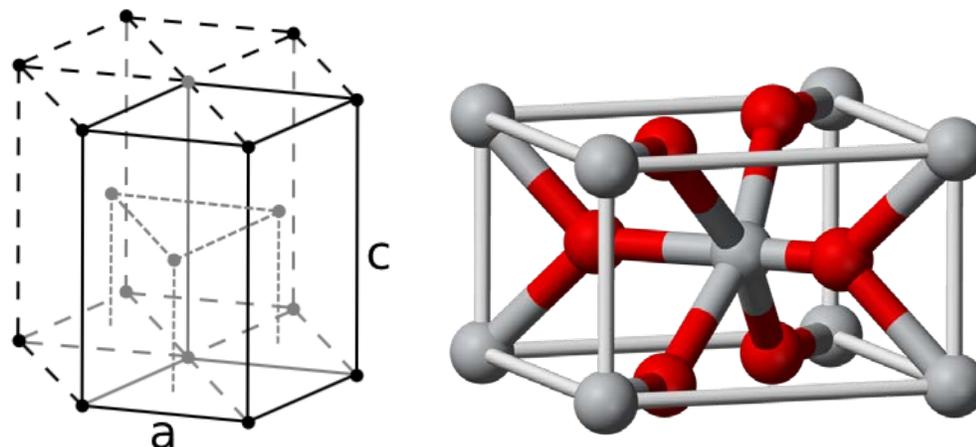
บทที่ 2

แนวคิด ทฤษฎีและงานวิจัยที่เกี่ยวข้อง/การทบทวนวรรณกรรม

2.1 ทฤษฎีที่เกี่ยวข้องกับการวิจัย

2.1.1 สมบัติพื้นฐานของวัสดุ (Ti & TiO₂ thin films)

ไททาเนียมเป็นธาตุที่ 22 ในตารางธาตุ มีสมบัติเด่น คือ ค่าความหนาแน่นต่ำ แข็งแรง เงามาว และทนต่อการกัดกร่อนได้ดี โดยมีสัดส่วนค่าความแข็งต่อน้ำหนักที่สูง และมีจุดหลอมเหลวสูงถึง 1,650 °C แต่มีค่าการนำไฟฟ้าและการนำความร้อนที่ต่ำ โดยโครงสร้างของไททาเนียมเป็นแบบ hexagonal closed-packed ดังรูปที่ 2.1 โดยปกติพื้นผิวของไททาเนียมจะถูกออกซิไดซ์ทันทีเมื่อเปิดออกสู่อากาศ ซึ่งจะทำปฏิกิริยากับออกซิเจนในอากาศที่ 1,200 °C และในบรรยากาศของออกซิเจนที่ 610 °C เกิดเป็นไททาเนียมไดออกไซด์ อย่างไรก็ตามปฏิกิริยาออกซิเดชันจะเกิดขึ้นช้ามากในอากาศหรือน้ำเนื่องจาก ชั้นฟิล์มบางไททาเนียมไดออกไซด์ที่เกิดขึ้นเองจะเป็นตัวป้องกันปฏิกิริยาอยู่แล้ว โดยปกติมีค่าความหนาของชั้น TiO₂ อยู่ที่ประมาณ 1-2 นาโนเมตรและเกิดขึ้นช้ามาก ๆ โดยใช้ระยะเวลาถึง 4 ปี กว่าที่จะเกิดความหนาถึง 25 nm [Columbia Encyclopedia (6th ed.). New York: Columbia University Press. 2000–2006. ISBN 0-7876-5015-3.] TiO₂ ที่พบมากในธรรมชาติประกอบด้วยเฟส anatase, brookite, และ rutile มีสมบัติที่สำคัญคือ มีความเฉื่อยต่อการเกิดปฏิกิริยา ป้องกันแสง UV เนื่องจากมีค่า energy gap ที่สูง และค่าดัชนีหักเหของแสงสูงปัจจุบัน TiO₂ นำไปประยุกต์ใช้เป็น air purifier เมื่อ TiO₂ โดนแสง UV และความชื้นในอากาศ จะเกิดปฏิกิริยารีดอกซ์ (redox) ทำให้เกิด hydroxyl radical ดังนั้นจึงทำให้สามารถฟอกอากาศได้และทำให้กระจกสะอาดอยู่เสมอ นอกจากนี้ ยังมีสมบัติเด่นที่ค่าคงที่ไดอิเล็กทริกที่สูงถึง Dielectric Constant (1MHz) 85 และค่า Resistivity (25°C) 1012 ohm.cm ซึ่งสามารถไปประยุกต์ใช้กับอุปกรณ์ต่าง ๆ เช่น ตัวเก็บประจุ, ส่วนประกอบในอุปกรณ์ไมโครอิเล็กทรอนิกส์รวมถึงหน่วยความจำแบบไม่ลบเลือนอีกด้วย



รูปที่ 2.1 โครงสร้างของโลหะ Ti (hexagonal closed-packed) และฉนวน TiO_2 ของ Rutile (อะตอมของ Oxygen แทนสีแดง และอะตอม titanium แทนด้วยสีน้ำตาล) [Wiki]

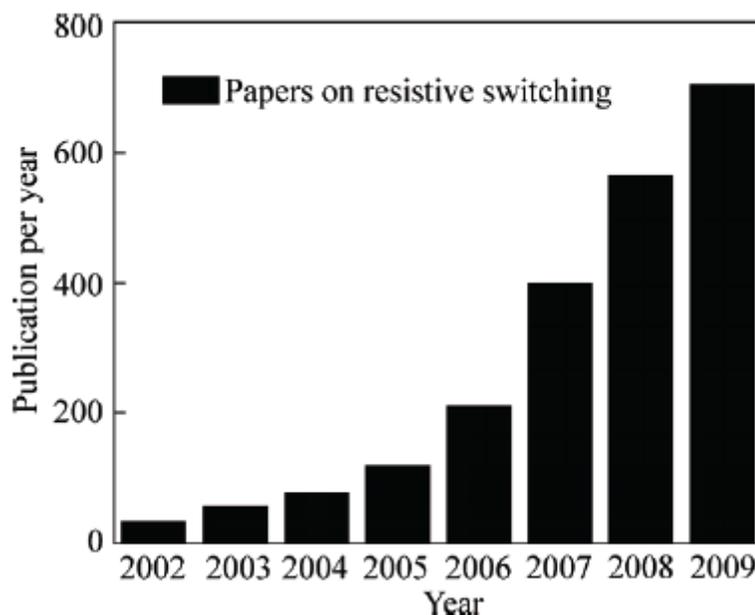
2.1.2 สวิตช์ความต้านทานแบบไม่ลบเลือน (Nonvolatile resistive switching memory)

ปัจจุบันมีความต้องการหน่วยความจำแบบไม่ลบเลือน (nonvolatile memory) ที่ความเร็วสูง ความจุมากขึ้น และกินไฟต่ำสำหรับอุตสาหกรรมอุปกรณ์สารกึ่งตัวนำ ตลาดของหน่วยความจำแบบไม่ลบเลือนเติบโตอย่างรวดเร็วในตลาดของอุปกรณ์สารกึ่งตัวนำในช่วงเวลาไม่กี่ปีที่ผ่านมา หน่วยความจำแบบไม่ลบเลือนดั้งเดิมที่ใช้สำหรับอุปกรณ์เก็บข้อมูลแบบพกพา คือ Flash memory ซึ่งมีความจุมาก และมีต้นทุนในการผลิตต่ำ แต่อย่างไรก็ตาม Flash memory ก็ยังมีข้อเสียหลายอย่าง เช่น ความทนทานต่ำ ความเร็วต่ำ และใช้ความต่างศักย์สูงในการดำเนินการเขียน อีกทั้งยังเข้าใกล้ข้อจำกัดในเรื่องการเพิ่มความจุต่อพื้นที่ (physical scaling limit) ดังนั้นจึงจะต้องมีวัสดุใหม่และสถาปัตยกรรมของอุปกรณ์ใหม่ที่จะเข้ามาแก้ปัญหา

ในปัจจุบันมีการแข่งขันการหน่วยความจำแบบไม่ลบเลือนสำหรับพัฒนาในยุคต่อไป ได้แก่ magnetic random access memory (MRAM) และ ferroelectric random access memory (FRAM) ซึ่งใช้หลักการของ magnetic tunnel junction และการผันกลับของโพลาริเซชันของวัสดุเฟอร์โรอิเล็กทริกตามลำดับ ซึ่งได้รับความสนใจและพัฒนาขึ้นเป็นอย่างมากจากนักวิทยาศาสตร์และการวิจัยในอุตสาหกรรม อย่างไรก็ตามทั้ง MRAM และ FRAM ต่างก็พบข้อจำกัดในเรื่องของการลดขนาดให้เล็กลง จากข้อจำกัดนี้จึงได้การนำเสนอหน่วยความจำแบบไม่ลบเลือนแบบใหม่ คือ resistance switching random access memory (RRAM) ซึ่งตามทฤษฎีแต่ละเซลล์หน่วยความจำมีขนาดพื้นที่เล็กที่สุดได้เท่ากับ $4F^2$ โดยที่ F คือ feature size ของกระบวนการที่ใช้ผลิต

ปรากฏการณ์สวิตช์ความต้านทาน (resistive switching) ถูกค้นพบโดย Hickmott ในปี 1962 จากวัสดุที่เป็น binary oxides ได้มีการค้นพบพฤติกรรม hysteretic resistive switching ภายใต้การจ่าย

สนามไฟฟ้ากับวัสดุต่าง ๆ มากมาย ดังนั้นในช่วงแรกในปี 1970s ถึง 1980s งานวิจัยส่วนใหญ่ได้มุ่งเข้าไปยังการอธิบายกลไกเกิดปรากฏการณ์สวิตช์ความต้านทาน ต่อมาเมื่อมีการพัฒนาเทคโนโลยีกระบวนการผลิตไมโครอิเล็กทรอนิกส์ นักวิจัยจึงพบว่าพฤติกรรมสวิตช์ความต้านทานน่าจะมีศักยภาพในการนำมาใช้ประโยชน์เป็นหน่วยความจำแบบไม่ลบเลือนในช่วงปลายปี 1990s และได้นำไปสู่การวิจัยที่เพิ่มมากขึ้นอีกครั้ง รูปที่ 2.2 แสดงจำนวนงานตีพิมพ์ด้าน RRAM ซึ่งเพิ่มขึ้นอย่างรวดเร็วตั้งแต่ปี 2002-2009 ซึ่งแสดงให้เห็นว่างานวิจัยด้านนี้กำลังได้รับความสนใจเป็นอย่างมากเนื่องจากสมบัติ scaling, operating และ processing

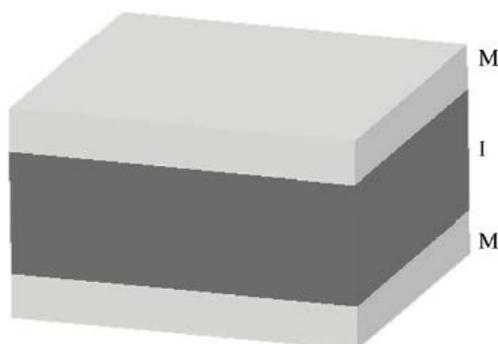


รูปที่ 2.2 จำนวนบทความวิจัยที่ตีพิมพ์ที่เกี่ยวข้องกับสวิตช์ความต้านทาน ที่มา

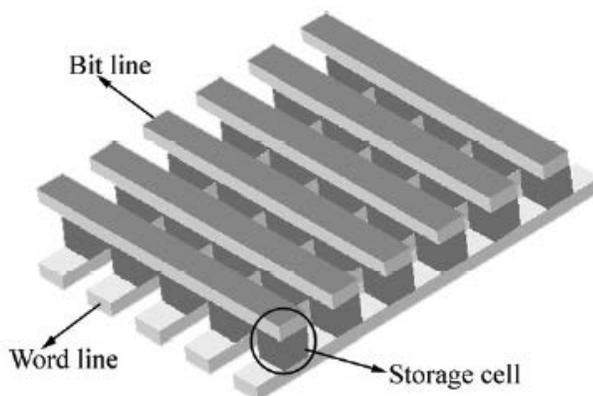
<http://apps.isiknowledge.com>

ในเวลาต่อมาได้มีการค้นพบวัสดุต่าง ๆ ที่แสดงพฤติกรรมของสวิตช์ความต้านทานประกอบไปด้วย binary oxide เช่น NiO, TiO₂, ZnO, solid electrolytes เช่น Ag₂S, GeSe, perovskites, organic materials, amorphous silicon (α -Si) และ nitrides ซึ่งเซลล์หรือโครงสร้างส่วนใหญ่ของ RRAM มีลักษณะเหมือนกับตัวเก็บประจุ MIM ดังรูป 2.3 ซึ่ง M แทนด้วยโลหะขั้วไฟฟ้า และ I แทนด้วยฉนวน (Insulator) หรือชั้นของสารกึ่งตัวนำที่ประกบด้วยขั้วไฟฟ้า เนื่องจากลักษณะของโครงสร้างที่ไม่ซับซ้อนจึงได้มีการนำเสนอสถาปัตยกรรมที่เรียกว่า crossbar memory ซึ่งให้ความหนาแน่นสูงสุดและง่ายต่อการเชื่อมต่อกันระหว่างเซลล์ ดังรูปที่ 2.4 แต่ละจุดระหว่าง Word line และ Bit line คือเซลล์ที่ใช้เก็บข้อมูล ดังนั้นขนาดของเซลล์สำหรับหน่วยความจำสามารถลดลงได้ถึงในระดับนาโนสเกลโดยใช้เส้นใยนาโนเป็น crossbar รวมทั้งลักษณะของโครงสร้างนี้ยังมีศักยภาพในการสร้างหน่วยความจำแบบ

สามมิติโดยใช้ multilevel stack ของ Word line และ Bit line ถึงแม้ว่า RRAM ได้รับความสนใจจากนักวิจัยและตลาดคงจะเห็นได้จากจำนวนงานวิจัยที่มากมาย แต่ความเข้าใจในกลไกของการเกิดพฤติกรรมเปลี่ยนสถานะความต้านทาน (resistive switching) ยังคงเป็นที่ถกเถียงกัน พฤติกรรมเปลี่ยนสถานะความต้านทานที่แตกต่างกัน เช่น unipolar และ bipolar, แบบจำลองการเปลี่ยนสถานะ เช่น filament model, trap controlled model, interface barrier model และ Mott transition ล้วนแล้วแต่เกี่ยวข้องกับการวิจัย RRAM ทั้งสิ้น



รูปที่ 2.3 แผนภาพโครงสร้างหน่วยย่อยของ RRAM ที่มีโครงสร้างแบบตัวเก็บประจุประกอบไปด้วยชั้นโลหะ/ฉนวน/โลหะ (MIM)

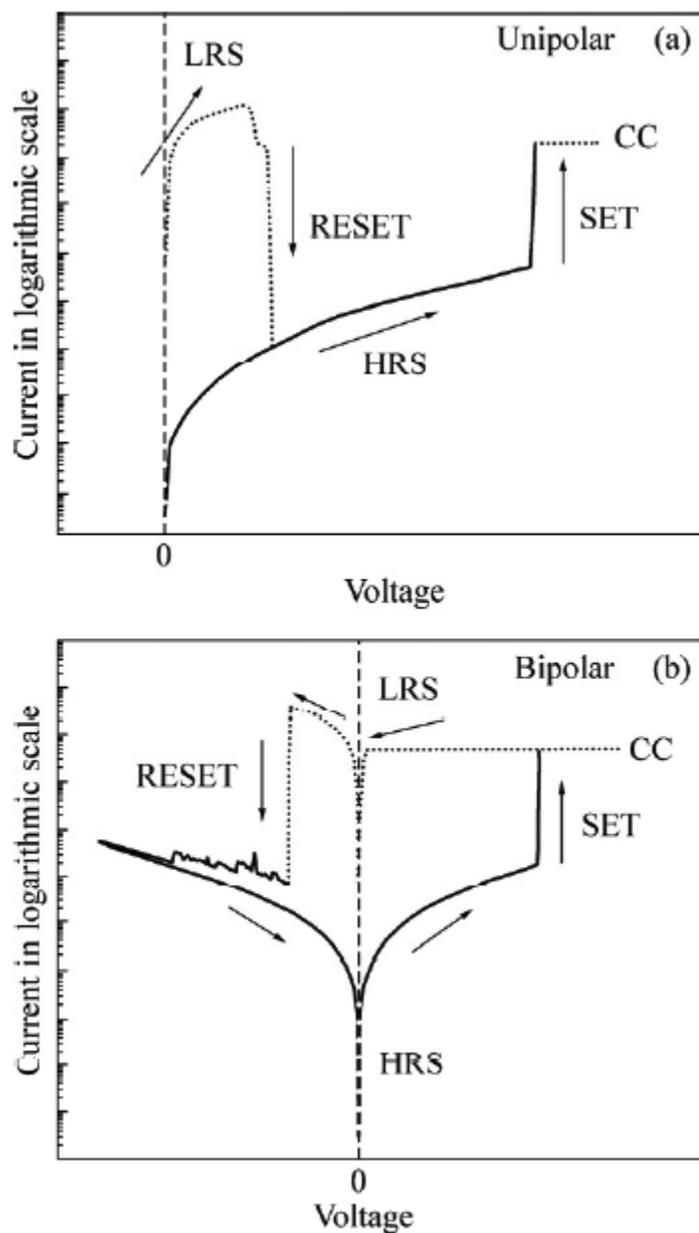


รูปที่ 2.4 แบบจำลองโครงสร้าง crossbar memory สำหรับ RRAM โดยจุดตัดระหว่าง Word line และ Bit line คือเซลล์ที่ใช้เก็บข้อมูล

2.1.3 ประเภทของสวิตช์ความต้านทาน (Classification of resistive switching)

สวิตช์ความต้านทานแบบ Unipolar และ bipolar

ลักษณะพื้นฐานของ RRAM จะประกอบไปด้วยสถานะความต้านทานที่แตกต่างกันสองสถานะได้แก่สถานะความต้านทานสูง (high resistance state: HRS) และสถานะความต้านทานต่ำ (low resistance state: LRS) ซึ่งสามารถเปลี่ยนสถานะกลับไปมาได้โดยการกระตุ้นด้วยกระแสไฟฟ้า โดยปกติกระบวนการเปลี่ยนความต้านทานค่าความต้านทานของ RRAM จากสถานะ HRS ไปเป็นสถานะ LRS เราเรียกว่า “SET” process ส่วนกระบวนการเปลี่ยนกลับจากสถานะ LRS ไปยังสถานะ HRS เราเรียกว่า “RESET” โดยจะสามารถคงสถานะความต้านทานอยู่ได้ภายหลังจากการหยุดจ่ายกระแสไฟฟ้า ทำให้เกิดลักษณะการไม่ลบเลือนของสถานะใน RRAM ค่าความต้านทานของสถานะ HRS และ LRS สามารถอ่านได้ด้วยความต่างศักย์เพียงเล็กน้อยและไม่มีผลกับสถานะความต้านทาน เนื่องจากความสัมพันธ์ของเชิงขั้วทางไฟฟ้า (electrical polarity) ระหว่างกระบวนการ SET และ RESET ทำให้สามารถแบ่งพฤติกรรมของสวิตช์ความต้านทานได้เป็นสองประเภท ได้แก่ แบบ unipolar และแบบ bipolar ซึ่งมีความสัมพันธ์ของกระแสและความต่างศักย์ (I-V characteristic) ที่แตกต่างกันดังรูป 2.5



รูปที่ 2.5 ความสัมพันธ์ระหว่างกระแสและความต่างศักย์ของสวิตช์ความต้านทานแบบ unipolar และแบบ bipolar บนกราฟ semilogarithmic scale (ศักย์ไฟฟ้าที่ใช้อยู่ในช่วงหลักโวลต์ และ กระแส compliance (CC) ทำหน้าที่ป้องกันการ breakdown ของ dielectric)

สำหรับ RRAM แบบ unipolar ลักษณะการเกิดสวิตช์ความต้านทานไม่ขึ้นอยู่กับทิศทางกระแส ความต่างศักย์ดังรูปที่ 2.5(a) ซึ่งแสดง I-V curve ของสวิตช์ความต้านทานแบบ unipolar ใน logarithmic scale จะเห็นว่าอุปกรณ์จะเปลี่ยนสถานะจาก HRS ไปยัง LRS ที่ความต่างศักย์สูง (V_{SET}) ต่อมาระบบจะกลับสู่

สถานะความต้านทานสูง (HRS) ที่ความต่างศักย์ (V_{RESET}) ซึ่งต่ำกว่าความต่างศักย์ V_{SET} ในกระบวนการ SET กระแส compliance (CC) จะใช้เพื่อหลีกเลี่ยงการเกิด breakdown ขณะที่ในกระบวนการ RESET ไม่จำเป็นต้องใส่กระแส CC ลักษณะของ I-V curve แบบ unipolar ดังรูปที่ 2.5(b) จะเกิดกับโครงสร้างที่สมมาตรของอุปกรณ์ความหมายก็คือ วัสดุที่ใช้ทำขั้วไฟฟ้าด้านบนและล่างเป็นวัสดุชนิดเดียวกันกับ binary oxides เช่น Pt/TiO₂/Pt, Pt/ZnO/Pt, Pt/NiO/Pt และ Al/ZrO₂/Al กลไกการเกิดสวิตช์ของ RRAM แบบ unipolar อธิบายได้ด้วยการเกิดเส้นทางการนำไฟฟ้า (conducting filament) ภายใต้การกระตุ้นด้วยความต่างศักย์ของอุปกรณ์ไปยังสถานะ LRS และผลกระทบของ Joule heating ที่ทำให้เส้นทางการนำไฟฟ้ากลับไปเป็นสถานะ HRS เนื่องจากผลกระทบของ Joule heating ไม่ได้ขึ้นอยู่กับทิศทางของกระแสไฟฟ้า ดังนั้นอุปกรณ์จึงแสดงลักษณะของสวิตช์แบบ unipolar โดย Chang และคณะได้ทดลองศึกษาลักษณะของสวิตช์ความต้านทานในฟิล์ม NiO ที่อุณหภูมิต่าง ๆ และได้อธิบายกลไกการควบคุมผลกระทบจาก Joule heating และเสถียรภาพของเส้นทางการนำไฟฟ้าโดยปัจจัยการแข่งขันกันของ Joule heating และ thermal dissipation

ในทางตรงกันข้าม ทิศทางการเปลี่ยนสถานะความต้านทานของ RRAM แบบ bipolar จะขึ้นอยู่กับทิศทางของการใส่ศักย์ไฟฟ้าในอุปกรณ์ดังรูปที่ 2.5(b) โดยทิศทางของศักย์ไฟฟ้า V_{RESET} จะตรงข้ามกับทิศทางของศักย์ไฟฟ้า V_{SET} และสถานะ LRS (HRS) จะไม่ได้รับผลกระทบจากการเปลี่ยนทิศทางของกระแสไฟฟ้า โครงสร้างของอุปกรณ์ RRAM ประเภทนี้โดยปกติเป็นโครงสร้างที่ไม่สมมาตร เช่นวัสดุที่ใช้ทำขั้วไฟฟ้าคนละชนิดกัน ปัญหาใหญ่สำหรับสวิตช์ความต้านทานแบบ unipolar ที่มักจะพบคือ V_{SET} จะซ้อนทับกับ V_{RESET} เนื่องจากทิศทางของการจ่ายศักย์ไฟฟ้า (V_{SET} และ V_{RESET}) ให้เปลี่ยนสถานะมีทิศเดียวกัน เห็นได้ชัดเจนว่าปัญหานี้จะไม่เกิดขึ้นกับ RRAM แบบ bipolar เนื่องจากใช้ศักย์ไฟฟ้าต่างทิศทางในการควบคุมกระบวนการ SET และ RESET งานวิจัย RRAM แบบ bipolar ได้มีการศึกษาอย่างมากมายโดยมีวัตถุประสงค์เพื่อสร้างเป็นสวิตช์แบบไม่ลบเลือนในวงจรร IC ขนาดใหญ่ (LSIs) ในสวิตช์ความต้านทานแบบ bipolar มีกลไกในการเปลี่ยนสถานะที่แตกต่างกันนำไปสู่ลักษณะ I-V curve ดังกล่าว DO และคณะได้สังเกตทิศทางของการสวิตช์แบบทวนเข็มนาฬิกาและตามเข็มนาฬิกาของฟิล์ม TiO₂ พบว่ามีความสัมพันธ์กับความหนาของขั้วไฟฟ้า Al และกระบวนการ electroforming ซึ่งมีความจำเป็นในการกระตุ้นอุปกรณ์ในฟิล์ม stoichiometric ขณะที่บางระบบเป็นแบบ electroforming-free ซึ่งจากงานวิจัยทั้งหมดสามารถอนุมานได้ว่า กลไกการเกิดสวิตช์ความต้านทานขึ้นอยู่กับสมบัติความเป็นผลึกของวัสดุ, และโครงสร้างของอุปกรณ์ การค้นหาความสัมพันธ์ระหว่างปัจจัยต่าง ๆ และสมบัติของอุปกรณ์ถือเป็นเรื่องที่สำคัญในการพัฒนาไปสู่การสร้างอุปกรณ์ RRAM ที่ดีและใช้งานได้จริง

2.1.4 กลไกการเกิดชนิดของเส้นทางการนำไฟฟ้า (filaments-type)

Filament-type and interface-type mechanisms in resistive switching

กลไกของการเกิดลักษณะสวิตช์ความต้านทานสามารถแบ่งได้ตามวิธีการนำไฟฟ้าในสถานะความต้านทานต่ำ (LRS) ที่ขึ้นอยู่กับชนิดของเส้นทางการนำไฟฟ้า (filaments-type) และชนิดของรอยต่อ (interface-type) ที่เกิดขึ้น สำหรับในสถานะความต้านทานต่ำ (LSR) กระแสจะเดินทางผ่านเส้นทางการนำไฟฟ้าเฉพาะที่เกิดขึ้นในตัวกลางของชั้นฉนวน ขณะที่ในสถานะความต้านทานสูง (HSR) กระแสจะเดินทางสม่ำเสมอในชั้นฟิล์มฉนวน ถึงแม้ว่าจะได้มีการแสดงให้เห็นถึงการเกิดเส้นทางการนำไฟฟ้าของระบบสวิตช์ความต้านทาน แต่เส้นทางการนำไฟฟ้ามีความแตกต่างกันมากในแต่ละระบบที่ทดลอง ได้มีการนำเสนอรูปแบบของเส้นทางการนำไฟฟ้าสำหรับสวิตช์ความต้านทาน ได้แก่ การเกิดสะพานโลหะระดับนาโน Metallic nano-bridge, ช่องทางการนำไฟฟ้าจาก oxygen vacancies (V_o^{2+} s), การย้ายตำแหน่งของอะตอม (dislocation) และการเกิด metallic island สิ่งที่ยกแยกแตกต่างกันของชนิดเส้นทางการนำไฟฟ้า คือ ค่าความต้านทานในสถานะ LRS จะไม่ขึ้นอยู่กับขนาดของพื้นที่ของอุปกรณ์ ขณะที่ค่าความต้านทานของสถานะ HRS จะเพิ่มขึ้นเมื่อขนาดของเซลล์มีค่าลดลง ซึ่งกลไกการเกิดของเส้นทางการนำไฟฟ้าเป็นตัวบอก scale limit ของการสร้างอุปกรณ์โดยบ่งบอกด้วยขนาดของเส้นทางการนำไฟฟ้า โดยอุปกรณ์จะต้องมีขนาดอย่างน้อยสองเท่าของขนาดเส้นทางการนำไฟฟ้า จากรายงานของ SZOT ได้ศึกษาผลงานผลการศึกษาสวิตช์ความต้านทานของผลึกเดี่ยว SrTiO_3 เนื่องจาก dislocation แสดงให้เห็นขนาดของ dislocation ในระดับนาโน

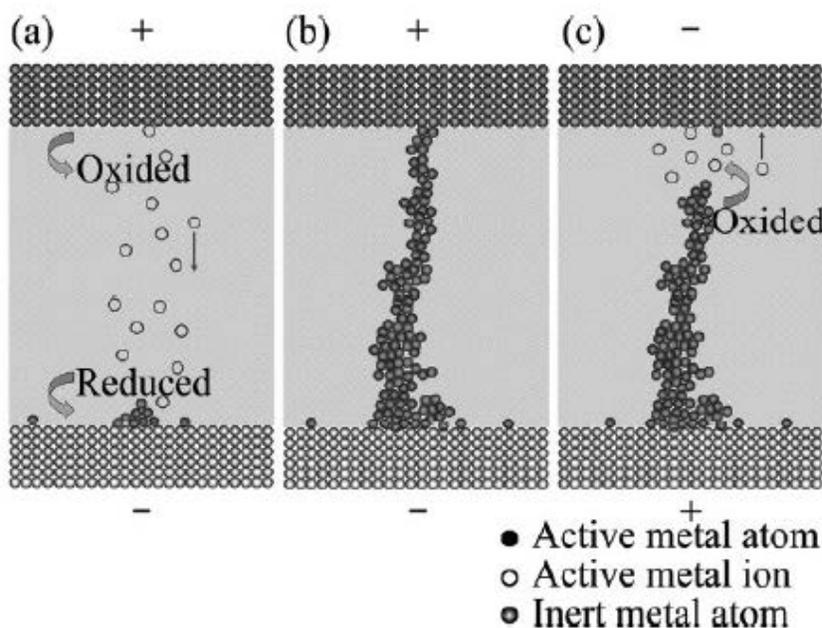
แบบจำลองอีกแบบหนึ่งของสวิตช์ความต้านทานอธิบายถึงชนิดของรอยต่อระหว่างชั้น middle semiconductor และขั้วไฟฟ้าโดยพิจารณาจากค่า barrier height ที่บริเวณรอยต่อ ซึ่งค่า barrier height สามารถเปลี่ยนแปลงได้จากการกระตุ้นด้วยไฟฟ้าและนำไปสู่การเกิดสถานะความต้านทานที่แตกต่างกัน โดยพบลักษณะสวิตช์ความต้านทานแบบนี้ในโครงสร้างของ complex perovskite oxides และ binary oxide จากงานวิจัยของ YANG และคณะได้ศึกษาสวิตช์ความต้านทานของโครงสร้าง $\text{Ti/TiO}_2/\text{Pt}$ พบว่า TiO_2/Ti เป็น Ohmic contact และรอยต่อของ TiO_2/Pt เป็นแบบ Schottky การจ่ายความต่างศักย์ไฟฟ้าลบเข้าไปที่ขั้วไฟฟ้า Pt จะทำให้ค่า V_0 เลื่อนขึ้นส่งผลถึงชั้นรอยต่อของ TiO_2/Pt ทำให้ barrier height ลดลงส่งผลถึงการเกิดสวิตช์ความต้านทานของการเปลี่ยนสถานะจาก HRS ไปเป็น LRS ในส่วนของสาร perovskite กลไกที่เกิดขึ้นอธิบายด้วยผลการเก็บสะสมประจุ (charging effect) ที่บริเวณรอยต่อ การกระจายตัวของประจุที่ถูกสะสมไว้จะเปลี่ยนแปลงตามทิศทางของความต่างศักย์ที่

จ่ายให้กับอุปกรณ์ เป็นผลให้เกิดการเปลี่ยนแปลง band lineup หรือเพิ่มโอกาสในการ tunneling ผ่าน interface barrier ซึ่งทั้งสองรูปแบบจะได้อธิบายอย่างละเอียดในหัวข้อถัดไป

Filament based systems

ปฏิกิริยารีดอกซ์ที่เกิดจากการเหนี่ยวนำของสนามไฟฟ้า (Redox reaction induced by applied electric field) กระบวนการเกิดเส้นทางนำไฟฟ้าของ RRAM มีสองรูปแบบ ได้แก่การเกิดปฏิกิริยารีดอกซ์เหนี่ยวนำให้เกิดเส้นทางโลหะ (metallic filament) และการเกิดความบกพร่องของที่ว่างออกซิเจน V_o^{2+} ในเส้นทางนำไฟฟ้า เส้นทางนำไฟฟ้าที่เกิดจากปฏิกิริยารีดอกซ์ มีชื่อเรียกต่าง ๆ กัน เช่น electrochemical metallization (ECM) cell และเรียกอีกอย่างหนึ่งว่า เซลล์สะพานนำไฟฟ้า (conductive bridging: CB) หรือ programmable metallization cell (PMC) EMC cell ประกอบไปด้วย ฟิล์มบางของ solid electrolyte, ขั้วไฟฟ้าที่ตอบสนองต่อปฏิกิริยา electrochemical เช่น Ag, Cu, Ni และ ขั้วโลหะที่เฉื่อยต่อปฏิกิริยา electrochemical เช่น Pt, Au, W หรือ Ir เป็นต้น รูปที่ 2.6 อธิบายถึงปฏิกิริยารีดอกซ์ภายใต้การใส่ความต่างศักย์ไฟฟ้าใน EMC cell โลหะที่ขั้วไฟฟ้าที่ไวต่อการเกิด electrochemical ถูกออกซิไดซ์ที่บริเวณผิวของรอยต่อเมื่อถูกไบแอสด้วยความต่างศักย์บวกเข้าไปสามารถอธิบายได้ด้วยสมการ $M \rightarrow M^{z+} + ze^-$ โดย M^{z+} แทนด้วยไอออนบวกของโลหะ เรียกว่า active metal ion จากนั้นไอออนของโลหะ M^{z+} จะเคลื่อนที่ผ่านชั้น solid electrolyte ไปยังขั้วไฟฟ้า แคโทด (อีกด้านหนึ่งที่เฉื่อยต่อการเกิด electrochemical และจะจับกับอิเล็กตรอนที่ขั้วไฟฟ้านี้ตามสมการ $M^{z+} + ze^- \rightarrow M$ เกิดเป็นอะตอมโลหะค่อย ๆ ก่อตัวที่ขั้วไฟฟ้าแคโทดและต่อกันเป็นสายของอะตอมโลหะ เมื่ออะตอมของโลหะต่อจนมาถึงขั้วไฟฟ้าแอโนดจึงเกิดเป็นเส้นทางนำไฟฟ้า จึงเกิดเป็นสถานะ ความต้านทานต่ำ (LSR) ดังรูป b ในทางกลับกันเมื่อขั้วไฟฟ้าที่ไวต่อการเกิด electrochemical ถูกไบแอสด้วยความต่างศักย์ไฟฟาลบ เส้นทางนำไฟฟ้าของอะตอมโลหะจะถูกออกซิไดซ์กลับไปเป็น active metal ion ก่อนที่จะรวมตัวกับอิเล็กตรอนเป็นโลหะแล้วไปจับที่ขั้วไฟฟ้าเหมือนเดิม เกิดเป็นสถานะ HRS ดังรูป c กระบวนการผันกลับไปมาระหว่างสถานะ HRS และ LRS ทำให้เกิดเป็นสวิตช์ความต้านทาน ระบบ EMC ได้มีการศึกษาอย่างกว้างขวางในวัสดุจำพวก selenide, sulfide, และ oxide ต่างๆ เมื่อเปรียบเทียบกับแบบจำลองอื่น ๆ ในการอธิบาย RRAM แบบจำลอง ECM เป็นทฤษฎีที่ได้รับการยอมรับมากที่สุด จากงานวิจัยของ KUND และคณะ ได้ศึกษาฟิล์ม GeSe ในโครงสร้างขนาด 20 nm พบว่ากระแสที่ใช้ในการเขียนอยู่ที่ 10 pA และความเร็วในการเขียนที่ 5ns ได้ทดสอบใน SiO_2 และ ZnO แต่อย่างไรก็ตาม ก็คงยังมีคำถามในรายละเอียดกลไกของกระบวนการ RESET ที่ไม่ชัดเจน ในเรื่องของจลนศาสตร์ของ

การก่อตัวและการหายไปของเส้นทางนำไฟฟ้า รวมถึงกระบวนการในการทำซ้ำ ทั้งหมดเป็นสิ่งที่สำคัญในการควบคุมกระบวนการเกิดเส้นทางนำไฟฟ้าที่จะนำไปใช้ในอุปกรณ์จริง

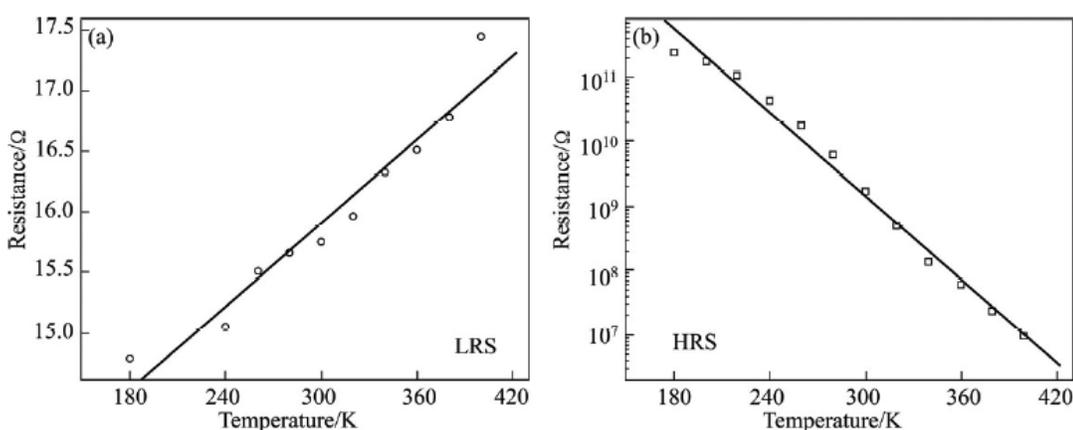


รูปที่ 2.6 กระบวนการเกิดเส้นทางนำไฟฟ้าของ RRAM

2.1.5 การวิเคราะห์เส้นทางนำไฟฟ้า

ในการหาหลักฐานเพื่อสนับสนุนแบบจำลองการเกิดเส้นทางนำไฟฟ้าได้มีการตรวจสอบองค์ประกอบและรูปร่างลักษณะของเส้นทางนำไฟฟ้าในตัวกลางจนวนกันอย่างกว้างขวาง ซึ่งวิธีการที่มีประสิทธิภาพคือการหาความสัมพันธ์ระหว่างค่าความต้านทาน R_{LRS} ที่เปลี่ยนไปกับอุณหภูมิ รูปที่ 2.7 แสดงความสัมพันธ์ R_{LRS} และ R_{HRS} ที่เปลี่ยนตามอุณหภูมิ ในโครงสร้างของ Ag/ZnO:Mn/Pt จะเห็นว่าค่า R_{LRS} เพิ่มขึ้นตามอุณหภูมิของสิ่งแวดล้อมที่เพิ่มขึ้นซึ่งแสดงถึงความเป็นสมบัติการนำไฟฟ้าของโลหะ โดยการนำไฟฟ้าเกี่ยวข้องกับการกระเจิงของโฟนอน (phonon scattering) (เป็นลักษณะเด่นของโครงสร้างอิเล็กทรอนิกส์ของโลหะ) electronic transport ในทางตรงกันข้าม ความต้านทาน (R_{HRS} มีค่าลดลงเมื่ออุณหภูมิของสิ่งแวดล้อมเพิ่มสูงขึ้นแบบ exponential กับส่วนกลับของอุณหภูมิ ($1/T$) ซึ่งแสดงให้เห็นว่าเป็นพฤติกรรมของสารกึ่งตัวนำ จากรายงานวิจัยของ JUNG และคณะได้ศึกษาการเปลี่ยนสภาพความต้านทานในฟิล์ม NiO ที่สถานะ R_{HRS} ที่อุณหภูมิต่ำกว่า 180K พบว่าค่าการนำไฟฟ้ามีค่าไม่แตกต่างจากสถานะ RESET LRS ที่อุณหภูมิต่ำ ซึ่งทำให้เส้นทางนำไฟฟ้าหายไปไม่สมบูรณ์ โดยมี

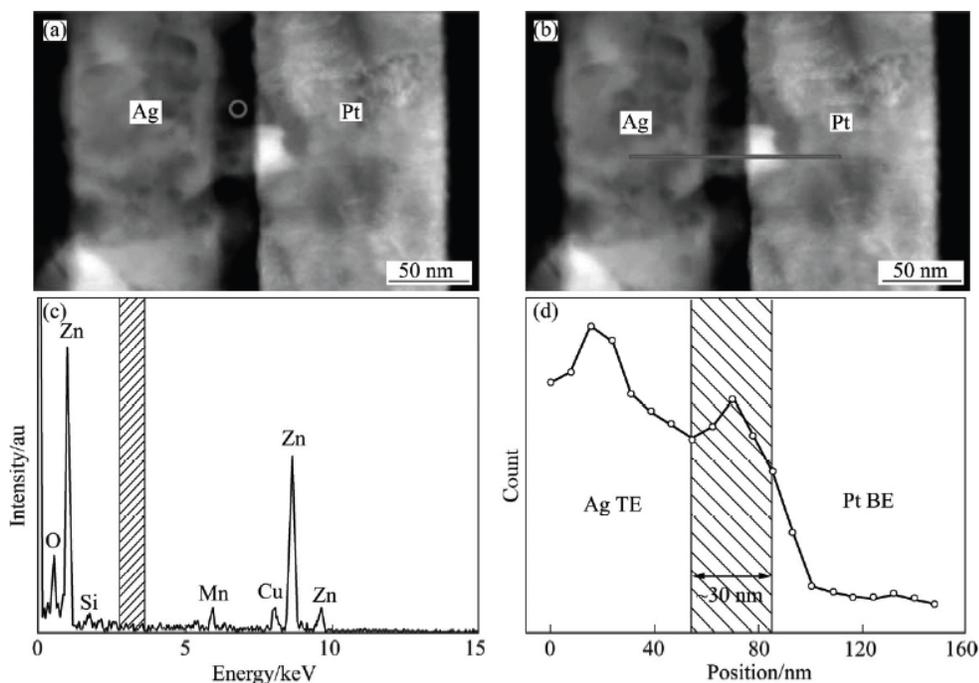
โลหะหลงเหลือเป็นจุดบกพร่องในชั้นของฉนวนทำให้การนำไฟฟ้ายังคงลักษณะของโลหะ งานวิจัยหาความสัมพันธ์ของค่าความต้านทาน R_{LRS} และ R_{HRS} ที่เปลี่ยนตามอุณหภูมิถือเป็นข้อมูลที่สำคัญที่ใช้เป็นหลักฐานในการก่อตัวของเส้นทางการนำไฟฟ้าในชั้นฉนวน อีกวิธีการหนึ่งในการหาคุณลักษณะของเส้นทางการนำไฟฟ้าได้มีการใช้ Conductive atomic force microscopy (CAFM) ช่วยในการวิเคราะห์ให้เห็นภาพชัดเจนของเส้นทางการนำไฟฟ้า (conducting path) ถึงแม้ว่า วิธี CAFM จะมีประสิทธิภาพในการตรวจสอบหาเส้นทางการนำไฟฟ้าได้อย่างละเอียดแต่



รูปที่ 2.7 การเปลี่ยนแปลงค่าความต้านทานไฟฟ้ากับอุณหภูมิแบบ R_{LRS} และ R_{HRS} ของโครงสร้างหน่วยความจำ Ag/ZnO:Mn/Pt

ก็ยังคงไม่สามารถหาค่าประกอบทางเคมีได้ จึงได้มีการทดลองใช้กล้องจุลทรรศน์อิเล็กตรอนร่วมกับ photoemission electron microscopy (PEEM) ในการตรวจสอบลักษณะรูปร่างและองค์ประกอบทางเคมีของเส้นทางการนำไฟฟ้าในชั้นฟิล์ม CuO แต่วิธีการนี้ใช้ได้กับโครงสร้างขนาดใหญ่เท่านั้น ไม่สามารถวิเคราะห์ในระดับของนาโนเมตรได้ ต่อมาจึงได้มีการใช้กล้องจุลทรรศน์อิเล็กตรอนแบบส่องผ่าน (TEM) ในการศึกษาการเปลี่ยนแปลงของวัสดุในระดับของนาโนเมตร จากงานวิจัยของ YANG และคณะได้แสดงให้เห็นเส้นทางการนำไฟฟ้าของโลหะเงิน Ag ที่ยื่นเข้าไปยังชั้นของ ZnO:Mn และได้มีการศึกษาเส้นทางการนำไฟฟ้าในชั้นของ ZnO ด้วยเครื่อง Scanning transmission electron microscopy (STEM) ร่วมกับ high-resolution energy dispersive X-ray spectroscopy (EDX) ดังรูปที่ 2.8 สเปกตรัม EDX ที่บริเวณเส้นทางการนำไฟฟ้าพบตำแหน่งของ Ag peak ที่ชัดเจนส่วนบริเวณอื่นไม่พบสัญญาณของ Ag peak จาก profile intensity ของ Ag ตามเส้นทางการนำไฟฟ้าพบว่า Ag ไม่เพียงอยู่ที่เส้นทางการนำไฟฟ้าเท่านั้นแต่ยังพบ Ag ที่ขั้วไฟฟ้า Pt อีกด้วย ซึ่งแสดงให้เห็นถึงการทะลุผ่านชั้น ZnO ไปยังขั้วไฟฟ้าอีก

ด้าน โดยผลการทดลองนี้มีบทบาทสำคัญในการสนับสนุนแบบจำลองเส้นทางนำไฟฟ้า (filament model) และแบบจำลองนี้เป็นที่ยอมรับกันอย่างกว้างขวาง



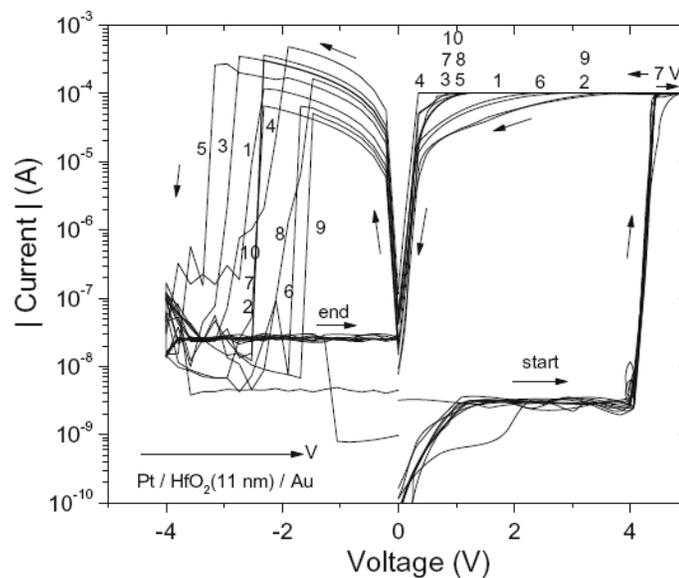
รูปที่ 2.8 สเปกตรัม Energy Dispersive X-ray ของโครงสร้างหน่วยความจำ Ag/ZnO:Mn/Pt

2.2 งานวิจัยที่เกี่ยวข้อง/การทบทวนวรรณกรรม (Literature review)

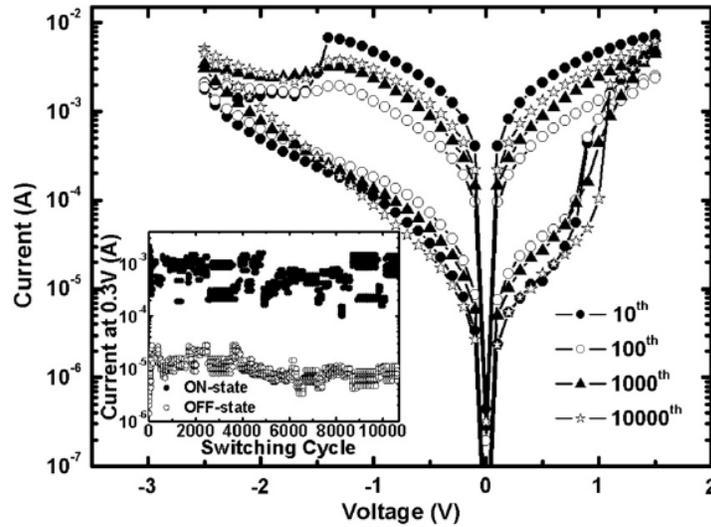
จากที่ได้กล่าวไว้แล้วว่าคุณลักษณะของสวิตช์ความต้านทาน (Resistive switching characteristic) เป็นสิ่งที่สำคัญ ซึ่งขึ้นอยู่กับปัจจัยสองส่วน คือ ชั้นฉนวนซึ่งมีสมบัติเป็นไดอิเล็กทริกประกอบไปด้วยโลหะออกไซด์ เช่น ZnO, ZrO₂, TiO₂, NiO, Al₂O₃, SrZrO₃, BaTiO₃, และ HfO_x โดยในงานวิจัยส่วนใหญ่ที่ผ่านมามุ่งเน้นศึกษาสารประกอบโลหะออกไซด์ที่มีค่าไดอิเล็กทริกสูง ๆ ซึ่งจะสามารถเก็บข้อมูลได้เสถียรมากกว่า (ผลต่างของค่าความต้านทานของสองสถานะ) ส่วนที่สองการศึกษาวัสดุที่ใช้เป็นขั้วไฟฟ้า เช่น Ti, Pt, Au และ TiN เป็นต้น ที่เหมาะสมกับวัสดุไดอิเล็กทริกแต่ละชนิด รวมทั้งศึกษากลไกการเกิดคุณสมบัติ Resistive Switching จากงานวิจัยของ C. Vallée et al. [7] ได้ทำการศึกษาบริเวณรอยต่อระหว่างชั้นโลหะกับฉนวนโลหะออกไซด์ที่มีค่าไดอิเล็กทริกสูง สำหรับอุปกรณ์ RRAM พบว่า ความบกพร่องแบบ oxygen vacancies ในโครงสร้างโลหะออกไซด์มีส่วนสำคัญอย่างมากในเรื่อง linearity ของอุปกรณ์และกลไกของ SET/RESET และพบว่า Pt เป็นขั้วไฟฟ้าน่าสนใจที่ดีกว่า TiN สำหรับ HfO₂ ที่เตรียมโดยวิธี atomic layer deposition (ALD) ใน RRAM และทำการวัดลักษณะ Resistive Switching จากการวัดกระแสกับความต่างศักย์ดังรูปที่ 2.9 รวมถึงแนะนำวิธีการเลือกขั้วไฟฟ้า

ที่ดีที่ต้องมีค่า work function ที่สูง และไม่ทำปฏิกิริยากับออกซิเจน (low oxygen affinity) กับชั้นโลหะออกไซด์

งานวิจัยของ Sheng-Yu Wang et al. [8] ได้ทำการศึกษาเรื่อง Resistive Switching Characteristic ของโครงสร้างอุปกรณ์ Ti/ZrO₂/Pt ที่เตรียมชั้น ZrO₂ โดยวิธีสเปคโตรริงลงบนแผ่นรองรับ Pt/Ti/SiO₂/Si wafer พบว่าอุปกรณ์ที่สร้างขึ้นสามารถทำงานได้มากถึง 10,000 รอบโดยมีเสถียรภาพที่ความต่างศักย์ 0.3 V และทดสอบสมบัติการเขียนและการลบของอุปกรณ์ โดยใส่พัลส์ความต่างศักย์ ที่ +6V, 10ns และที่ความต่างศักย์ -3V, 10ns จะพบข้อผิดพลาดขึ้นหลังจากดำเนินการไปได้ 10,000 รอบ ดังแสดงในรูปที่ 2.10

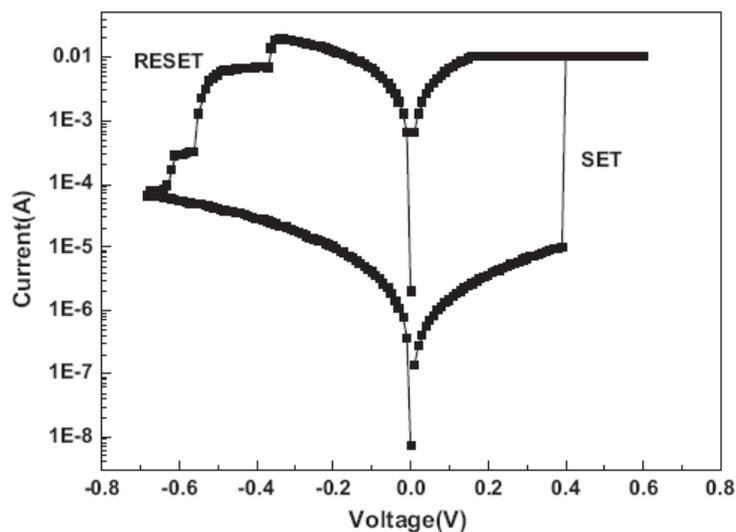


รูปที่ 2.9 ความสัมพันธ์ของค่ากระแสกับความต่างศักย์ของ Pt/HfO₂/Au MIM RRAM ในการวัด 10 รอบ



รูปที่ 2.10 ประสิทธิภาพความทนทานของอุปกรณ์ Ti/ZrO₂/Pt จากการวัด sweeping dc voltage bias และค่ากระแสของสถานะ ON OFF ในระหว่างการวัด 10,000 ครั้ง

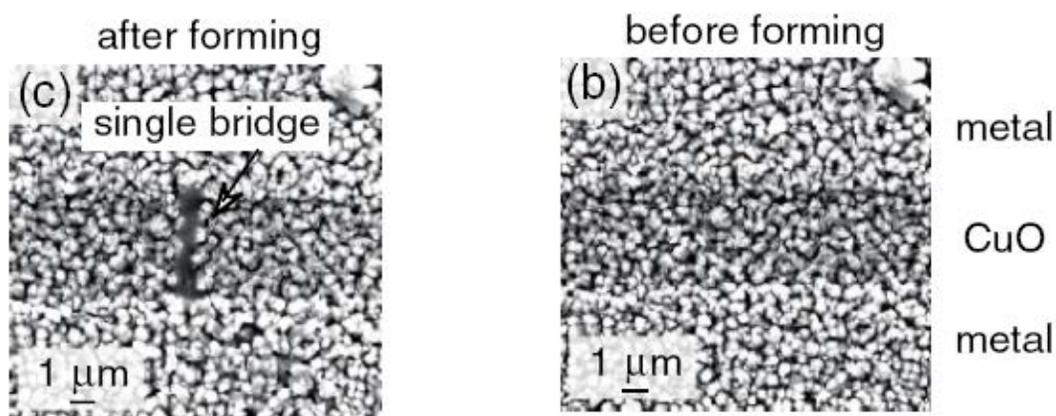
จากงานวิจัยของ Jian-Wei Zhao et al. [9] ทำการศึกษาโครงสร้างของ Ag/GZO/ZnO/Pt เพื่อทำเป็น resistive switching โดยเพิ่มชั้นของ ZnO เป็นชั้น buffer ก่อนชั้นของ ZnO:Ga (GZO) ซึ่งเตรียมโดยวิธีการสปัตเตอริงลงบน SiO₂/Si เพื่อเพิ่มคุณภาพของชั้นฟิล์มบาง GZO และเสถียรภาพของ Resistive Switching Characteristic พบว่าค่าความต้านทานของอุปกรณ์ในสถานะความต้านทานสูงมีค่าสูง (high resistance state) ถึง 2000 เท่า เมื่อเทียบกับสถานะความต้านทานต่ำ (low resistance state) และค่า operation voltage ที่ 0.4 V (ON-state) และ ที่ -0.35/-0.55 (OFF state) ดังแสดงในรูปที่ 2.11



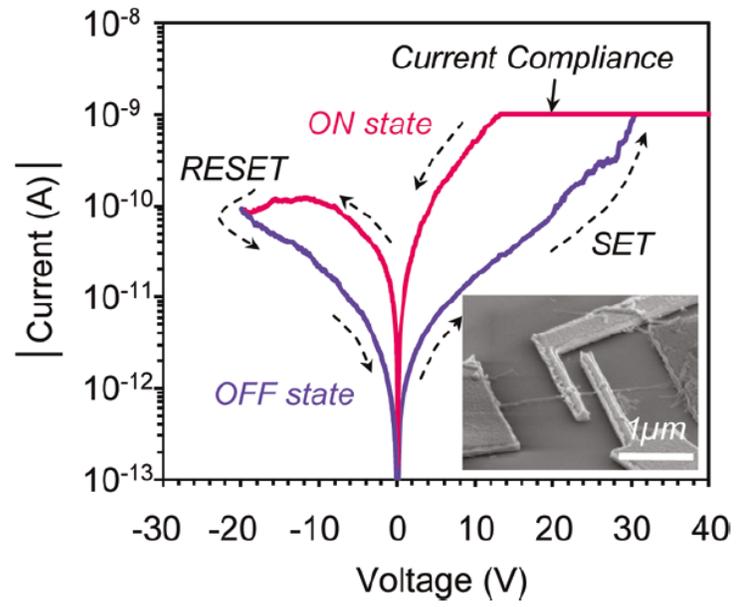
รูปที่ 2.11 แสดงความสัมพันธ์ I-V characteristics ของ Ag/GZO/ZnO/Pt memory devices

จากงานวิจัยของ Kohei Fujiwara et al. ได้ศึกษา Resistance Switching ของโครงสร้าง โลหะ/CuO/โลหะ โดยใช้ Pt กับ Ni เป็นขั้วโลหะและศึกษากลไกการเกิด Conductive Bridge ภายหลังจากการใส่สนามไฟฟ้าครั้งแรกซึ่งทำให้เกิดสถานะความต้านทานต่ำ ดังรูปที่ 2.12 โดยศึกษาพบ Cu metal filament network ผังตัวใน CuO_x bridge ซึ่งเป็นตัวกลางที่ทำให้เกิดการนำไฟฟ้าในสถานะความต้านทานต่ำ

จากงานวิจัยของ Kazuki Nagashima et al. ได้สร้าง memristor switching โดยใช้ลวดนาโนออกไซด์ที่มี MgO เป็นแกนกลางและ Cobaltoxide ล้อมรอบ ที่เตรียมโดยวิธี vapor-liquid-solid (VLS) growth ลงบนแผ่นรองรับ SiO_2/Si wafer และใช้ Pt เป็นขั้วไฟฟ้า พบว่าได้ค่า compliance current ที่ 10 nA โดยช่องว่างระหว่างขั้วไฟฟ้าอยู่ที่ประมาณ 250 nm ดังรูปที่ 2.13 และได้ศึกษากลไกการทำงานของ resistive switching ของลวดนาโน cobalt oxide เกิดจากปรากฏการณ์รีดอกซ์ที่บริเวณขั้วไฟฟ้าแคโทด ซึ่งเป็นสารกึ่งตัวนำชนิดพี (p-type conduction path) ซึ่งแตกต่างจากแบบจำลองเดิมที่คิดว่าเป็นผลมาจาก ความบกพร่องจากที่ว่างของออกซิเจน (oxygen vacancy)



รูปที่ 2.12 ภาพ SEM ของโครงสร้าง โลหะ/CuO/โลหะ ภายหลังจากการใส่ความต่างศักย์



รูปที่ 2.13 แสดง I-V characteristics ของ Pt/cobalt oxide nanowire/Pt device