

บทที่ 6

บทสรุปและข้อเสนอแนะ

ในบทนี้จะกล่าวถึง บทสรุปและข้อเสนอแนะ ซึ่งประกอบด้วย บทสรุปผลการวิจัยและข้อเสนอแนะจากการวิจัย

6.1 บทสรุปผลการวิจัย

งานวิจัยนี้เป็นการวิเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสชนิดสามอินพุตหนึ่งเอาต์พุตที่ใช้โครงสร้างดิฟเฟอเรนเชียลเฟอเรนเชียล สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ โดยใช้โครงสร้างของวงจรดิฟเฟอเรนเชียลเฟอเรนเชียลแบบไม่สูญเสียที่สังเคราะห์มาจากวงจรโอทีเอชนิดหลายเอาต์พุตที่ต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลัก ซึ่งอาศัยสมการตั้งต้นของวงจรกรองความถี่ต่ำผ่าน (LPF: Low-Pass Filter) มาทำการวิเคราะห์ ออกแบบ โดยใช้หลักการของฟังก์ชันการถ่ายโอนแบบไบควอดเรติก (Biquadratic) เมื่อทำการออกแบบให้ทรานซิสเตอร์ทำงานเป็นวงจรย่อย ๆ ที่มีลักษณะเป็นวงจรดิฟเฟอเรนเชียลเฟอเรนเชียล (Differentiator) ซึ่งในการทำงานของวงจรจะมีลักษณะคล้ายกันกับวงจรกรองความถี่สูงผ่าน โดยจะมีผลทำให้ค่าอัตราขยายของวงจรมากขึ้นในย่านความถี่สูง เพื่อชดเชยกับการตอบสนองทางความถี่ของอุปกรณ์แอคทีฟในวงจร ถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ จะทำให้ค่าอัตราขยายของวงจรมีความเสถียร (Stable) มากขึ้นในย่านความถี่สูง เพื่อเป็นการชดเชยให้กับแบนด์วิดท์ของอุปกรณ์แอคทีฟในวงจร โดยวงจรที่นำเสนอสามารถกำหนดฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ได้ทั้งห้ารูปแบบ (LPF, HPF, BPF, BRF และ APF) ภายในวงจรเดียวกัน อีกทั้งยังสามารถปรับจูนค่าตัวประกอบคุณภาพ (Q_p) ด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p) โดยมีค่าความไวต่ออุปกรณ์ค่อนข้างต่ำ คุณลักษณะของวงจรที่ได้ถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีความสอดคล้องกับคุณสมบัติในทางทฤษฎีเป็นอย่างดี อีกทั้งวงจรที่นำเสนอมีโครงสร้างที่ไม่ซับซ้อนถูกออกแบบด้วยเทคโนโลยีซีมอส จึงทำให้มีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป ซึ่งงานวิจัยที่นำเสนอมีการนำเสนอและได้รับการตีพิมพ์ในประชุมวิชาการและวารสารดังนี้ การประชุมวิชาการ IEEJ International Analog VLSI Workshop, Proceedings of the 2009 (12th) และวารสารวิศวกรรมศาสตรมหาวิทยาลัทยสยาม ถึงแม้ว่าวงจรที่นำเสนอจะได้รับการยอมรับให้เข้าร่วมประชุมวิชาการและ

ยอมรับตีพิมพ์ในวารสาร แต่วงจรที่นำเสนอยังมีข้อผิดพลาดและอาจจะต้องมีการพัฒนาเพื่อให้วงจรมีคุณสมบัติที่ดีที่สุดต่อไป

6.2 ข้อเสนอแนะจากการวิจัย

งานวิจัยนี้นำเสนอ การวิเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสนิดสามอินพุตหนึ่งเอาต์พุตที่ใช้โครงสร้างคิฟเฟอเรนเชียลสามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ซึ่งวงจรนี้สามารถพัฒนาประสิทธิภาพให้สูงขึ้นโดย

วงจรโอทีเอหลายเอาต์พุตแบบซีมอสพื้นฐาน (CMOS MO-OTA) ดังภาพที่ 4.2 โดยมีคุณสมบัติของเอาต์พุตเป็นกระแสและอินพุตเป็นแรงดัน ซึ่งความสัมพันธ์ของอินพุตและเอาต์พุตมีค่าเป็น $\frac{I_o}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{ox} W/L)}_{1,2}$ และจากสมการที่กล่าวมา ค่าของทรานสคอนดักแตนซ์ (g_m) นั้น สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสของโอทีเอ (I_B) จากการออกแบบในงานวิจัยมีการกำหนดให้ค่า Aspect Ratio, (W/L) ของทรานซิสเตอร์ที่ใช้ใน CMOS MO-OTA มีค่าค่อนข้างใหญ่ (ดูได้จากตารางที่ 5.2) จะมีผลทำให้ค่าของทรานสคอนดักแตนซ์ (g_m) มีขนาดใหญ่ขึ้นใช้พลังงานสูงขึ้น ดังนั้นในการออกแบบจึงควรออกแบบให้มีขนาดที่เหมาะสมเพื่อลดปัญหาดังกล่าว

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ ดังภาพที่ 4.4 ออกแบบโดยใช้ CMOS MO-OTAs จำนวน 5 ตัว และตัวเก็บประจุจำนวน 2 ตัว ซึ่งจะเห็นได้ว่าการใช้อุปกรณ์ค่อนข้างมาก และถ้าสังเกตจากสมการที่ (4.7) จะเห็นได้ว่าค่าของทรานสคอนดักแตนซ์ (g_{m3}) จะไม่มีผลต่อสมการเนื่องจากถูกหักล้างหมดไป แต่ในวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ นั้นยังมีการใช้ OTA₃ อยู่ ซึ่งถ้ามีการออกแบบที่ดีอาจทำให้ลดจำนวนอุปกรณ์ที่ใช้ลงไปได้ หรืออาจจะออกแบบสมการตั้งต้นจากวงจรกรองความถี่ประเภทอื่นก็อาจจะทำให้มีการลดการใช้อุปกรณ์ลงได้บ้าง

การปรับค่าตัวประกอบคุณภาพ (Q_p) ทั้งในกรณีของ ($Q_p = 1$) และ ($Q_p > 1$) นั้น ต้องกำหนดให้ค่าของทรานสคอนดักแตนซ์ (g_m) เท่ากันทุกตัวและตัวเก็บประจุเท่ากันทุกตัวก่อน จึงสามารถที่จะปรับค่าตัวประกอบคุณภาพได้ทางอิเล็กทรอนิกส์อย่างเป็นอิสระจากค่าความถี่ตอบสนองได้อย่างเสรี ซึ่งในการกำหนดให้ค่าของทรานสคอนดักแตนซ์ (g_m) เท่ากันทุกตัว และตัวเก็บประจุเท่ากันทุกตัวนั้น ในทางปฏิบัติค่อนข้างจะทำได้ยาก เนื่องจากอุปกรณ์ที่ใช้ทุกตัวไม่ได้สมพงษ์กันตลอด ดังนั้นจึงเป็นไปได้ยากในการปรับค่าตัวประกอบคุณภาพในทางปฏิบัติสำหรับวงจรดังกล่าว