

หัวข้อวิทยานิพนธ์ กระบวนการโฟโตลิโกราฟีสำหรับสร้างลวดลายขนาด 5 ไมครอน บน
 ซิลิคอนไดออกไซด์และอลูมิเนียม
นักศึกษา นางสาวชลิดา คูหาเรือง
รหัสประจำตัว 45061135
ปริญญา วิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชา วิศวกรรมอิเล็กทรอนิกส์
พ.ศ. 2547
อาจารย์ผู้ควบคุมวิทยานิพนธ์ ผศ.สุรศักดิ์ เนียมเจริญ

บทคัดย่อ

ในปัจจุบันนี้ ความก้าวหน้าทางเทคโนโลยีทำให้วงจรรวมมีแนวโน้มที่ขนาดจะเล็กลงเรื่อยๆ และหัวใจสำคัญในการสร้างวงจรรวม คือ กระบวนการโฟโตลิโกราฟี ซึ่งเป็นกระบวนการสร้างลวดลายบนชั้นฟิล์ม วิทยานิพนธ์ฉบับนี้ ได้นำเสนอ กระบวนการมาตรฐานในการสร้างลวดลาย ขนาด 5 ไมครอน บนแผ่นซิลิคอนขนาด 2 นิ้ว เพื่อนำมาใช้ในการพัฒนาการสร้างลวดลายวงจรของห้องปฏิบัติการศูนย์วิจัยอิเล็กทรอนิกส์ให้มีขนาดเล็กลง ที่แต่เดิมสามารถสร้างลวดลายวงจรได้ขนาด 10 ไมครอน โดยเลือกน้ำยาไวแสง เบอร์ S 1818 สำหรับสร้างลวดลายขนาด 5 ไมครอน บนชั้นซิลิคอนไดออกไซด์ และเลือกน้ำยาไวแสง เบอร์ AZ 6112 สำหรับสร้างลวดลายขนาด 5 ไมครอน บนชั้นอลูมิเนียม ในงานวิจัยนี้จะมุ่งเน้นหาตัวแปรต่างๆกระบวนการโฟโตลิโกราฟี ได้แก่ การหาปัจจัยในการเคลือบฟิล์มน้ำยาไวแสง การฉายแสง การขึ้นลวดลาย การกัดชั้นฟิล์ม เป็นต้น จากนั้นนำตัวแปรที่ได้ไปทดสอบลวดลายโดยโฟโตมาส์กโลหะโครเมียมสร้างลวดลายทดสอบบนชั้นฟิล์มน้ำยาไวแสง จากการทดสอบลวดลายบนชั้นซิลิคอนไดออกไซด์และอลูมิเนียม พบว่า ลวดลายขนาด 5 ไมครอน ตรวจสอบด้วยกล้องจุลทรรศน์มีความคมชัดและการทดสอบการปรับชั้นมาส์ก พบว่า สามารถปรับชั้นลวดลายวงจรได้ตรงกับลวดลายที่ได้ออกแบบไว้บนโฟโตมาส์ก ดังนั้น ข้อมูลจากผลการทดลองทั้งหมดสามารถนำไปกำหนดเป็นกระบวนการมาตรฐานได้

Thesis Title Photolithography Process on Silicondioxide and Aluminium for 5 μm
 Pattern Transfer

Student Miss. Chalida Kuharaung

Student ID. 45061135

Degree Master of Engineering

Programme Electronics Engineering

Year 2004

Thesis Advisor Assist.Prof. Surasak Niemcharoen

ABSTRACT

At the present, the advance of technology caused the integrated circuit to have a tendency of smaller size. The most important in creating integrated circuit is the photolithography process which is the procedure of creating the pattern on thin film. This thesis proposed the standard process in creating the 5 μm pattern transfer on 2 inches silicon wafer. This is the objective of developing the creation of pattern of Electronics Research Center (ERC) to have a smaller size. In the past, it can be creating 10 μm pattern. The S 1818 photoresist was selected to creating 5 μm pattern on silicondioxide and The AZ 6112 photoresist was selected to creating 5 μm pattern on Aluminium. This thesis intended to study of photolithography various parameters which is seeking the factor of photoresist coating, exposure, development and etching for example. After that, test pattern from photolithography parameters With using chromium-metal photomask for creating test pattern on positive photoresist film. From investigating the sharpness of pattern on silicondioxide and aluminium by using microscope found that the obtained 5 μm pattern is sharp and alignment pattern testing found that able to alignment circuit pattern to correspond circuit pattern designed on photomask. From the experiment, this can be brought to apply for standard process.