

วิทยานิพนธ์ฉบับนี้ ได้กล่าวถึงการใช้วงจรกรองความถี่แบบสวิตซ์คาปาซิเตอร์เพื่อปรับใช้เป็นวงจรสวิตซ์คาปาซิเตอร์ออสซิลเลเตอร์ วงจรสวิตซ์คาปาซิเตอร์ออสซิลเลเตอร์แบบนี้ มีเสถียรภาพดี โดยมีแอมพลิจูดคงที่ตลอดย่านการใช้งาน และเหมาะสมกับการควบคุมแอมพลิจูดโดยใช้แรงดันไฟตรงภายนอก นอกจากนี้แล้วการปรับเปลี่ยนความถี่ของการออสซิลเลต ทำได้โดยปรับเปลี่ยนสัญญาณนาฬิกาภายนอกซึ่งไม่มีผลต่อเสถียรภาพของวงจร การควบคุมสัญญาณนาฬิกา และแรงดันไฟตรงนี้ สามารถควบคุมได้ด้วยสัญญาณดิจิทัลจากชิพ FPGA โดยวงจรกรองความถี่แบบสวิตซ์คาปาซิเตอร์ที่ใช้ในการทดลองนี้คือเบอร์ MF5 สัญญาณรูปไซน์ที่ได้สามารถประยุกต์ใช้งานในการสร้างสัญญาณรูปสี่เหลี่ยม และสามเหลี่ยมได้ ซึ่งผลการทดลองกับทฤษฎีสอดคล้องกันด้วยดี

The purpose of this thesis is to present the use of a state variable SC-filter that can be adapted to become a SC-oscillator. This SC-Oscillator is high stability, constant amplitude at the wide range of frequency and suitable for amplitude controlling by external DC voltage. In addition, frequency tuning can be adjusted by external clock, which without effect to stability. The external clock and DC voltage are controlled by digital signal from FPGA. The type of state variable SC-filter used in this experiment was the IC-MF5. This sinusoidal oscillator can be applied with square/triangular wave generator. The experiment used to confirm the validity of the theory is included in this thesis.