ข้อมูลประวัตินักวิจัย

ประวัติส่วนตัว

ชื่อ-สกุล นายวีระ เพ็งจันทร์

ตำแหน่งปัจจุบัน อาจารย์

ประวัติการศึกษา

ชื่อย่อปริญญา	สาขา	สถาบันที่จบ	ปีที่จบ
วศ.ด.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2556
วศ.ม.	วิศวกรรมไฟฟ้า	สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง	2541
วท.บ.	วัสดุศาสตร์	มหาวิทยาลัยเชียงใหม่	2533

สาขาวิจัยที่มีความชำนาญพิเศษ 1) CMOS Fabrication Technology / Application
2) TCAD Process Simulation for Microelectronics
3) Integrated Circuits Failure / Defects Analysis

ผลงานวิจัย/งานสร้างสรรค์ที่ตีพิมพ์เผยแพร่ (ระดับชาติและนานาชาติ)

- ชื่อบทความ “Defect Distribution and Yield Analysis Technique on Silicon Wafer” Advanced Materials Research. Vol. 911 (2014) pp 271-275.
- ชื่อบทความ “Power loss Analysis based on Leakage Currentin PN junctions” Advanced Materials Research. Vol. 739 (2013) pp 90-93.
- ชื่อบทความ “Improved extraction of the local carrier generation lifetime from forward diode characteristics” International Conference on Applied Materials and Electronics Engineering (AMEE 2012), 18-19 January 2012, Hong Kong, China.
- ชื่อบทความ “The Generation and Recombination Lifetime based on Forward Diode Characteristics Diagnostics” International Conference on Materials for Advanced Technologies (ICMAT2011), 26 June -1 July 2011, Singapore.
- ชื่อบทความ “Non-uniform Defects Assessment by I-V and C-V characteristics of p-n junction” International Conference on Defects in Semiconductors (ICDS-2011), 17-22 July 2011, Nelson, New Zealand.
- ชื่อบทความ “The Defects Analysis in CMOS Fabrication By Arrhenius Activation Energy Technique” the IEEE International Conference on Nano/Micro Engineered and Molecular Systems (IEEE-NEM2011), 20-23 February 2011, Kaohsiung, Taiwan.
- ชื่อบทความ “Diagnostics of Ion Implantation with 0.8 micron CMOS Technology based on TCAD Simulation” Annual National Symposium on Computational Science and Engineering (ANSCSE) 23-26 March 2010, Mae Fah Luang University, Chiang Rai, Thailand.

- ชื่อบทความ “The Defect Generated in PN Junction Analysis by the Arrhenius Activation Energy Techique” Annual National Symposium on Computational Science and Engineering (ANSCSE) 23-26 March 2010, Mae Fah Luang University, Chiang Rai, Thailand.

- ชื่อบทความ “Optimization of Geometry of LOCOS Isolation in Sub micrometer CMOS by TCAD Tools” International Annual Symposium on Computational Science and Engineering (ANSCSE) 23-26 March 2010, Mae Fah Luang University, Chiang Rai, Thailand.

- ชื่อบทความ “Activation Energy Diagnostics of Implantation-induced Defects” International Conference on Materials for Advanced Technologies (ICMAT2009), 28 June-3July 2009, Singapore.

- ชื่อบทความ “Implantation-induced Defects Analysis Based on Activation Energy Diagnostics” International Symposium on Integrated Circuits (ISIC-2009), 14-16 December 2009, Singapore.

- ชื่อบทความ “Study of defect generated in PN Junction for 0.8 μm CMOS Fabrication” International Conference on Electrical Engineering/Electronics, Computer, Telecommunications, and Information Technology (ECTI - CON 2008), 14-17 May 2008, Kabi, Thailand.

- ชื่อบทความ “The Leakage Current of Doping Silicon effects on the Generation Lifetime Profile” International Conference on Materials Processing for Properties and Performance (MP3-2008), 5-7 November 2008, Singapore.