

บทที่ 1

บทนำ

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันเทคโนโลยีวงจรรวมของอุปกรณ์อิเล็กทรอนิกส์สารกึ่งตัวนำ มีจุดมุ่งหมายเพื่อเพิ่มคุณสมบัติและลดต้นทุนการผลิตของชิพ เทคโนโลยีนี้ไม่เพียงแต่ใช้ในการผลิตไมโครชิพเท่านั้น แต่ยังสามารถนำไปประยุกต์ใช้ในการสร้างตัวตรวจจับได้อีกด้วย คุณสมบัติอันเป็นเอกลักษณ์ของอุปกรณ์ชนิดนี้คือการรวมตัวตรวจจับหลายๆชนิดเข้าด้วยกันและยังมีการใช้พลังงานระดับต่ำด้วย จากเหตุผลของต้นทุนการผลิตอุปกรณ์เหล่านี้ เทคโนโลยีซีมอสระดับซับไมครอน จึงเป็นทางเลือกที่เหมาะสม เทคโนโลยีนี้การเจือสารด้วยระดับความเข้มข้นสูงลงบนแผ่นฐานรองเป็นสิ่งที่ต้องการ เพื่อให้สามารถควบคุมปรากฏการณ์ช่องแคบ (short channel effect) และกระแสรั่วไหลระดับต่ำ (low leakage current) รวมถึงถึงการป้องกันปรากฏการณ์ Latch-up ที่เกิดขึ้นอีกด้วย ความเข้มข้นของบ่อแยกชนิดเอ็นหรือชนิดพีถูกเพิ่มขึ้นด้วยการเพิ่มปริมาณการเจือสารด้วยการฝังประจุ กระบวนการนี้นำไปสู่การทำลายแผ่นฐานรอง ซึ่งถูกคาดหวังว่าจะกำจัดได้ภายหลังการแอนนิลลิ่ง (annealing) วิธีการบำบัดด้วยความร้อนในเวลาสั้นๆ และที่อุณหภูมิต่ำให้แก่ความถี่รอยต่อภายหลังการฝังประจุเป็นสิ่งจำเป็น แต่อาจจะไม่เพียงพอที่จะกำจัดจุดบกพร่อง (Defect) ที่เกิดจากการฝังประจุได้ จุดบกพร่องเหล่านี้สามารถเป็นแหล่งกำเนิดของกระแสรั่วไหลในแต่ละส่วนของรอยต่อพี-เอ็นได้

1.1.1 การวิเคราะห์ผลผลิต (Yield Analysis)

ผลผลิตคืออัตราส่วนของจำนวนของอุปกรณ์ที่ผ่านการทดสอบทางไฟฟ้ากับจำนวนของอุปกรณ์ทั้งหมดภายใต้การทดสอบทางไฟฟ้า มักจะแสดงเป็นเปอร์เซ็นต์ (%) ทุกบริษัทด้านเซมิคอนดักเตอร์ มีความมุ่งมั่นที่จะเพิ่มอัตราผลผลิตจากการทดสอบของพวกเขา เนื่องจากว่าการทดสอบอัตราผลผลิตต่ำหมายถึงการสูญเสียเป็นจำนวนมากของต้นทุนที่เกิดขึ้นในการผลิตแผ่นเวเฟอร์ สาเหตุหลักของการสูญเสียผลผลิตเป็นปัญหามาจากกระบวนการผลิต การออกแบบผลิตภัณฑ์ และความบกพร่องในวงจร

ตัวอย่างของปัญหาที่เกิดจากกระบวนการผลิตที่อาจนำไปสู่อัตราผลผลิตต่ำ ได้แก่ 1) การเปลี่ยนแปลงที่มากเกินไปของชั้นความหนาออกไซด์ 2) การเปลี่ยนแปลงที่มากเกินไปของการเจือสาร ซึ่งอาจทำให้เกิดความต้านทานสูงในบางพื้นที่ 3) ปัญหาจากการจัดตำแหน่งมาร์ก 4) การปนเปื้อนของอ็อกไซด์ และ 5) การเปลี่ยนแปลงที่มากเกินไปของความหนาของชั้นโพลีซิลิคอน ซึ่งได้ผลให้การสกัดชั้นโพลีเกทมากเกินไป จึงทำให้ทรานซิสเตอร์ทำงานผิดพลาด

การออกแบบผลิตภัณฑ์ที่ไม่ดี ยังจะนำไปสู่อัตราผลผลิต เทคโนโลยีการออกแบบที่ไม่เหมาะสมบางครั้งไม่สามารถชดเชยได้ด้วยกระบวนการสร้าง ตัวอย่างเช่น สารเจือในแผ่นฐานรอง การเติมสารเจือด้วยการฝังประจุอ็อกไซด์ และความหนาชั้นออกไซด์ของเกต ซึ่งมีผลต่อแรงดันขีดเริ่มของทรานซิสเตอร์

แม้ว่าผลิตภัณฑ์ที่ได้รับการออกแบบอย่างถูกต้องและไม่มีปัญหาในการทำงานจะมีจำนวนมาก แต่อาจมีปัญหามาจากการวิเคราะห์อัตราผลผลิตที่เป็นผลมาจากการปรากฏของจุดบกพร่องบนแผ่นเวเฟอร์ จุดบกพร่องมักจะเกิดจากการปนเปื้อนฝุ่นหรืออนุภาคในสภาพแวดล้อม หรือปัญหาจากเครื่องจักรที่ใช้ผลิตแผ่นซิลิคอนเวเฟอร์ นอกจากนี้จุดบกพร่องยังอาจเกิดจาก ความไม่สมบูรณ์ของโครงสร้างผลึกของซิลิคอนเอง

1.1.2 ความบกพร่องในซิลิคอน (Defect in Silicon)

ความบกพร่องอาจพบในแผ่นซิลิคอน อันเกิดขึ้นเนื่องจากเทคนิคการปลูกผลึกซิลิคอน ซึ่งเป็นปัจจัยสำคัญต่อการรั่วไหลของรอยต่อและผลผลิตรวมของอุปกรณ์ ทั้งกระแสรั่วไหลและผลผลิตรวมของอุปกรณ์ ขึ้นอยู่กับชนิดของแผ่นซิลิคอน เช่น แผ่นซิลิคอนแบบ Czochralski (Cz) หรือแบบ Epitaxial (Epi) แผ่นซิลิคอนแบบ Epitaxial จะมีกระแสรั่วไหลต่ำกว่าและได้ผลผลิตรวมของอุปกรณ์มากกว่าแบบ Czochralski แต่เมื่อพิจารณาค่าใช้จ่ายต่อชิปแล้วพบว่าแบบ Epitaxial จะใช้มากกว่า ด้วยเหตุนี้จึงเป็นข้อจำกัดของการใช้แผ่นซิลิคอนแบบ Epitaxial ในการสร้างวงจรไมโครโปรเซสเซอร์ ขณะที่แผ่นซิลิคอนแบบ Czochralski ถูกใช้อย่างแพร่หลายในวงจรหน่วยความจำต่างๆ

กระแสรั่วไหลในรอยต่อพี-เอ็น เป็นพารามิเตอร์หลักที่สำคัญอันหนึ่งในเทคโนโลยีซีบไมครอน ซึ่งส่งผลกระทบต่อคุณสมบัติการทำงานของอุปกรณ์ กระแสรั่วไหลนี้มีความสัมพันธ์อย่างมากกับความบกพร่องที่มีผลทางไฟฟ้าในซิลิคอน ที่ถูกเหนี่ยวนำขึ้นจากระบวนการสร้างและ/หรือการปลูกผลึกซิลิคอน ซึ่งเป็นประเด็นสำคัญในการจำกัดกระแสรั่วไหลโดยการควบคุมความบกพร่องเหล่านี้ทั้งก่อนและหลังกระบวนการสร้างให้มีขนาดที่เล็กลงและมีปริมาณความหนาแน่นลดลงเป็นสิ่งจำเป็นที่ต้องพิจารณาในเทคโนโลยีอนาคต

ในทางกลับกัน การศึกษาถึงความบกพร่องที่มีผลทางไฟฟ้าในซิลิคอน ทำได้โดยการวิเคราะห์จากกระแสรั่วไหลที่เกิดขึ้น โดยใช้เทคนิคไดโอดที่มีโครงสร้างเหมาะสม สามารถใช้ศึกษาพารามิเตอร์ของฐานรองที่เกี่ยวข้อง โดยการพิจารณากระแสรั่วไหล ซึ่งเทคนิคที่รู้จักกันแพร่หลายคือ Deep Level Transient Spectroscopy (DLTS)

Deep Level Transient Spectroscopy (DLTS) เป็นเครื่องมือวิเคราะห์เพื่อการศึกษาความบกพร่องที่มีผลทางไฟฟ้า (หรือ charge carrier traps) ในสารกึ่งตัวนำ เครื่อง DLTS จะกำหนดพารามิเตอร์พื้นฐานของความบกพร่องและวัดค่าความหนาแน่นของความบกพร่องที่มีอยู่ในวัสดุ บางส่วนของพารามิเตอร์จะถูกพิจารณาเพื่อใช้ระบุลักษณะและวิเคราะห์ความบกพร่องเหล่านั้น

เครื่อง DLTS ใช้ศึกษาความบกพร่องที่ปรากฏอยู่ในบริเวณชั้นปลดพาหะ (depletion region) ของอุปกรณ์อิเล็กทรอนิกส์ โดยทั่วไปนิยมใช้ไดโอดชนิดรอยต่อพี-เอ็น

เทคนิคของ DLTS มีความไวมากกว่าเทคนิคการวิเคราะห์สารกึ่งตัวนำแบบอื่นๆ ตัวอย่างเช่น เครื่อง DLTS สามารถตรวจจับสิ่งปนเปื้อน (impurities) และความบกพร่องที่มีความหนาแน่นจำนวน 1 ใน 10^{12} ของอะตอมในแผ่นซิลิคอน ด้วยคุณลักษณะเด่นนี้รวมถึงการออกแบบเทคนิคที่เรียบง่าย ทำให้เครื่อง DLTS เป็นที่นิยมมากในห้องปฏิบัติการวิจัยและโรงงานผลิตวัสดุสารกึ่งตัวนำ

เทคนิค DLTS ได้นำเสนอครั้งแรกโดย David Vern Lang จาก Bell Telephone Laboratories ในปี 1974 และเขาได้สิทธิบัตรในสหรัฐอเมริกาในปี 1975

ผู้วิจัยนำเสนองานวิจัยเกี่ยวกับเทคนิคการวิเคราะห์ความบกพร่องที่มีผลทางไฟฟ้าในสารกึ่งตัวนำ โดยมีลักษณะของผลการวิเคราะห์คล้ายกับเทคนิค DLTS แต่ใช้เพียงเครื่องมือวัดพื้นฐานในการวัดคุณสมบัติของไดโอด และการวิเคราะห์ทางคณิตศาสตร์ ซึ่งทำให้สามารถอธิบายปรากฏการณ์ของความบกพร่องที่ปรากฏในแผ่นซิลิคอนได้ เทคนิคนี้เป็นการวิเคราะห์ที่ง่าย ไม่ซับซ้อน และได้ผลวิเคราะห์ที่เชื่อถือได้ ที่สำคัญสามารถใช้ทดแทนเครื่อง DLTS ที่มีราคาสูงหลักร้อยล้านบาทได้

จากการศึกษาเทคนิคการวิเคราะห์ดังกล่าว ผู้วิจัยคาดหวังว่าการวิจัยนี้จะเป็นประโยชน์อย่างมากต่อการพัฒนาอุตสาหกรรมไมโครอิเล็กทรอนิกส์ในประเทศไทยหรือประเทศอื่นๆ ที่มีขีดจำกัดในการซื้อ

เครื่องจักรที่มีราคาสูง ดังนั้นผู้วิจัยจึงได้นำงานวิจัยมาประยุกต์ใช้งาน โดยเฉพาะด้านการวิเคราะห์อัตราผลผลิตด้านความบกพร่องของอุปกรณ์อิเล็กทรอนิกส์ภายหลังจากกระบวนการสร้างบนแผ่นซิลิคอน

1.2 วัตถุประสงค์ของโครงการวิจัย

- 2.1.1. เพื่อศึกษาเทคนิคการวิเคราะห์ผลผลิตด้านความบกพร่องของอุปกรณ์อิเล็กทรอนิกส์บนแผ่นซิลิคอน
- 2.1.2. เพื่อพัฒนาองค์ความรู้จากงานวิจัยและพัฒนาสู่ภาคอุตสาหกรรม
- 2.1.3. เพื่อเผยแพร่ผลงานวิชาการสู่สังคม

1.3 ขอบเขตของโครงการวิจัย

1.3.1. ผลการวิเคราะห์ที่ได้เป็นงานวิจัยที่วิเคราะห์ผลเชิงคณิตศาสตร์และไม่มีการเปรียบเทียบผลที่ได้กับเครื่องจักรมาตรฐานด้วยเงื่อนไขด้านการเงินและเวลา แต่โครงการวิจัยนี้มุ่งเน้นที่การประยุกต์ใช้ผลงานวิจัยเพื่อการทดลองใช้จริง และก่อให้เกิดประโยชน์ทางด้านการพัฒนาอุตสาหกรรมอิเล็กทรอนิกส์ภายในประเทศ

1.3.2. กระบวนการสร้างอุปกรณ์: ใช้มาตรฐานกระบวนการสร้างแบบซีมอส 0.8 ไมโครเมตร ที่พัฒนาขึ้นโดยศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์

1.3.3. สถานที่: กระบวนการสร้างและการวัดคุณสมบัติของอุปกรณ์ ทำที่ศูนย์เทคโนโลยีไมโครอิเล็กทรอนิกส์ อำเภอบางน้ำเปรี้ยว จังหวัดฉะเชิงเทรา

1.3.4. ระยะเวลา: เริ่ม 1 ตุลาคม 2556 ถึง 30 กันยายน 2557

1.4 ระเบียบวิธีวิจัย

- ศึกษาและออกแบบต้นแบบลวดลายอุปกรณ์ เพื่อจัดทำกระจกมาสก์ต้นแบบ
- ทำการสร้างอุปกรณ์ด้วยกระบวนการสร้างมาตรฐานของซีมอส
- นำอุปกรณ์ที่สร้างเสร็จมาวัดคุณสมบัติทางไฟฟ้า
- วิเคราะห์ผลจากการวัดคุณสมบัติทางไฟฟ้าของอุปกรณ์
- สรุปผลการวิเคราะห์และเผยแพร่ผลงานในรูปแบบบทความทางวิชาการ
- จัดทำรายงานสรุปโครงการแก่คณะฯ

1.5 ประโยชน์ที่คาดว่าจะได้รับของโครงการวิจัย

ภายหลังจบโครงการวิจัย สิ่งที่ได้คาดว่าจะได้มีดังนี้

- มีเทคนิคการวิเคราะห์ผลผลิตด้านความบกพร่องของอุปกรณ์อิเล็กทรอนิกส์บนแผ่นซิลิคอน ซึ่งวิจัยและพัฒนาในประเทศ สามารถใช้ทดแทนเครื่องมือวิเคราะห์ราคาแพงจากต่างประเทศ
- เผยแพร่ผลงานในรูปแบบบทความฉบับสั้น (Short paper) ในวารสารวิชาการนานาชาติที่อยู่ในฐานข้อมูล ISI หรือ SJR หรือบทความในวารสารวิชาการนานาชาติที่ไม่อยู่ในฐานข้อมูล ISI หรือ SJR แต่ได้รับการยอมรับ เช่น Scopus หรือ TCI เป็นต้น อย่างน้อย 1 บทความ