บทที่ 4

การออกแบบดีเอ็มเอแบบอสมวาร

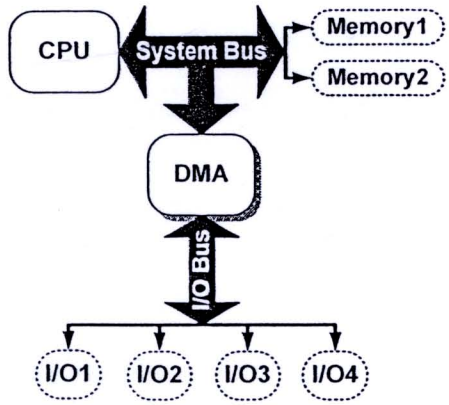
ในบทนี้กล่าวถึงการออกแบบดีเอ็มเอ ซึ่งทำงานร่วมกับบัสระบบเพื่อช่วยงานไมโครโพรเซสเซอร์ในการติดต่อกับหน่วยความจำและอุปกรณ์ต่อพ่วง แบ่งออกเป็น คุณสมบัติของดีเอ็มเอ โครงสร้างของดีเอ็มเอ บัสอุปกรณ์ต่อพ่วง และการทำงานของดีเอ็มเอ โดยมีรายละเอียดดังต่อไปนี้

4.1 คุณสมบัติของดีเอ็มเอ

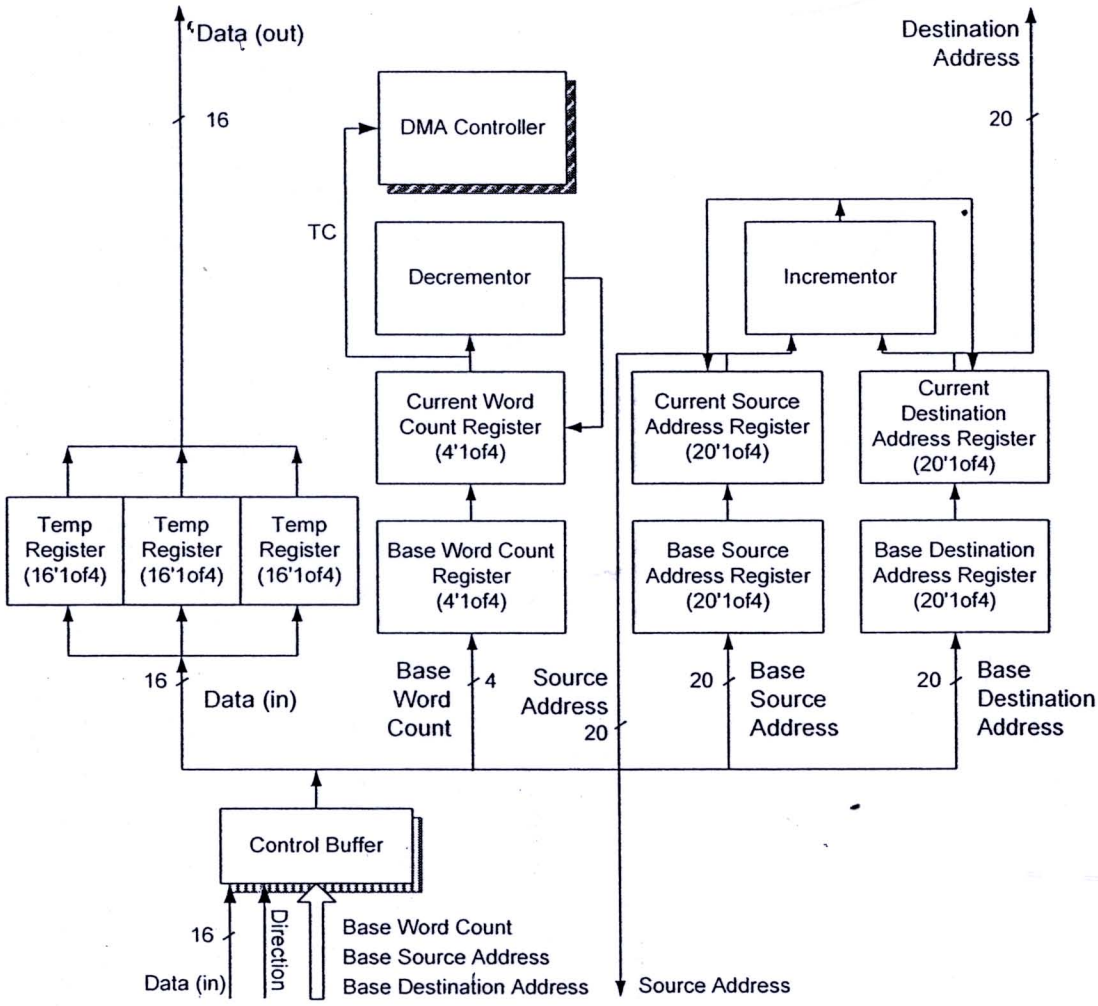
ดีเอ็มเอแบบอสมวารที่ออกแบบ มีคุณสมบัติโดยสรุปดังนี้

- สามารถรับส่งข้อมูลระหว่าง หน่วยความจำ และหน่วยความจำ, หน่วยความจำ และอุปกรณ์ต่อพ่วง, อุปกรณ์ต่อพ่วง และอุปกรณ์ต่อพ่วง เช่นเดียวกับดีเอ็มเอแบบอสมวารเวอร์ชันเดิม [4]
- รับส่งข้อมูลเข้ารหัสหนึ่งในสี่ได้สูงสุดครั้งละ 48 บิต และต่ำสุดครั้งละ 16 บิต เพื่อเพิ่มจำนวนการรับส่งข้อมูลจากดีเอ็มเอเวอร์ชันเดิม ที่รับส่งข้อมูลเข้ารหัสรางคู่ได้สูงสุดเพียงครั้งละ 16 บิต
- อ้างอิงตำแหน่งหน่วยความจำสูงสุดได้ 10'b บิต หรือ 1 กิโลบิต เพื่อรองรับการติดต่อกับหน่วยความจำขนาด 1K*8bits จากเดิมที่ดีเอ็มเอเวอร์ชันเดิมรองรับการติดต่อกับหน่วยความจำสูงสุดขนาดเพียง 256*8bits
- เชื่อมต่อกับบัสระบบ ซึ่งใช้ติดต่อกับหน่วยความจำได้สูงสุด 2 ตัว และเชื่อมต่อกับบัสอุปกรณ์ต่อพ่วง ซึ่งใช้ติดต่อกับอุปกรณ์ต่อพ่วงได้สูงสุด 4 ตัว เพื่อรองรับการใช้งานอุปกรณ์ต่อพ่วงได้จำนวนมากขึ้น โดยเพิ่มจากดีเอ็มเอเวอร์ชันเดิมที่เชื่อมต่อกับบัสระบบ ซึ่งใช้ติดต่อกับหน่วยความจำได้สูงสุดเพียง 1 ตัว และเชื่อมต่อกับบัสอุปกรณ์ต่อพ่วง ซึ่งใช้ติดต่อกับอุปกรณ์ต่อพ่วงได้สูงสุดเพียง 2 ตัว
- เข้ารหัสหนึ่งในสี่กับสัญญาณอาณัติแบบ 4 ขั้น แทนการเข้ารหัสรางคู่กับสัญญาณอาณัติแบบ 4 ขั้นของดีเอ็มเอเวอร์ชันเดิม เพื่อลดการเปลี่ยนสถานะสัญญาณของดีเอ็มเอ

4.2 โครงสร้างของดีเอ็มเอ



(ก) ตำแหน่งของดีเอ็มเอ



(ข) โครงสร้างของดีเอ็มเอ

รูปที่ 4.1 ตำแหน่งและโครงสร้างของดีเอ็มเอ

ดีเอ็มเอจะเชื่อมต่อกับ บัสระบบ และบัสอุปกรณ์ต่อพ่วง ดังรูปที่ 4.1(ก) โดยโครงสร้างของดีเอ็มเอที่ออกแบบแสดงดังรูปที่ 4.1(ข) ประกอบด้วย ส่วนของรีจิสเตอร์ (Register) บัฟเฟอร์ค่าควบคุม (Control Buffer) ตัวควบคุมดีเอ็มเอ (DMA Controller) วงจรเพิ่มค่า (Incrementor) และวงจรลดค่า (Decrementor) โดยมีรายละเอียดของแต่ละส่วนประกอบดังนี้

4.2.1 รีจิสเตอร์ของดีเอ็มเอ

รีจิสเตอร์ในดีเอ็มเอปรับปรุงมาจากดีเอ็มเอ 8237A [10] ประกอบด้วย รีจิสเตอร์ที่ใช้เก็บข้อมูลที่ต้องการทำดีเอ็มเอ และรีจิสเตอร์ที่ใช้เก็บค่าสำหรับควบคุมการทำงานของดีเอ็มเอดังนี้

1. รีจิสเตอร์ฐานเลขที่อยู่ต้นทาง (Base Source Address Register) : ใช้เก็บค่าเลขที่อยู่ต้นทาง ที่ใช้อ้างอิงไปยังตำแหน่งที่อยู่ของอุปกรณ์ต้นทาง ที่ต้องการส่งข้อมูล

2. รีจิสเตอร์ฐานเลขที่อยู่ปลายทาง (Base Destination Address Register) : ใช้เก็บค่าเลขที่อยู่ปลายทาง ที่ใช้อ้างอิงไปยังตำแหน่งที่อยู่ของอุปกรณ์ปลายทาง ที่ต้องการรับข้อมูล

3. รีจิสเตอร์ฐานตัวนับ (Base Word Count Register) : ใช้เก็บค่าจำนวนข้อมูลที่ต้องการรับส่งโดยมีหน่วยเป็นเวิร์ด (Word) กล่าวคือ ถ้าค่าในรีจิสเตอร์นี้คือ 1 นั่นหมายความว่าต้องการรับส่งข้อมูลจำนวน 1 เวิร์ด หรือ 16'1of4 บิตนั่นเอง โดยขนาดข้อมูลสูงสุดที่สามารถรับส่งได้ต่อครั้งคือ 3 เวิร์ด หรือ 48'1of4 บิต

4. รีจิสเตอร์เลขที่อยู่ต้นทางปัจจุบัน (Current Source Address Register) : ใช้เก็บค่าเลขที่อยู่ต้นทางปัจจุบัน ซึ่งอาจเป็นค่าเดิมจากรีจิสเตอร์ฐานเลขที่อยู่ต้นทาง หรืออาจเป็นค่าใหม่ที่เกิดจากการเพิ่มค่าเดิมในรีจิสเตอร์นี้ขึ้นไปหนึ่งค่าด้วยวงจรเพิ่มค่า ซึ่งจะเกิดขึ้นในคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ (Memory-to-Memory Mode) ที่มีขนาดข้อมูลมากกว่า 1 เวิร์ด

5. รีจิสเตอร์เลขที่อยู่ปลายทางปัจจุบัน (Current Destination Address Register) : ใช้เก็บค่าเลขที่อยู่ปลายทางปัจจุบัน ซึ่งอาจเป็นค่าเดิมจากรีจิสเตอร์ฐานเลขที่อยู่ปลายทาง หรืออาจเป็นค่าใหม่ที่เกิดจากการเพิ่มค่าเดิมในรีจิสเตอร์นี้ขึ้นไปหนึ่งค่าด้วยวงจรเพิ่ม

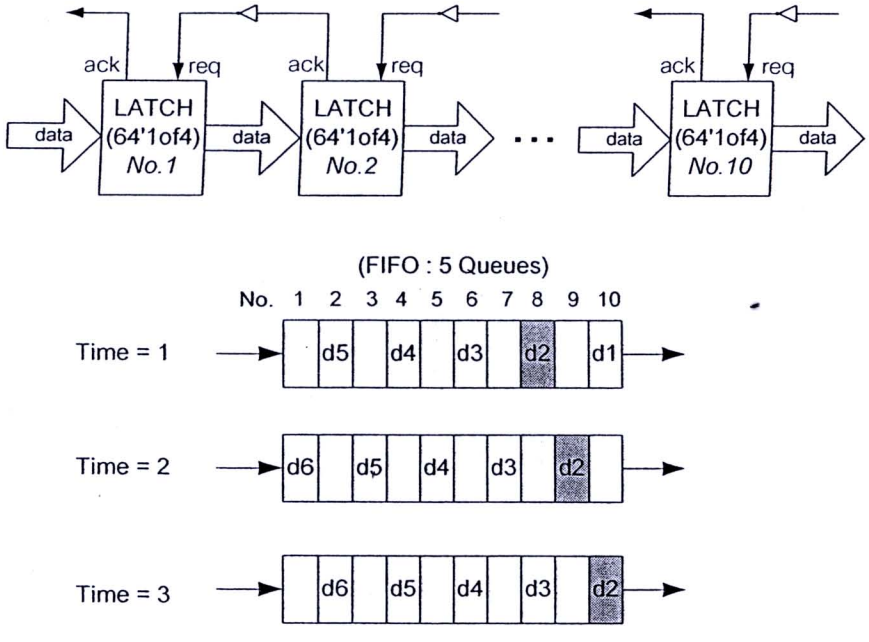
ค่า ซึ่งจะเกิดขึ้นในคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ ที่มีขนาดข้อมูลมากกว่า 1 เวิร์ด

6. รีจิสเตอร์ตัวนับปัจจุบัน (Current Word Count Register) : ใช้เก็บค่าจำนวนข้อมูลที่ต้องการรับส่ง ณ ปัจจุบัน ซึ่งอาจเป็นค่าเดิมจากรีจิสเตอร์ฐานตัวนับ หรืออาจเป็นค่าใหม่ที่เกิดจากการลดค่าเดิมในรีจิสเตอร์นี้ลงมาหนึ่งค่าด้วยวงจรลดค่า เพื่อให้สอดคล้องกับจำนวนข้อมูลรับส่งที่เหลืออยู่

7. รีจิสเตอร์พักข้อมูล (Temp Register) : ใช้พักค่าข้อมูลที่รับมาจากอุปกรณ์ต้นทาง เพื่อส่งต่อไปยังอุปกรณ์ปลายทาง โดยใช้รีจิสเตอร์พักข้อมูลขนาด 16'1of4 บิต จำนวน 3 ตัวเพื่อรองรับการพักข้อมูลสูงสุดจำนวน 3 เวิร์ด หรือ 48'1of4 บิต ต่อการรับส่งหนึ่งครั้ง

4.2.2 บัฟเฟอร์ควบคุม

เมื่อไมโครโพรเซสเซอร์พบคำสั่งที่ต้องการเรียกใช้งานดีเอ็มเอ ซึ่งประกอบด้วยคำสั่งอิน (IN) หรือ คำสั่งเอาท์ (OUT) ไมโครโพรเซสเซอร์จะส่งค่าที่ได้จากการถอดรหัสคำสั่งดังกล่าวขนาด 64'1of4 บิต มาเก็บไว้ในบัฟเฟอร์ควบคุมนี้เพื่อรอส่งต่อไปยังดีเอ็มเอภายหลัง หากมีคำสั่งที่เรียกใช้ดีเอ็มเอเข้ามาอย่างต่อเนื่อง บัฟเฟอร์นี้จะเก็บค่าถอดรหัสการทำงานของแต่ละคำสั่งเรียงต่อกันไป โดยเก็บค่าถอดรหัสจากคำสั่งสูงสุดได้ 5 คำสั่ง เมื่ออุปกรณ์ที่ใช้รับส่งข้อมูล



รูปที่ 4.2 โครงสร้างของบัฟเฟอร์ควบคุม

ตามคำสั่งนั้นๆมีความพร้อมที่จะตอบสนองงานตามคำสั่ง ข้อมูลถอดรหัสจะถูกส่งออกจากบัฟเฟอร์นี้ไปยังดีเอ็มเอเพื่อเริ่มต้นการทำดีเอ็มเอ โดยคำสั่งที่เข้ามาก่อนจะได้ทำงานก่อนเรียงกันไปตามลำดับแบบไฟโฟ (First-In, First-Out: FIFO) โครงสร้างของบัฟเฟอร์ควบคุมประกอบด้วยส่วนพักข้อมูล หรือแลช ขนาด 64'1of4 บิต 10 ตัว แสดงดังรูปที่ 4.2 ซึ่งอธิบายการทำงานโดยให้ d1 ถึง d5 เป็นข้อมูล ซึ่ง d1 เป็นข้อมูลเข้ามาก่อนและตามด้วย d2 d3 d4 และd5 ตามลำดับ

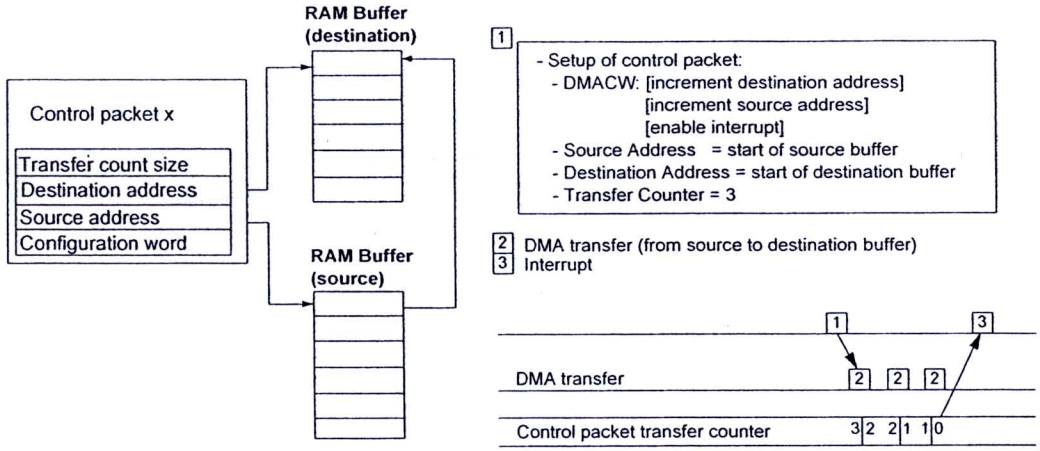
ค่าที่ได้จากการถอดรหัสคำสั่งขนาด 64'1of4 บิตนั้นประกอบด้วย ฐานเลขที่อยู่ต้นทางขนาด 20'1of4 บิต ฐานเลขที่อยู่ปลายทางขนาด 20'1of4 บิต ฐานตัวนับขนาด 4'1of4 บิต หมายเลขพอร์ทอุปกรณ์ต่อพ่วงต้นทางและปลายทางรวม 16'1of4 บิต และสัญญาณควบคุมขนาด 4'b บิต

4.2.3 ตัวควบคุมดีเอ็มเอ

ตัวควบคุมดีเอ็มเอทำหน้าที่รับส่งสัญญาณติดต่อระหว่างดีเอ็มเอกับไมโครโพรเซสเซอร์ และอุปกรณ์อื่นๆ รวมทั้งส่งสัญญาณควบคุมไปยังส่วนต่างๆของดีเอ็มเอเพื่อให้ดีเอ็มเอทำงานสอดคล้องตามคำสั่งที่ได้รับอย่างถูกต้อง โดยออกแบบสัญญาณควบคุมในจุดต่างๆตามลำดับการเปลี่ยนแปลงของสัญญาณด้วยกราฟบรรยายการเปลี่ยนสัญญาณ และใช้โปรแกรม Petrify Tool สร้างวงจรควบคุมจากกราฟบรรยายการเปลี่ยนสัญญาณดังกล่าวเช่นเดียวกับการออกแบบตัวควบคุมบัสระบบในบทที่ 3 ที่ได้กล่าวไปแล้ว

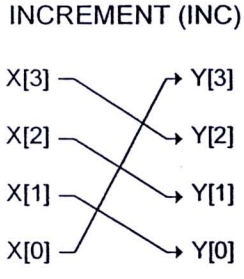
4.2.4 วงจรเพิ่มค่า

วงจรเพิ่มค่าทำหน้าที่เพิ่มค่าที่อยู่ในรีจิสเตอร์เลขที่อยู่ต้นทางปัจจุบัน และรีจิสเตอร์เลขที่อยู่ปลายทางปัจจุบันขึ้นทีละหนึ่งค่า เมื่อหมดรอบการทำงานแต่ละรอบ ซึ่งเป็นการทำงานตามลักษณะของคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ (Basic RAM to RAM Transfer with DMA) ที่มีขนาดข้อมูลมากกว่า 1 เวิร์ด เพื่อส่งข้อมูลไปยังตำแหน่งต่อไปในหน่วยความจำอย่างต่อเนื่อง ดังรูปที่ 4.3 [19]



รูปที่ 4.3 การเคลื่อนย้ายข้อมูลด้วยดีเอ็มเอระหว่างหน่วยความจำกับหน่วยความจำ

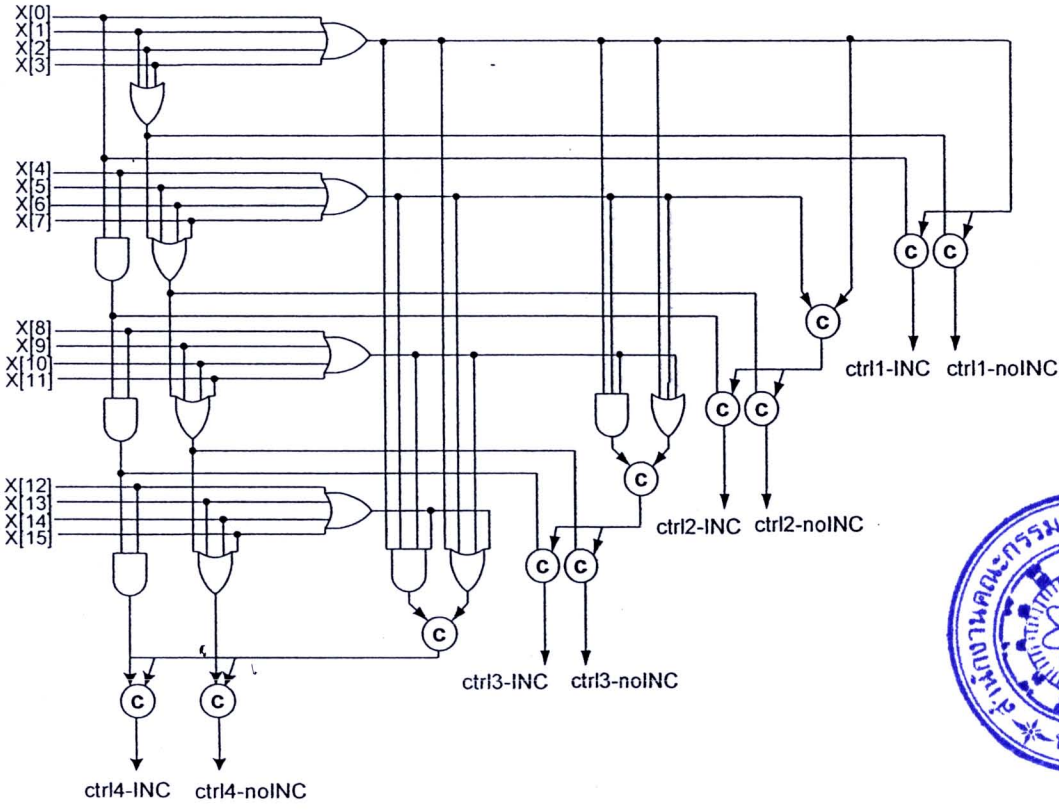
วงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่ที่ออกแบบ รองรับการคำนวณข้อมูลเข้ารหัสหนึ่งในสี่ขนาด 20 บิตได้ มีโครงสร้างดังรูปที่ 4.4 สำหรับการออกแบบวงจรเลือกหลักซึ่งอยู่ในวงจรเพิ่มค่ามีเงื่อนซับซ้อน จึงใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับมาสร้างวงจรเลือกหลักเข้ารหัสหนึ่งในสี่ ได้ดังรูปที่ 4.4(ข) รายละเอียดการสร้างวงจรเข้ารหัสหนึ่งในสี่ด้วยแผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ ได้อธิบายไว้ในบทที่ 5



Input				Output			
X[3]	X[2]	X[1]	X[0]	Y[3]	Y[2]	Y[1]	Y[0]
1	0	0	0	0	1	0	0
0	1	0	0	0	0	1	0
0	0	1	0	0	0	0	1
0	0	0	1	1	0	0	0
0	0	0	0	0	0	0	0

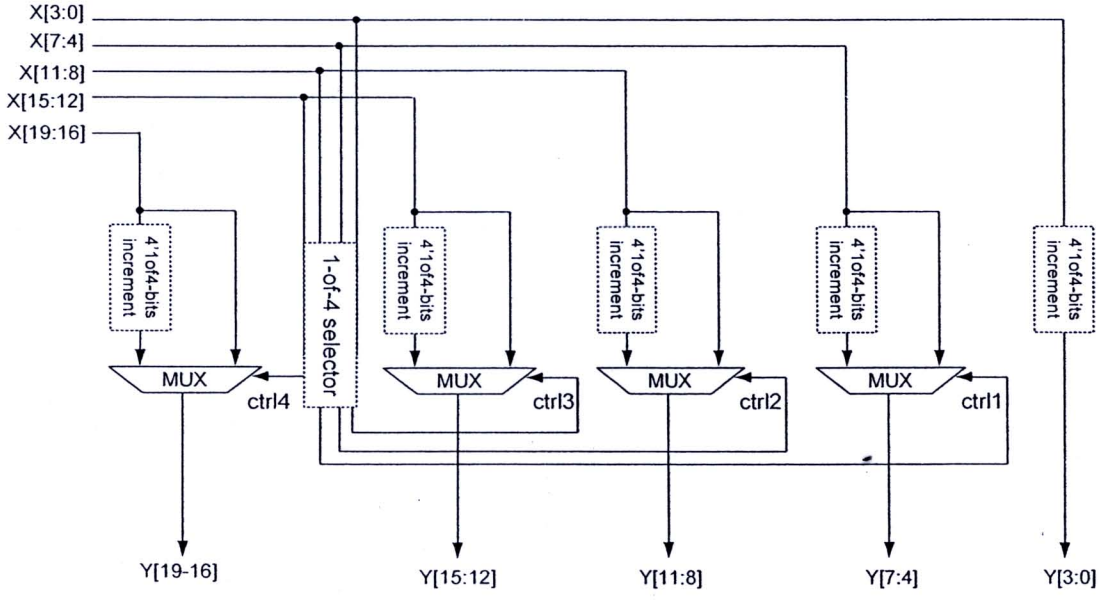
(ก) วงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่ขนาด 4'1of4 บิต (4'1of4-bits Increment)

รูปที่ 4.4 วงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่



สำนักงานคณะกรรมการวิจัยแห่งชาติ ห้องสมุดงานวิจัย

(ข) วงจรเลือกหลักสำหรับวงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่ขนาด 20'1of4 บิต (1-of-4 Selector)



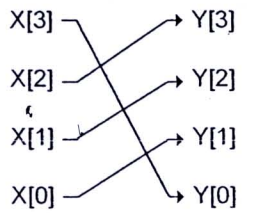
(ค) วงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่ขนาด 20'1of4 บิต

รูปที่ 4.4 วงจรเพิ่มค่าเข้ารหัสหนึ่งในสี่ (ต่อ)

4.2.5 วงจรลดค่า

วงจรลดค่าทำหน้าที่ลดค่าจำนวนข้อมูลที่ต้องการรับส่งในรีจิสเตอร์ตัวนับปัจจุบันลงทีละหนึ่งค่า หรือลบหนึ่งเมื่อหมดรอบการทำงานแต่ละรอบ ซึ่งเป็นการทำงานตามลักษณะของคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ ที่มีขนาดข้อมูลมากกว่า 1 เวิร์ด เพื่อตรวจสอบจำนวนคงเหลือของข้อมูลที่ต้องการรับส่ง โดยวงจรลดค่าที่ออกแบบรองรับการคำนวณข้อมูลเข้ารหัสหนึ่งในสี่ขนาด 4 บิตได้ โครงสร้างวงจรลดค่าเป็นดังรูปที่ 4.5

DECREMENT (DEC)



Input				Output			
X[3]	X[2]	X[1]	X[0]	Y[3]	Y[2]	Y[1]	Y[0]
1	0	0	0	0	0	0	1
0	1	0	0	1	0	0	0
0	0	1	0	0	1	0	0
0	0	0	1	0	0	1	0
0	0	0	0	0	0	0	0

รูปที่ 4.5 วงจรลดค่าเข้ารหัสหนึ่งในสี่ขนาด 4 บิต

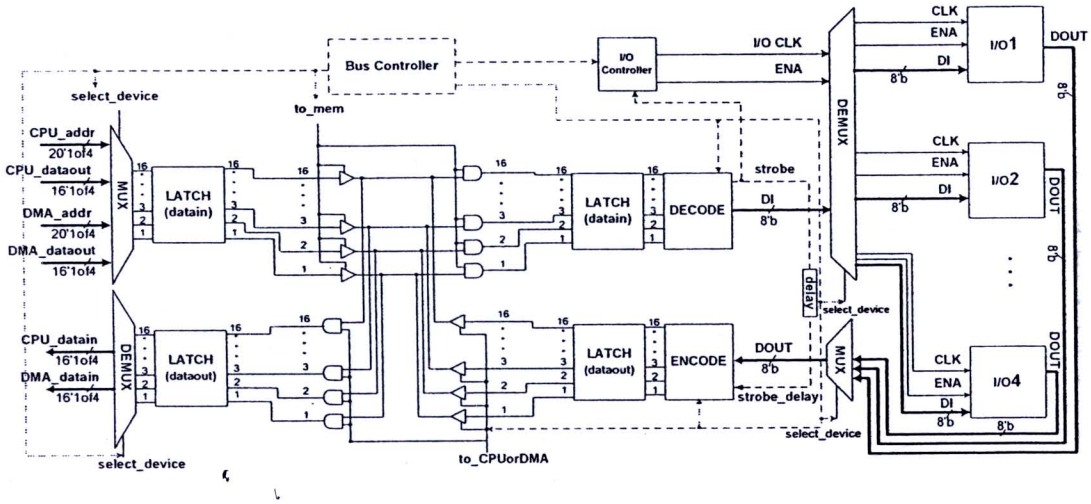
4.3 บัสอุปกรณ์ต่อพ่วง

ดีเอ็มเอ ไมโครโพรเซสเซอร์ และหน่วยความจำหลัก เชื่อมต่อกันผ่านบัสระบบในบทที่ 3 ส่วนอุปกรณ์ต่อพ่วงจะเชื่อมต่อกับดีเอ็มเอผ่านบัสสำหรับอุปกรณ์ต่อพ่วง ซึ่งติดต่อกับอุปกรณ์ต่อพ่วงได้สูงสุด 4 ตัว ข้อดีของการใช้บัสอุปกรณ์ต่อพ่วงคือ เมื่อดีเอ็มเอทำงานรับส่งข้อมูลจากอุปกรณ์ต่อพ่วงไปยังอุปกรณ์ต่อพ่วงด้วยกันจะไม่ใช้บัสระบบ แต่ใช้บัสอุปกรณ์ต่อพ่วงแทน ส่งผลให้ไมโครโพรเซสเซอร์สามารถใช้งานบัสระบบเพื่อติดต่อกับหน่วยความจำในขณะที่ดีเอ็มเอทำงานดังกล่าวได้ นอกจากนี้บัสอุปกรณ์ต่อพ่วงยังช่วยลดโครงสร้างการเชื่อมต่อเมื่ออุปกรณ์มีจำนวนมากขึ้นอีกด้วย

4.3.1 โครงสร้างของบัสอุปกรณ์ต่อพ่วง

บัสอุปกรณ์ต่อพ่วงมีโครงสร้างหลักเช่นเดียวกับบัสระบบในบทที่ 3 แต่ตัดส่วนพักเลขที่อยู่ (Address Latch) ส่วนติดต่อกับไมโครโพรเซสเซอร์ และส่วนติดต่อกับหน่วยความจำ

แบบสมวารออก และเพิ่มส่วนติดต่อกับอุปกรณ์ต่อพ่วงแบบสมวาร (I/O Interface) แทนบัสอุปกรณ์ต่อพ่วงแสดงดังรูปที่ 4.6



รูปที่ 4.6 บัสอุปกรณ์ต่อพ่วง

4.3.2 การทำงานของบัสอุปกรณ์ต่อพ่วง

บัสอุปกรณ์ต่อพ่วงทำหน้าที่รับส่งข้อมูลระหว่างดีเอ็มเอและอุปกรณ์ต่อพ่วงตามคำสั่ง ซึ่งคำสั่งที่เรียกใช้งานบัสอุปกรณ์ต่อพ่วงมีดังนี้

- คำสั่งอิน (IN): แบ่งออกเป็นคำสั่งย่อยที่เรียกใช้งานบัสระบบคือ

- IN I/O,@K : ดีเอ็มเอจะส่งสัญญาณอ่าน และเลขที่อยู่ตำแหน่งที่ต้องการอ่าน ผ่านบัสระบบไปยังหน่วยความจำต้นทาง เมื่ออ่านค่าจากหน่วยความจำต้นทางเสร็จสิ้นจะส่งค่าที่อ่านได้ผ่านบัสระบบกลับมายังดีเอ็มเอ ดีเอ็มเอจะส่งสัญญาณ moveout เข้าบัสอุปกรณ์ต่อพ่วงและส่งค่าที่อ่านได้ในเอ็มเอ ผ่านบัสอุปกรณ์ต่อพ่วง ไปยังอุปกรณ์ต่อพ่วงปลายทาง

- IN I/O,I/O : ดีเอ็มเอจะส่งสัญญาณ movein เข้าบัสอุปกรณ์ต่อพ่วง และบัสอุปกรณ์ต่อพ่วงจะรับข้อมูลจากอุปกรณ์ต่อพ่วงต้นทางส่งต่อมายังดีเอ็มเอ เมื่อดีเอ็มเอรับข้อมูลครบแล้วสัญญาณ movein จะเปลี่ยนเป็น 0 จากนั้นดีเอ็มเอจะส่งสัญญาณ moveout เข้าบัสอุปกรณ์ต่อพ่วงและส่งข้อมูลที่รับไว้ในดีเอ็มเอดังกล่าว ผ่านบัสอุปกรณ์ต่อพ่วง ไปยังอุปกรณ์ต่อพ่วงปลายทาง

- คำสั่งเอาท์ (OUT) I/O,@K : ดีเอ็มเอจะส่งสัญญาณ movein เข้าบัสอุปกรณ์ต่อพ่วง และบัสอุปกรณ์ต่อพ่วงจะรับข้อมูลจากอุปกรณ์ต่อพ่วงต้นทางส่งต่อมายังดีเอ็มเอ เมื่อดีเอ็มเอรับข้อมูลครบแล้วสัญญาณ movein จะเปลี่ยนเป็น 0 จากนั้นดีเอ็มเอจะส่งสัญญาณเขียนเลขที่อยู่ตำแหน่งที่ต้องการเขียน และข้อมูลที่รับจากอุปกรณ์ต่อพ่วงดังกล่าว ผ่านบัสระบบไปยังหน่วยความจำ เพื่อเขียนค่าลงหน่วยความจำ

จะเห็นได้ว่างานหลักของบัสอุปกรณ์ต่อพ่วงคือ รับส่งข้อมูลจากอุปกรณ์ต่อพ่วง การรับข้อมูลจากอุปกรณ์ต่อพ่วง มีขั้นตอนโดยสรุปคือ เมื่อบัสอุปกรณ์ได้รับสัญญาณรับข้อมูลคือ movein และรับข้อมูลจากอุปกรณ์ต่อพ่วงต้นทางครบแล้วจะเข้าสู่ขั้นทำงาน โดยจะส่งข้อมูลดังกล่าวผ่านตัวบัสอุปกรณ์ต่อพ่วงไปยังดีเอ็มเอ ส่วนการส่งข้อมูลไปยังอุปกรณ์ต่อพ่วง มีขั้นตอนโดยสรุปคือ เมื่อบัสอุปกรณ์ได้รับสัญญาณส่งข้อมูลคือ moveout และรับข้อมูลจากดีเอ็มเอครบแล้วจะเข้าสู่ขั้นทำงาน โดยจะส่งข้อมูลดังกล่าวผ่านตัวบัสอุปกรณ์ต่อพ่วงไปยังอุปกรณ์ต่อพ่วงปลายทาง เมื่อเสร็จสิ้นการทำงานสัญญาณควบคุมทั้งหมดจะเปลี่ยนเป็น 0 เพื่อเข้าสู่ขั้นว่าง

4.4 การทำงานของดีเอ็มเอ

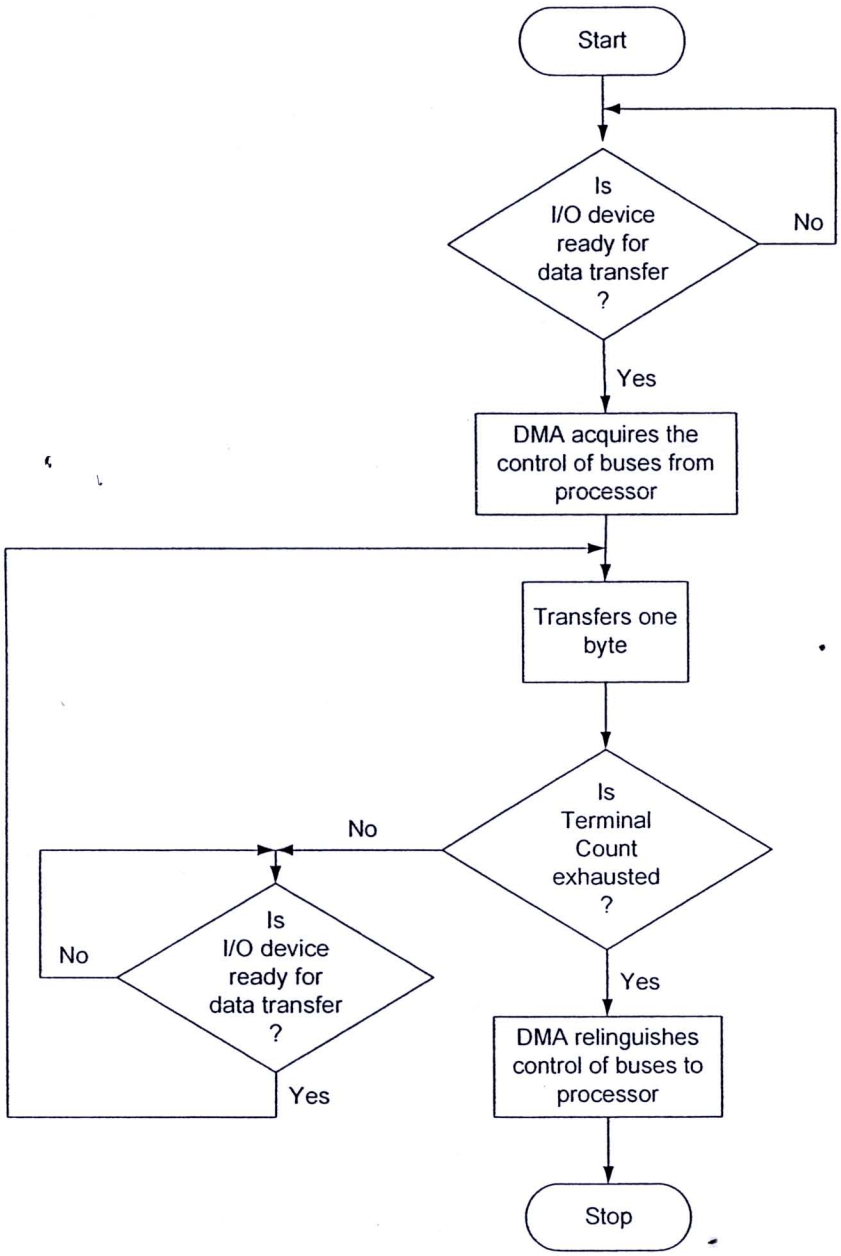
การทำดีเอ็มเอใช้รูปแบบการเคลื่อนย้ายข้อมูลแบบ Block Transfer Mode ดังรูปที่ 4.7 [10] โดยใช้จังหวะของสัญญาณติดต่อระหว่างดีเอ็มเอ ไมโครโพรเซสเซอร์ และหน่วยความจำดังรูปที่ 4.8 ซึ่งปรับปรุงมาจากดีเอ็มเอแบบอสมวาร [4] เป็นตัวควบคุมจังหวะในการทำงาน ซึ่งอธิบายขั้นตอนการทำงานของดีเอ็มเอ ได้ดังนี้

1. เมื่อไมโครโพรเซสเซอร์พบคำสั่งที่เรียกใช้งานดีเอ็มเอ ซึ่งประกอบด้วย คำสั่งอิน และคำสั่งเอาท์ จะส่งค่าถอดรหัสการทำงานจากคำสั่งดังกล่าว ไปที่บัฟเฟอร์ควบคุมของดีเอ็มเอ

2. ดีเอ็มเอตรวจสอบสถานะของอุปกรณ์ต้นทางที่ต้องการส่งข้อมูล และอุปกรณ์ปลายทางที่ต้องการรับข้อมูล ตามค่าถอดรหัสการทำงานที่เก็บไว้ในบัฟเฟอร์ควบคุมในข้อ 1 จากนั้น รอจนกว่าอุปกรณ์มีสถานะพร้อมเคลื่อนย้ายข้อมูล (I/O Ready = 1)

3. เมื่ออุปกรณ์ในข้อ 2 มีสถานะพร้อมทำงาน ดีเอ็มเอจะร้องขอใช้บัสระบบ (Bus Request: BR = 1) จากไมโครโพรเซสเซอร์และได้รับสิทธิ์ในการใช้บัสระบบ (Bus Grant:

BG = 1) จากไมโครโพรเซสเซอร์หากเป็นงานที่เกี่ยวข้องกับหน่วยความจำหลัก หรือได้สิทธิ์ในการใช้บัสอุปกรณ์ต่อพ่วงหากเป็นงานที่เกี่ยวข้องกับอุปกรณ์ต่อพ่วงเท่านั้น



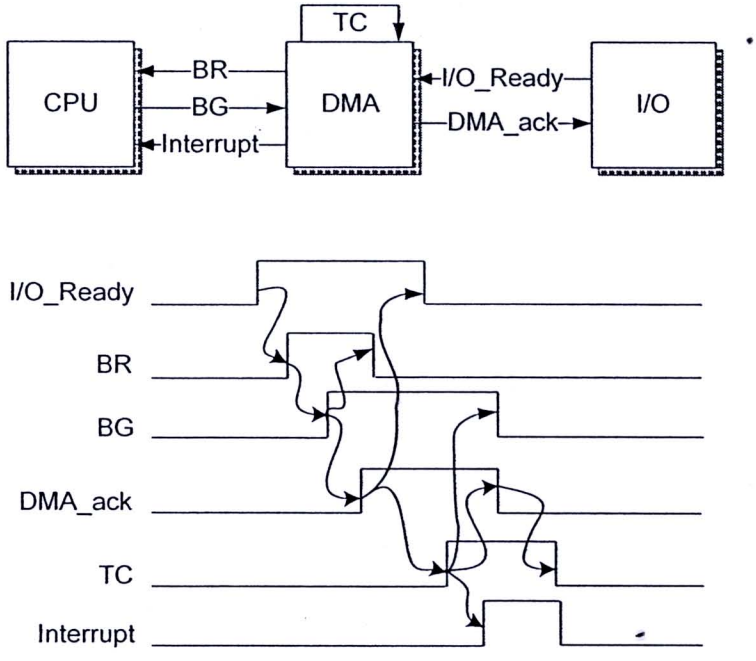
รูปที่ 4.7 การทำดีเอ็มเอแบบ Block Transfer Mode

4. ค่าถอดรหัสในข้อ 1 ถูกส่งมาที่ดีเอ็มเอเพื่อระบุทิศทาง ระบุที่อยู่ของอุปกรณ์ส่งข้อมูล ที่อยู่ของอุปกรณ์รับข้อมูล ข้อมูลที่ต้องการรับส่ง และจำนวนข้อมูลที่ต้องการรับส่ง จากนั้นดีเอ็มเอทำการรับส่งข้อมูลผ่านบัสที่ได้สิทธิ์ใช้งานในข้อ 3 (DMA ack = 1)

5. ดีเอ็มเอตรวจสอบว่าจำนวนข้อมูลที่รับส่งในข้อ 4 เท่ากับจำนวนข้อมูลที่ต้องการรับส่งหรือไม่ ถ้าไม่ให้ทำการส่งต่อไปจนครบ โดยหากเป็นคำสั่งเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ ที่มีขนาดข้อมูลมากกว่า 1 เวิร์ด ดีเอ็มเอจะเพิ่มค่าที่อยู่ในรีจิสเตอร์เลขที่อยู่ต้นทางปัจจุบัน และรีจิสเตอร์เลขที่อยู่ปลายทางปัจจุบันขึ้นหนึ่งค่าในแต่ละรอบก่อนจะทำการส่งรอบต่อไป เพื่อส่งข้อมูลไปยังตำแหน่งต่อไปในหน่วยความจำอย่างต่อเนื่อง

การตรวจสอบจะเปรียบเทียบกับค่าในรีจิสเตอร์ตัวนับปัจจุบัน ซึ่งเก็บจำนวนเวิร์ดข้อมูลที่ต้องการส่งไว้ ทุกครั้งที่รับหรือส่งข้อมูลครบ 1 เวิร์ด ค่าในรีจิสเตอร์ดังกล่าวจะลดลง 1 ค่า หากค่าดังกล่าวมีค่าเป็น 0 นั่นหมายถึงการรับส่งข้อมูลครบตามจำนวนที่ต้องการแล้ว

6. เมื่อส่งข้อมูลครบแล้ว (TC = 1) ให้คืนสิทธิ์การใช้บัสระบบให้กับไมโครโพรเซสเซอร์หากเป็นงานที่เกี่ยวข้องกับหน่วยความจำหลัก หรือหยุดใช้บัสอุปกรณ์ต่อพ่วงหากเป็นงานที่เกี่ยวข้องกับอุปกรณ์ต่อพ่วงเท่านั้น และจบการทำดีเอ็มเอ (Interrupt = 1)



รูปที่ 4.8 การติดต่อของสัญญาณควบคุมระหว่างดีเอ็มเอกับระบบ

ตารางที่ 4.1 ค่าภายในรีจิสเตอร์และอินพุทเอาท์พุทของดีเอ็มเอสำหรับคำสั่ง OUT3 @20,@10

Register	Times								
	t1	t2	t3	t4	t5	t6	t7	t8	t9
Base Source Address	10								null
Base Destination Address	20								
Base Word Count	3								
Current Source Address	null	10	11	12	null				
Current Destination Address		null				20	21	22	
Current Word Count		3	2	1	0	null	3	2	1	0	null
Temp1		25							null
Temp2		null	80						
Temp3		null	null	72					
I/O DATA									
DMA input	null	25	80	72	null				null
DMA output		null				25	80	72	

ตารางที่ 4.1 แสดงค่าของรีจิสเตอร์ภายในดีเอ็มเอ ซึ่งตอบสนองงานตามคำสั่งตัวอย่างที่กำหนด คือเคลื่อนย้ายข้อมูลระหว่างหน่วยความจำกับหน่วยความจำ โดยมีรายละเอียดคือ เคลื่อนย้ายข้อมูลขนาด 3 เวิร์ด จากหน่วยความจำต้นทางตำแหน่งที่ 10 ไปยังหน่วยความจำปลายทางตำแหน่งที่ 20 โดยค่าข้อมูลเวิร์ดแรกที่เก็บไว้ในหน่วยความจำหลักตำแหน่งที่ 10 คือ 25 ค่าข้อมูลเวิร์ดต่อไปคือ 80 และ 72 เก็บไว้ในตำแหน่งถัดไปจากเวิร์ดแรกคือตำแหน่งที่ 11 และ 12 ตามลำดับ