

บทที่ 1

บทนำ

บทนำของงานวิจัยเรื่องการออกแบบและการอิมพลิเมนต์ระบบแบบอสสมวาร ด้วยวิธีการเข้ารหัสหนึ่งในสี่ ประกอบด้วย ความเป็นมาและความสำคัญของปัญหา วัตถุประสงค์ ขอบเขตการดำเนินงาน ประโยชน์ที่คาดว่าจะได้รับ ขั้นตอนการดำเนินงาน ลำดับขั้นตอนในการ เสนอการวิจัย และผลงานที่ตีพิมพ์จากงานวิจัย โดยมีรายละเอียดดังนี้

1.1 ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันงานทางด้านดิจิทัลถูกพัฒนาเพิ่มขีดความสามารถมากขึ้น เพื่อตอบสนอง ความต้องการของเทคโนโลยีตามยุคสมัย ซึ่งมีความซับซ้อนของงานมากขึ้นและต้องการความ รวดเร็วในการทำงานสูงขึ้นตามไปด้วย การออกแบบวงจรดิจิทัลแบบอสสมวาร (Asynchronous Digital Circuits) [1] สามารถรองรับข้อจำกัดในการออกแบบวงจรมีข้อดีว่าการออกแบบ ด้วยวงจรมีข้อจำกัดในการออกแบบสูงกว่า เนื่องจากวงจรมีข้อดีที่เป็นวงจรที่ใช้การกำกับ จังหวะของสัญญาณนาฬิกาเป็นตัวควบคุมจังหวะในการรับส่งข้อมูลในระบบ ให้มีการทำงานที่ พร้อมเพรียงกัน ซึ่งหากวงจรมีความซับซ้อนและมีขนาดใหญ่ ระยะทางในวงจรที่เพิ่มมากขึ้นจะ ส่งผลให้เกิดความคลาดเคลื่อนของสัญญาณนาฬิกา (Clock Skew) กล่าวคือส่วน (Path) ที่อยู่ ไกลกว่าจะได้รับสัญญาณจากสัญญาณนาฬิกาได้ช้ากว่าส่วนที่อยู่ใกล้ทำให้เกิดความ คลาดเคลื่อนของจังหวะการทำงาน ส่งผลให้ทำงานผิดพลาดได้ แต่ในวงจรมีข้อดีไม่ต้องอาศัย สัญญาณนาฬิกาเป็นตัวควบคุมจังหวะของการรับส่งข้อมูลในระบบ แต่ใช้สัญญาณเฉพาะติดต่อ ภายในแต่ละวงจรแทน ข้อจำกัดในเรื่องขนาดของวงจรมีข้อดีที่ไม่มีผลต่อการทำงานของวงจรมี ข้อจำกัดสำหรับประสิทธิภาพทางด้านความเร็ว วงจรมีข้อดีมีมากกว่าวงจรมีข้อดี เนื่องจากวงจรมี ข้อจำกัดถูกกำหนดให้ความเร็วในการทำงานของวงจรมีข้อดีขึ้นอยู่กับสัญญาณนาฬิกาส่วนที่ทำงานช้าที่สุด เพื่อให้วงจรทำงานเข้าจังหวะกันได้ได้อย่างถูกต้อง แต่วงจรมีข้อดีไม่ใช้สัญญาณนาฬิกา ความเร็ว ในการทำงานที่ได้จึงเท่ากับเวลาการทำงานของแต่ละขั้นตอนทำให้ทำงานได้รวดเร็วกว่า

นอกจากนี้ วงจรมีข้อดียังมีข้อดีในด้านประหยัดพลังงาน โดยวงจรมีข้อดีใช้ พลังงานในการทำงานน้อยกว่าวงจรมีข้อดี เนื่องจากวงจรมีข้อดีนั้นใช้สัญญาณนาฬิกาในการ

ควบคุมการสลับไปมาของการรับส่งของข้อมูล ซึ่งจะเกิดการคายประจุและเก็บประจุสัญญาณตลอดทั้งวงจรตลอดเวลา แต่ในวงจรอสมวาร การเปลี่ยนแปลงสัญญาณรับส่งข้อมูลในส่วนต่าง ๆ นั้นไม่จำเป็นต้องเปลี่ยนแปลงตลอดทั้งวงจรตลอดเวลา จะมีการเปลี่ยนแปลงเฉพาะในส่วนที่เกี่ยวข้องกับการทำงานในแต่ละงานเท่านั้น ทำให้ใช้พลังงานน้อยกว่า การเปลี่ยนแปลงเฉพาะส่วนนี้ยังง่ายต่อการตรวจสอบหากเกิดข้อผิดพลาดในการทำงานขึ้น โดยสามารถตรวจสอบความผิดพลาดได้จากระบบตอบรับ (Acknowledgement Circuits) ของวงจร ทำให้ทราบได้ว่าเกิดความผิดพลาดขึ้นที่จุดใดของวงจรจากการทำงานของส่วนตอบรับได้ ช่วยประหยัดเวลาในการทดลองโดยไม่จำเป็นต้องตรวจหาความผิดพลาดจากวงจรทั้งหมด

การรับส่งข้อมูลระหว่างวงจรที่มีการทำงานซับซ้อนนั้น เส้นทางรับส่งข้อมูลย่อมมีความซับซ้อนเนื่องจากแต่ละวงจรมีความแตกต่างกันเพื่อรองรับการทำงานที่หลากหลาย การออกแบบบัส (Bus) ที่ใช้เป็นเส้นทางรับส่งข้อมูลระหว่างวงจรให้มีประสิทธิภาพจึงทำได้ยาก หากในระบบมีทั้งวงจรอสมวารและอสมวารรวมกันจะทำให้การออกแบบยุ่งยากมากยิ่งขึ้นไปอีก เกิดปัญหาการใช้สายสัญญาณจำนวนมาก การใช้พลังงานอย่างสิ้นเปลือง และเกิดความยุ่งยากในการปรับปรุงเพื่อพัฒนาต่อไป

การออกแบบวงจรอสมวารไม่มีการใช้สัญญาณนาฬิกาควบคุมจังหวะในการรับส่งข้อมูล จึงใช้วิธีการเข้ารหัสข้อมูลเพื่อตรวจสอบการมาถึงของข้อมูล และสร้างจังหวะในการทำงานที่ถูกต้องให้กับวงจรอสมวาร อีกทั้งการเข้ารหัสข้อมูลยังช่วยให้สามารถตรวจสอบความผิดพลาดของข้อมูลที่ผ่านการเข้ารหัสแล้วได้ง่ายขึ้น การเข้ารหัสที่นิยม เช่น การเข้ารหัส[2]โดยใช้ข้อมูลรวมชุด (Bundle Data) การเข้ารหัสโดยใช้รหัสรางคู่ (Dual-rail Code) และการเข้ารหัสโดยใช้รหัสหนึ่งในสี่ (1-of-4 Code) ซึ่งเป็นรูปแบบการเข้ารหัสแบบ 1-of-N Code [3] ที่ใช้พลังงานในการเปลี่ยนสถานะของสัญญาณ (State Transition) น้อยกว่าการเข้ารหัสข้อมูลแบบอื่น

งานวิจัยนี้จึงมีวัตถุประสงค์เพื่อพัฒนาขอบเขตการวิจัยเกี่ยวกับวงจรอสมวาร (Asynchronous Circuits) ทางด้านการใช้พลังงานให้มีประสิทธิภาพในการรับส่งข้อมูล และประมวลผลวงจรแบบอสมวาร โดยศึกษาการออกแบบบัสระบบแบบอสมวาร (Asynchronous System Bus) โดยใช้รหัสหนึ่งในสี่เข้ารหัสในการรับส่งข้อมูลเพื่อเพิ่มประสิทธิภาพทางด้านการใช้พลังงานให้กับบัสระบบ [4] ที่เชื่อมต่อกับไมโครโพรเซสเซอร์แบบอสมวาร (Asynchronous

Processor) หน่วยความจำ และอุปกรณ์อินพุต/เอาต์พุต ซึ่งรองรับความสามารถในการเพิ่มความเร็วของบัสด้วยเทคนิคอินเทอร์รัพท์และดีเอ็มเอได้

1.2 วัตถุประสงค์

งานวิจัยนี้มีวัตถุประสงค์เพื่อศึกษาการออกแบบบัสระบบแบบอสมวารโดยใช้เทคนิคการเข้ารหัสหนึ่งในสี่ช่วยเพิ่มประสิทธิภาพทางการใช้พลังงานให้กับบัสระบบ

1.3 ขอบเขตการดำเนินงาน

1. ออกแบบบัสระบบแบบอสมวารที่มีคุณสมบัติดังต่อไปนี้
 - 1.1 สายสัญญาณและเลขที่อยู่ขนาด 8 บิตเป็นอย่างน้อย
 - 1.2 เข้ารหัสโดยใช้รหัสหนึ่งในสี่
 - 1.3 สามารถเชื่อมต่อกับไมโครโพรเซสเซอร์แบบอสมวาร อุปกรณ์ต่อพ่วง และรองรับการใช้งานอินเทอร์รัพท์และดีเอ็มเอได้
2. สังเคราะห์วงจรบัสระบบผ่านโปรแกรม Xilinx ISE เป็นอย่างน้อย และจำลองการทำงานผ่านโปรแกรม ModelSim XE เป็นอย่างน้อย โดยกำหนดค่าความหน่วงเวลาด้วยตนเอง
3. อิมพลีเมนต์วงจรบัสระบบด้วยการโปรแกรมลงเอฟพีจีเอเป็นอย่างน้อย
4. ทดสอบประสิทธิภาพการทำงานของบัสระบบ ด้วยการวัดการใช้พลังงานของบัสเข้ารหัสร่างคู่กับบัสเข้ารหัสหนึ่งในสี่ในระดับการเปลี่ยนสถานะของสัญญาณ และประมาณค่าพลังงานที่ถูกใช้ในการทำงานของบัสระบบ

1.4 ประโยชน์ที่คาดว่าจะได้รับ

ได้บัสระบบแบบอสมวารโดยใช้เทคนิคการเข้ารหัสหนึ่งในสี่ช่วยเพิ่มประสิทธิภาพทางการใช้พลังงานให้กับบัสระบบ

1.5 ขั้นตอนการดำเนินงาน

1. ศึกษาการออกแบบวงจรถมวาร
2. ศึกษาการออกแบบบัลระบบสำหรับคอมพิวเตอร์ ชนิดของบัล การทำงานของบัล การแลกเปลี่ยนข้อมูล
3. ศึกษาหลักการทำงานของดีเอ็มเอ และอินเตอร์รัพท์
4. ศึกษาวิธีการเชื่อมต่อระหว่างวงจรถมวาร และอสมวาร
5. ศึกษาการออกแบบบัลระบบแบบอสมวาร
6. ออกแบบบัลระบบแบบอสมวารที่ใช้การเข้ารหัสหนึ่งโนตี
7. เชื่อมต่อบัลกับองค์ประกอบวงจรร่วมกัน
8. สังเคราะห์วงจรที่ได้ออกแบบไว้ จำลองการทำงาน และอิมพลิเมนต์วงจรลงเฟรพซีไอ
9. ทดสอบประสิทธิภาพของบัลระบบ ด้วยการวัดการใช้พลังงานของบัล
10. สรุปผลและเรียบเรียงวิทยานิพนธ์

1.6 ลำดับขั้นตอนในการเสนอการวิจัย

วิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 7 บทดังนี้ บทที่ 1 เป็นบทนำซึ่งกล่าวถึงที่มาและความสำคัญของปัญหา รวมทั้งวัตถุประสงค์ของงานวิจัย บทที่ 2 สรุปทฤษฎีที่ใช้และงานวิจัยที่เกี่ยวข้อง บทที่ 3 เสนอวิธีการออกแบบบัลระบบแบบอสมวาร ซึ่งเข้ารหัสหนึ่งโนตีเพื่อลดการใช้พลังงานของบัลระบบ บทที่ 4 อธิบายการออกแบบดีเอ็มเอซึ่งเป็นองค์ประกอบที่ใช้ร่วมกับบัลระบบ บทที่ 5 อธิบายการออกแบบและสร้างสถาปัตยกรรมรวมถึงชุดคำสั่งของไมโครโปรเซสเซอร์เข้ารหัสหนึ่งโนตี ซึ่งเป็นองค์ประกอบที่ใช้ร่วมกับบัลระบบเช่นกัน บทที่ 6 เสนอผลการทดลอง รวมทั้งประสิทธิภาพของบัลระบบที่ออกแบบ โดยเปรียบเทียบกับบัลระบบแบบอสมวารเข้ารหัสรางคู่ที่มีสถาปัตยกรรมเดียวกัน และบทที่ 7 เป็นบทสรุปการวิจัยและข้อเสนอแนะ

1.7 ผลงานที่ตีพิมพ์จากงานวิจัย

ส่วนหนึ่งของวิทยานิพนธ์นี้ได้ตีพิมพ์เป็นบทความทางวิชาการ ในหัวข้อ "Reducing Power Consumption in Asynchronous System Bus" โดย กิตติมา ฐานพีรภัทร์ และอาทิตย์ ทองทักษ์ ในงานประชุมวิชาการ "The 25th International Technical Conference on Circuits/Systems, Computers and Communications (ITC-CSCC2010)" ณ โรงแรมแอมบาสเดอร์ซีดีจอมเทียน เมืองพัทยา จังหวัดชลบุรี ในระหว่างวันที่ 4-7 กรกฎาคม 2553