

รายการอ้างอิง

- [1] Johns, D. and Martin, K. Analog Integrated Circuit Design. John Wiley & Sons, USA, 1997
- [2] Kugelstadt, T. The operation of SAR ADC based on Charge Redistribution.
[Online] Available from: <http://focus.ti.com.cn/cn/cn/lit/an/sly176/slyt176.pdf>
[2009, March]
- [3] Jacob Baker, R. CMOS Circuit Design, Layout and Simulation. John Wiley & Sons, USA, 2008
- [4] Razavi, B. Design of Analog CMOS Integrated Circuits. McGrawHill: New York, USA, 2001
- [5] Gray, P. R., Hurst, P. J., Lewis S. L., and Meyer, R. G. Analysis and Design of Analog Integrated Circuits. John Wiley & Sons, International, 2010
- [6] Patheera Uthaichana, Ekachai Leelarasmee. Low Power CMOS Dynamic Latch Comparators. TENCON Conference, Vol.2, P. 605, 2003
- [7] Samid, L., Volz, P., Manoli, Y., A dynamic analysis of latched CMOS Comparator. ISCAS Proceeding of the 2004 International Symposium, Vol.1, P. 1, 2004
- [8] MOSIS INC. MOSFET SCN 0.5um. [Online]
Available from: <http://www.mosis.com/cgi-bin/cgiwrap/umosis/swp/params/ami-c5/ami-c5/t6bj-params.txt> [2009, March]

ประวัติผู้เขียนวิทยานิพนธ์

นายวารินทร์ ลิ้มวินุญช์ เกิดวันที่ ๓ กรกฎาคม พุทธศักราช ๒๕๓๑ ที่จังหวัด กรุงเทพมหานคร สำเร็จการศึกษาปริญญาวิทยาศาสตรบัณฑิตเกียรตินิยมอันดับสอง สาขาวิชาวิศวกรรมไฟฟ้า จากคณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา ๒๕๕๑ และสมัครเข้าศึกษาต่อในหลักสูตรวิทยาศาสตรมหาบัณฑิต สาขาภาควิชาวิศวกรรมไฟฟ้า แขนงวิศวกรรมไฟฟ้าอิเล็กทรอนิกส์เชิงเลข ที่คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา ๒๕๕๒ และได้รับการตีพิมพ์บทความชื่อ A successive Approximation ADC based on Charge Sharing and Charge Accumulation techniques ในวารสารชื่อ ICoSoc ๒๐๑๐ Proceeding ฉบับที่ ๑ ปีพุทธศักราช ๒๕๕๓ หน้า ๑-๔



