

## บทที่ 5

# พลังงาน ผลการจำลองสถานะชั่วคราวของทั้งระบบ ความไม่เป็นเชิงเส้นผลต่าง และความไม่เป็นเชิงเส้นผลรวมของวงจร (Power Consumption Overall Transient Simulation Differential Nonlinearity and Integral Nonlinearity of Proposed ADC)

### 5.1. พลังงานในวงจรแปลงผันแอนะล็อกเป็นดิจิทัล (Power Consumption of ADC)

พลังงานเป็นปัจจัยสำคัญในการออกแบบวงจรรวม โดยในหัวข้อนี้จะคำนวณการใช้พลังงานของวงจรทั้งหมดของวงจรแปลงผันในหนึ่งวัฏจักรการแปลงผัน

ในหนึ่งวัฏจักรการแปลงผัน มีการชั่งตัวอย่างแรงดันอ้างอิงเพียงครั้งเดียว และสามารถคำนวณจากสมการพลังงานในการอัดประจุแก่ตัวเก็บประจุ โดยในงานวิจัยนี้มีค่าความจุเท่ากับ 1 pF ดังนั้นพลังงานที่ใช้คือ

$$E_{\text{sampling}} = 2 \times \frac{1}{2} C (V_{\text{ref}+} - V_{\text{cm}})^2 = 0.25 \text{ pJ} \quad (5-1)$$

การแบ่งครึ่งประจุในงานวิจัยนี้เกิดจากการแบ่งประจุในตัวเก็บประจุสองตัวที่มีค่าความจุเท่ากัน โดยไม่ได้ทำการอัดประจุใหม่แก่ตัวเก็บประจุแต่อย่างใด ดังนั้นจึงไม่มีการใช้พลังงานในการแบ่งครึ่งประจุ

การสะสมประจุเกิดจากการทำงานของวงจรออปแอมป์ โดยในงานวิจัยนี้ วงจรออปแอมป์ใช้กำลังงานที่จุดทำงานโดยสรุปในตารางที่ 5-1

ตารางที่ 5-1 กระแสและกำลังงานในวงจรออปแอมป์ทั้งหมด

	Bias Circuit	Telescopic	Class A (CS)	CMFB	Total
Total Current	25 uA	10 uA	40 uA	10 uA	85 uA
Power @ $V_{\text{dd}}=3.3\text{V}$	82.5 uW	33 uW	132 uW	33	280.5 uW

เนื่องจากวงจรแปลงผันใช้สัญญาณ 10 คาบในหนึ่งวัฏจักรการแปลงผัน ซึ่งคาบแรกใช้ในการชั่งตัวอย่าง คาบถัดมาคือช่วงหาบิตสัญญาณลักษณะ (Signed Bit) ของวงจรที่แสดงว่าผลต่าง

สัญญาณขาเข้าเป็นบวกหรือลบ และ 8 คาบที่เหลือคือบิตสัญญาณขาออกที่แปลงผันได้ ดังนั้น จากตารางที่ 5-1 วงจรอปแอมป์ใช้พลังงานในหนึ่งวัฏจักรคือ

$$E_{op-amp} = P_{opamp} T_{I-cycle} = (280.5 \mu W)(10 \times 800 ns) = 2.244 nJ \quad (5-2)$$

วงจรเปรียบเทียบประกอบด้วยวงจรรขยายขาเข้าและวงจรตัดสินใจระดับสัญญาณ โดยวงจรรขยายขาเข้ามีกำลังงานที่จุดทำงาน คือ

$$P_{pre-amp} = 20 \mu A \times 3.3V = 66 \mu W \quad (5-3)$$

ดังนั้นพลังงานทั้งหมดในการทำงานของวงจรรขยายขาเข้าในหนึ่งวัฏจักรคือ

$$E_{pre-amp} = (66 \mu W)(10 \times 800 ns) = 0.528 nJ \quad (5-3)$$

วงจรตัดสินใจระดับสัญญาณใช้วงจรผกผัน (Inverter Circuit) ในการทำงาน ดังนั้นพลังงานในการขับเคลื่อนของวงจรตัดสินใจสัญญาณคือการอัดประจุแก่ตัวเก็บประจุขาออกให้มีค่าแรงดันจาก 0 โวลต์ เป็นแรงดัน  $V_{DD}$  ที่ด้านขาออกข้างหนึ่งของวงจรมือ โดยคำนวณในกรณีการใช้พลังงานมากที่สุดในการอัดประจุในหนึ่งวัฏจักร ดังนั้นพลังงานที่ใช้ในของวงจรตัดสินใจสัญญาณคือ

$$E_{decision} = 10 \times C_L V_{DD}^2 = 10 \times (22.437 fF)(3.3^2) \approx 2.44 pJ \quad (5-4)$$

โดย  $C_L$  คือ โหลดตัวเก็บประจุของวงจรตัดสินใจระดับสัญญาณหรือ ตัวเก็บประจุขาเข้าของวงจรแลตช์พลวัต

วงจรแลตช์พลวัตมีการทำงานของวงจรผกผันสองตัวที่ต่อป้อนกลับแบบวงซึ่งกันและกัน และพลังงานเกิดขึ้นเมื่อทำการจำค่าสัญญาณใหม่ โดยการขับวงจรมผกผันอีกตัวเพื่อใช้ในการจำระดับสัญญาณ ดังนั้นสามารถคำนวณพลังงานที่ใช้ในการจำระดับสัญญาณใหม่คือ

$$E_{Latch} = 10 \times C_L V_{DD}^2 = 10 \times (22.437 fF)(3.3^2) \approx 2.44 pJ \quad (5-5)$$

จากสมการ (5-1), (5-2), (5-4) และ (5-5) สามารถสรุปพลังงานที่ใช้ในหนึ่งวัฏจักรของวงจรแปลงผัน ดังตารางที่ 5-2

ตารางที่ 5-2 พลังงานที่ใช้ในวงจรแปลงผันแอนะล็อกเป็นดิจิทัลหนึ่งวัฏจักร

	Sampling Circuit	Op-amp Circuit	Preamplifier Circuit	Decision Circuit	Dynamic Latch	Total
Energy Consumption	0.5pJ	2.244nJ	0.528nJ	2.44pJ	2.44pJ	2.77713nJ

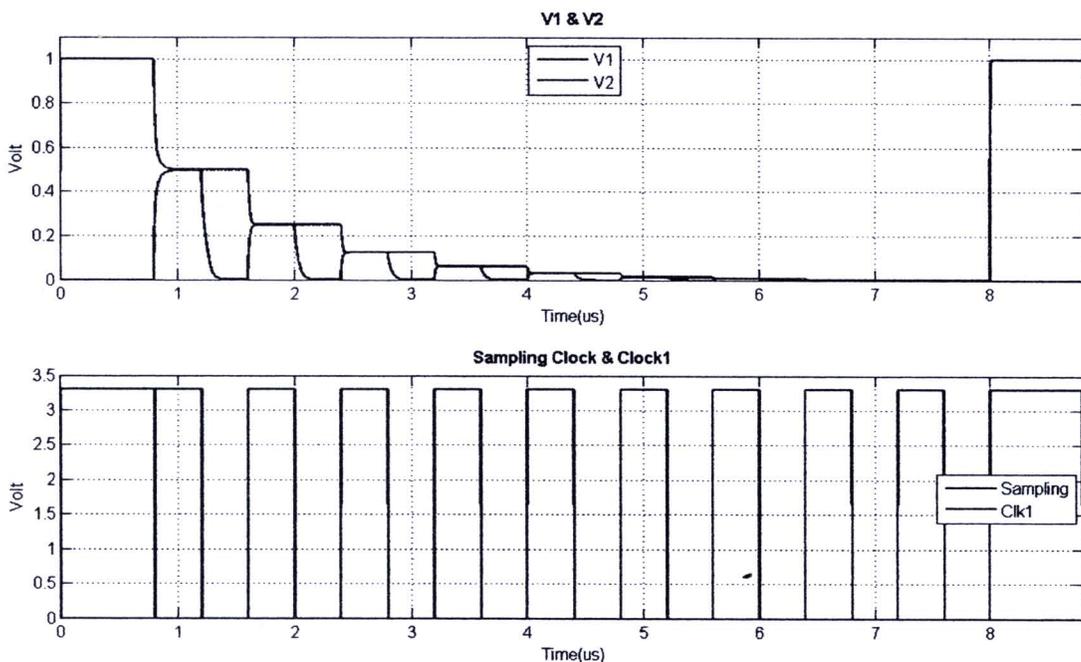
จากตารางที่ 5-2 ดังนั้นในหนึ่งวัฏจักรการแปลงผัน วงจรใช้กำลังงานทั้งหมดคือ

$$P_{total} = \frac{E_{total}}{10T_{clk}} \approx 347.14 \mu W \quad (5-6)$$

โดยพลังงานที่ใช้ส่วนใหญ่ในวงจรมาจากกรวงจรออปแอมป์หลักในการสะสมประจุ และสร้างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นวงจรแอนะล็อก และมาจากวงจรขยายขาเข้าที่มีการใช้พลังงานเป็นอันดับสอง เมื่อเทียบกับวงจรที่เหลือวงจรทั้งสองนี้กินพลังงานมากกว่าวงจรส่วนอื่นอย่างเห็นได้ชัด

## 5.2. ผลการจำลองสภาวะชั่วคราวของทั้งระบบ (Overall Transient Simulations)

ในหัวข้อนี้จะแสดงผลการจำลองสภาวะชั่วคราวของวงจรแปลงผันแอนะล็อกเป็นดิจิทัลในที่มีโครงสร้างตามการออกแบบวงจรในบทที่ 4 โดยเปลี่ยนระดับแรงดันขาเข้า ( $V_{in}$ ) ให้มีค่าผลต่างแรงดันเท่ากับ 200, 400, 600, 800 มิลลิโวลต์ตามลำดับ และแสดงการทำงานสามวัฏจักรต่อเนื่องกันของวงจร โดยในอันดับแรกจะแสดงผลของสัญญาณ ที่จุดต่างๆของวงจร เมื่อแรงดันขาเข้ามีค่า 200 มิลลิโวลต์ในหนึ่งวัฏจักรดังต่อไปนี้



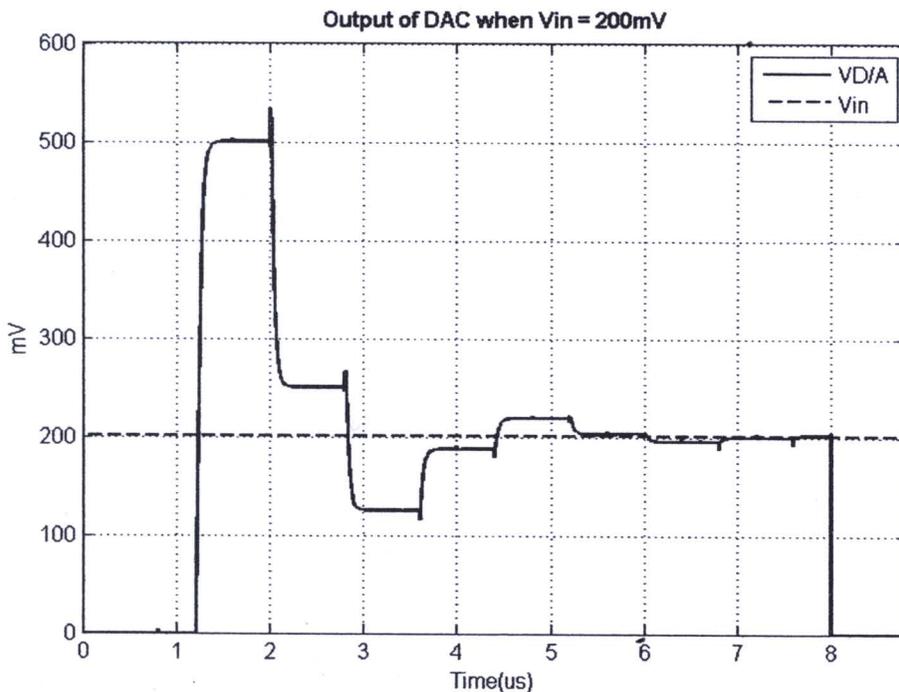
รูปที่ 5-1 รูปบน: กราฟผลต่างแรงดันบนคู่ตัวเก็บประจุ  $C_{11}-C_{12}$  ( $V_1$ ) และ  $C_{21}-C_{22}$  ( $V_2$ )

รูปล่าง: กราฟสัญญาณนาฬิกาที่ 1 ( $\phi_1$ ) และสัญญาณการซีกตัวอย่าง ( $\phi_S$ )

จากรูปที่ 5-1 แสดงผลตอบสนองของสภาวะชั่วคราวของวงจรหนึ่งวัฏจักร ซึ่งใช้สัญญาณนาฬิกาหลัก 10 คาบ หรือเท่ากับ 8 ไมโครวินาที ก่อนจะทำการซีกตัวอย่างใหม่

การทำงานของวงจรมีเริ่มต้นเมื่อสัญญาณนาฬิกาการซักร้อยอย่าง ( $\phi_s$ ) มีค่าสูง แรงดันอ้างอิงจะถูกซักร้อยอย่างเข้ามาเก็บไว้ในตัวเก็บประจุ  $C_{11}$  และ  $C_{12}$  ทำให้ผลต่างแรงดันของตัวเก็บประจุทั้งสองมีค่าเท่ากับ 1 โวลต์ เมื่อสัญญาณนาฬิกาที่ 1 ( $\phi_1$ ) มีค่าสูง ประจุถูกแบ่งครึ่งในคู่ตัวเก็บประจุ และจากกราฟ รูปที่ 5-1 รูปบน แรงดันมีค่าลดลงในลักษณะเอ็กโพเนนเชียล เนื่องจากความไม่เป็นอุดมคติของทรานซิสเตอร์ในการทำงานเป็นสวิตช์ที่มีความต้านทานช่องนำกระแสอยู่ ผลการจำลองสภาวะชั่วคราวของผลต่างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นแอนะล็อก ( $V_{D/A}$ ) แสดงไว้ดังรูปที่ 5-2 เมื่อวงจรมีแรงดันขาเข้า ( $V_{in}$ ) เท่ากับ 200 มิลลิโวลต์ แรงดัน  $V_{D/A}$  จะเปลี่ยนแปลงสู่ค่าตามสัญญาณขาเข้าในการเปรียบเทียบแต่ละครั้งเนื่องจากควบคุมการเพิ่ม/ลดประจุตามการทำงานของวงจรถัดที่กล่าวไว้ในบทที่ 3

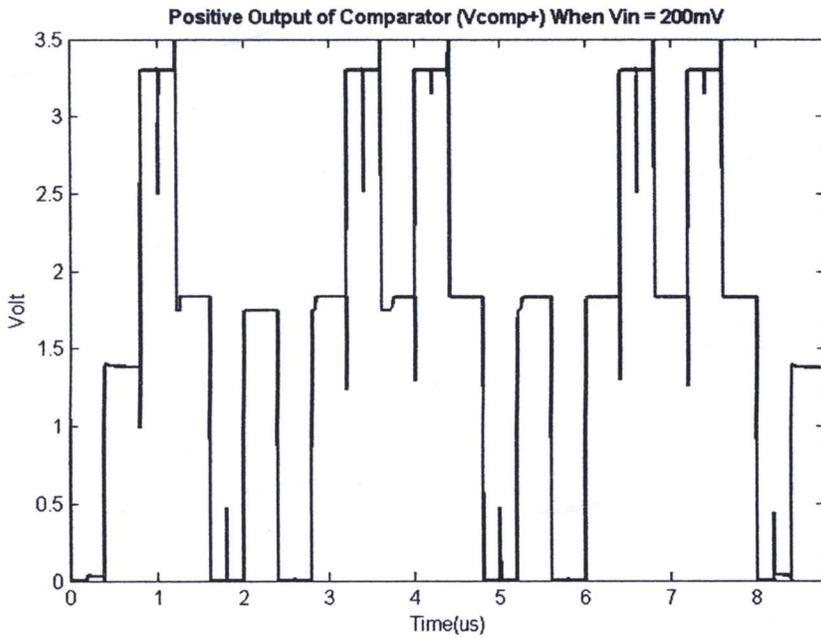
จุดมุลมใน รูปที่ 5-2 มีผลมาจากวงจรรอบแอมป์มีจุดศูนย์ (Zero) ในระบบการทำงาน ดังนั้นขณะเริ่มทำการสะสมประจุ วงจรจึงไม่สามารถทำงานในการสะสมประจุได้ถูกต้อง ส่งผลให้แรงดัน  $V_{D/A}$  เปลี่ยนแปลงตามประจุที่ฉีดเข้าตัวเก็บประจุป้อนกลับ  $C_{31}$ - $C_{32}$  ชั่วขณะหนึ่ง ก่อนที่วงจรรอบแอมป์จะกลับมาทำงานได้อีกครั้ง



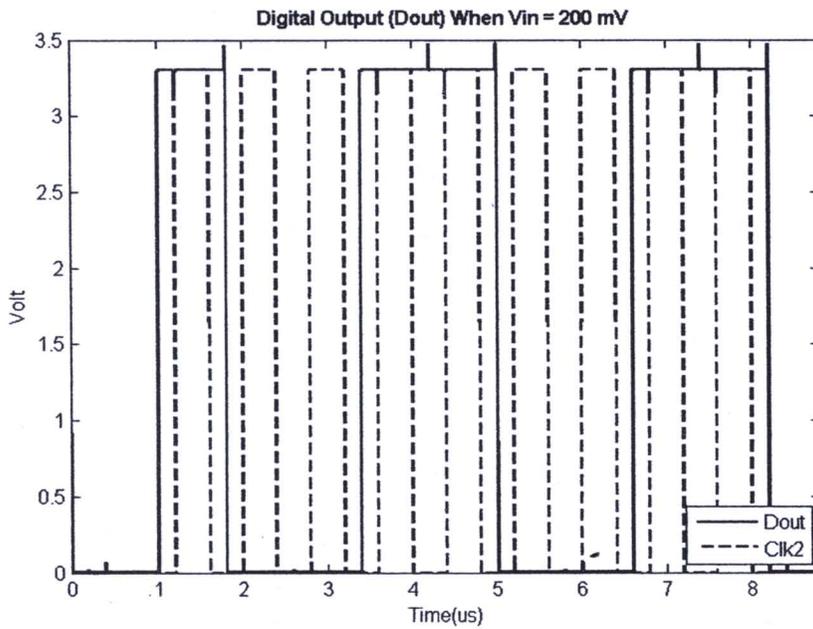
รูปที่ 5-2 ผลต่างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นแอนะล็อก ( $V_{D/A}$ ) และผลต่างแรงดันสัญญาณขาเข้าของวงจรแปลงผันแอนะล็อกเป็นดิจิทัล ( $V_{in}$ ) มีค่า 200 มิลลิโวลต์

จากรูปที่ 5-3 แรงดันขาออกด้านบวกของวงจรเปรียบเทียบ ( $V_{comp+}$ ) ทำงานตามสัญญาณนาฬิกาหลัก ( $\phi_{clk}$ ) ซึ่งตรงกับสัญญาณนาฬิกาที่ 1 ( $\phi_1$ ) โดยแรงดัน  $V_{comp+}$  มีค่าไม่คงที่และค่าลดลงขณะทำงานเกิดเป็นยอดแหลมตามรูป เนื่องจากในขณะนั้นมีการต่อขาแรงดันเข้ากับ

วงจรพิกัดในวงจรแลตซ์พลวัตผ่านตัวส่งผ่าน (Transmission Gate) ซึ่งมีการสะท้อนกลับแรงดัน เนื่องจากการเปลี่ยนแปลงแรงดันขาออกวงจรพิกัดเดิมจาก 0 โวลต์ เป็นแรงดัน  $V_{DD}$



รูปที่ 5-3 แรงดันขาออกด้านบวกวงจรเปรียบเทียบ ( $V_{comp+}$ ) เมื่อแรงดันขาเข้าเท่ากับ 200มิลลิโวลต์



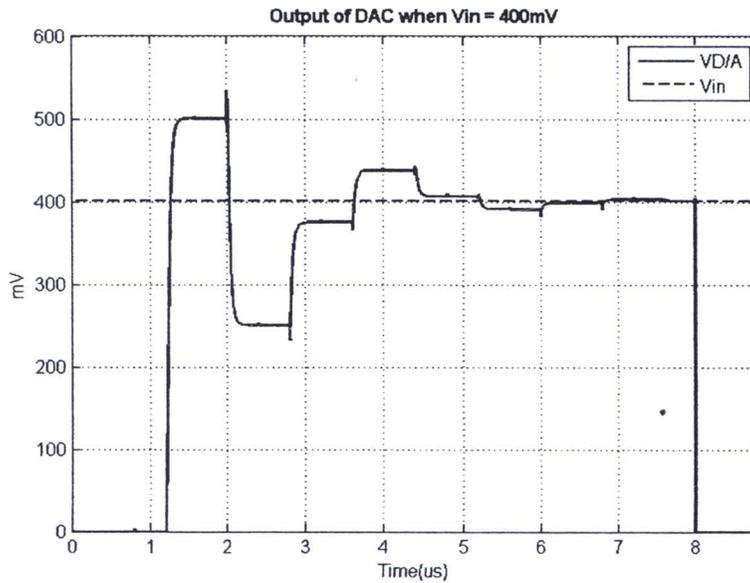
รูปที่ 5-4 สัญญาณดิจิทัลขาออก ( $D_{out}$ ) ซ้อนกับสัญญาณนาฬิกาที่ 2 ( $clk2$ ) เมื่อแรงดันขาเข้าเท่ากับ 200มิลลิโวลต์

จากรูปที่ 5-4 สัญญาณดิจิทัลขาออกจากวงจรแลตซ์พลวัตสามารถอ่านค่าได้โดยเทียบกับสัญญาณนาฬิกาที่ 2 ( $\phi_2$ ) ดังนั้นจากรูปที่ 5-4 สัญญาณดิจิทัลขาออก 9 บิตจึงมีค่าเท่ากับ

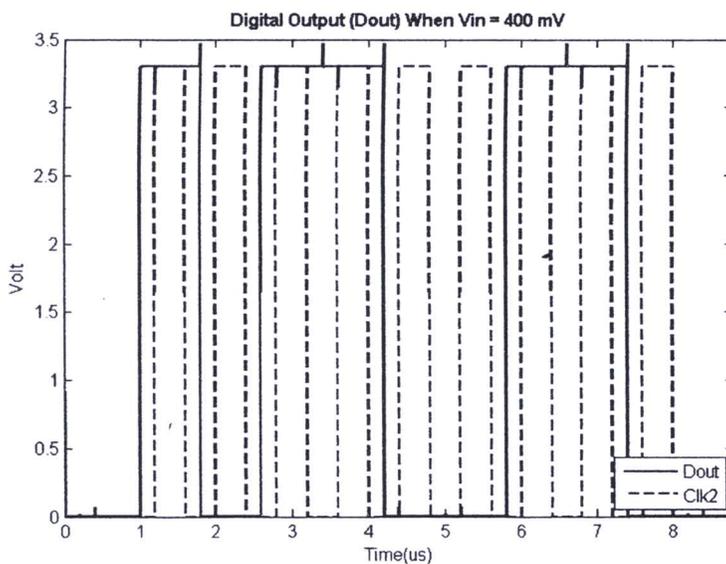
100110011 เนื่องจากบิตแรกมีค่าเป็น 1 บ่งบอกว่าสัญญาณขาเข้าเป็นบวก ดังนั้นเมื่อทำการแปลงค่าเลขฐานสองกลับไปเป็นสัญญาณแอนะล็อกได้คือ

$$\text{Analog Voltage} = (00110011_2 = 51_{10}) \times 3.90625\text{mV} = 0.19921875\text{ V} \quad (5-7)$$

ยอดแหลมของกราฟแรงดันในรูปที่ 5-4 เกิดจากวงจรการเปิดตัวส่งผ่าน  $T_2$  ในรูปที่ 4-23 เพื่อให้วงจรแลตซ์ทำการจดจำสัญญาณดิจิทัลขาออกไว้จนกว่าจะถึงการตัดสินใจระดับสัญญาณในบิตถัดไป



รูปที่ 5-5 ผลต่างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นแอนะล็อก ( $V_{D/A}$ ) และผลต่างแรงดันสัญญาณขาเข้าของวงจรแปลงผันแอนะล็อกเป็นดิจิทัล ( $V_{in}$ ) มีค่า 400 มิลลิโวลต์

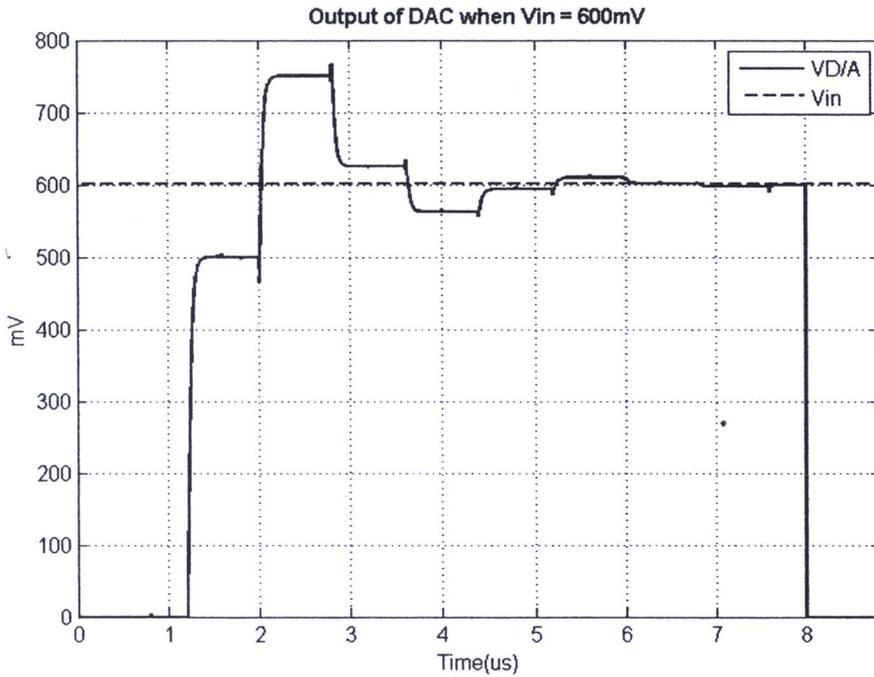


รูปที่ 5-6 สัญญาณดิจิทัลขาออก ( $D_{out}$ ) ซ้อนกับสัญญาณนาฬิกาที่ 2 ( $clk_2$ ) เมื่อแรงดันขาเข้าเท่ากับ 400 มิลลิโวลต์

ผลการจำลองสภาวะชั่วคราวของแรงดัน  $V_1$  และ  $V_2$  เมื่อแรงดันขาเข้าเท่ากับ 400 มิลลิโวลต์ ให้ผลเหมือนกันเมื่อแรงดันขาเข้าเท่ากับ 200 มิลลิโวลต์จึงไม่นำมาแสดงอีกต่อไป

ผลการจำลองสภาวะชั่วคราวของแรงดัน  $V_{D/A}$  เมื่อแรงดันขาเข้ามีค่าเท่ากับ 400 มิลลิโวลต์มีแสดงดังรูปที่ 5-5 และ สัญญาณดิจิทัลขาออกมีแสดงดังรูปที่ 5-6 โดยมีค่า 9 บิต ดิจิทัลเท่ากับ 101100110

$$\text{Analog Voltage} = (01100110_2 = 102_{10}) \times 3.90625\text{mV} = 0.3984375\text{V} \quad (5-8)$$

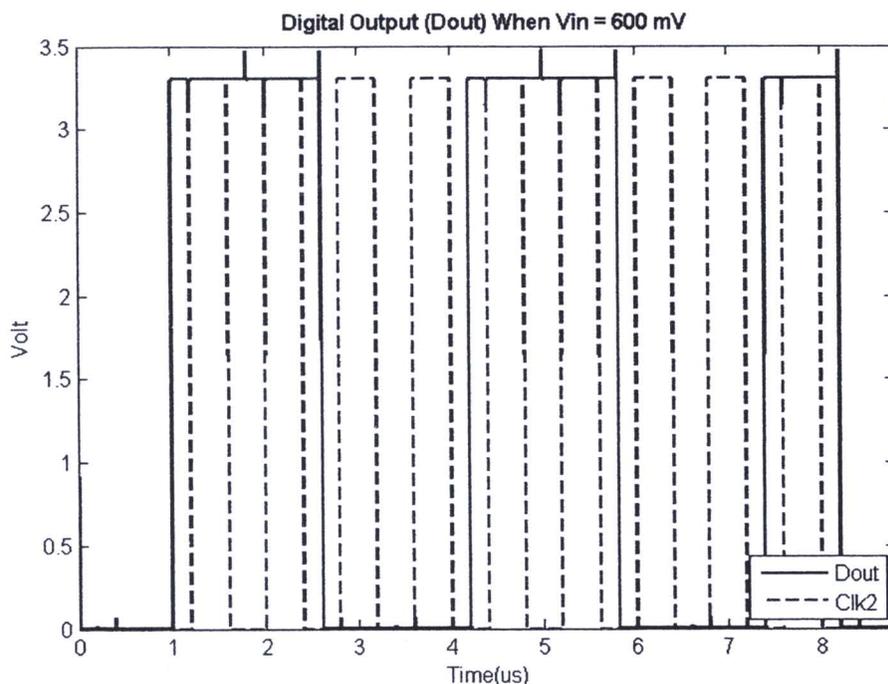


รูปที่ 5-7 กราฟผลต่างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นแอนะล็อก ( $V_{D/A}$ ) และผลต่างแรงดันสัญญาณขาเข้าของวงจรแปลงผันแอนะล็อกเป็นดิจิทัล ( $V_{in}$ ) มีค่า 600 มิลลิโวลต์

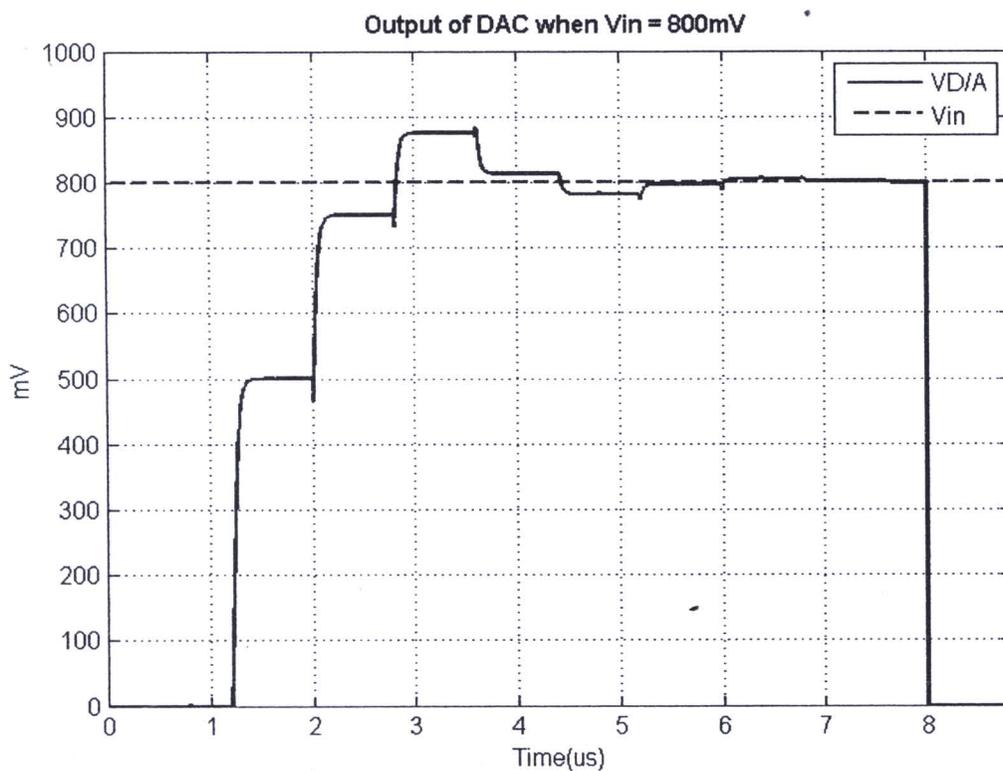
ผลการจำลองสภาวะชั่วคราวของแรงดัน  $V_{D/A}$  เมื่อแรงดันขาเข้ามีค่าเท่ากับ 600 มิลลิโวลต์มีแสดงดังรูปที่ 5-7 และ สัญญาณดิจิทัลขาออกมีแสดงดังรูปที่ 5-8 โดยมีค่า 9 บิต ดิจิทัลเท่ากับ 110011001

$$\text{Analog Voltage} = (10011001_2 = 153_{10}) \times 3.90625\text{mV} = 0.59765625\text{V} \quad (5-9)$$

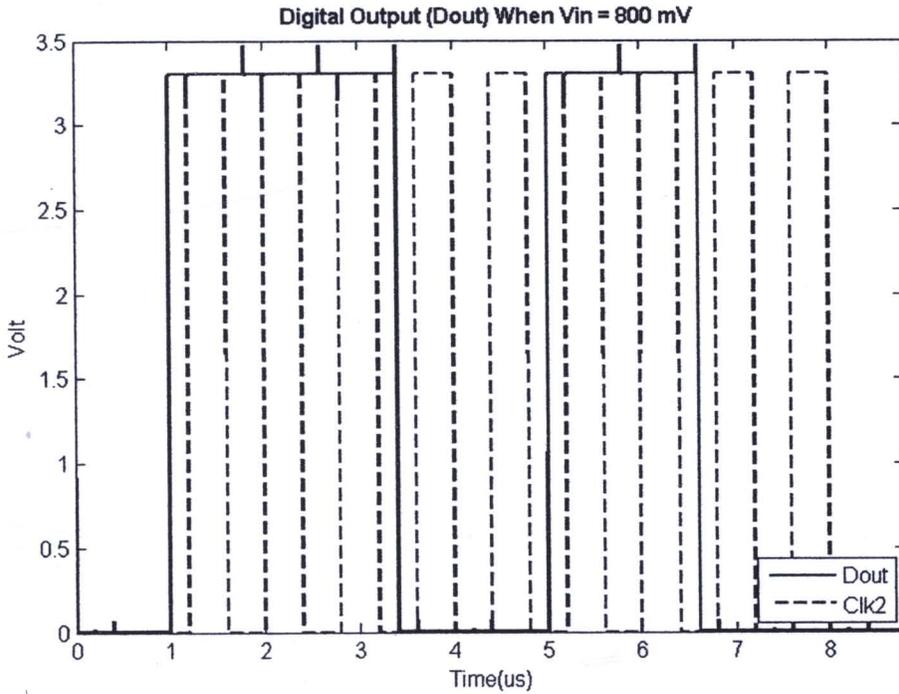
ดังเช่นผลการจำลองที่แรงดันขาเข้า 200 และ 400 มิลลิโวลต์ ผลการจำลองมีความไม่เป็นอุดมคติเช่นเดียวกันในการทำงาน



รูปที่ 5-8 สัญญาณดิจิทัลขาออก ( $D_{out}$ ) ซ้อนกับสัญญาณนาฬิกาที่ 2 ( $clk2$ ) เมื่อแรงดันขาเข้า เท่ากับ 600 มิลลิโวลต์



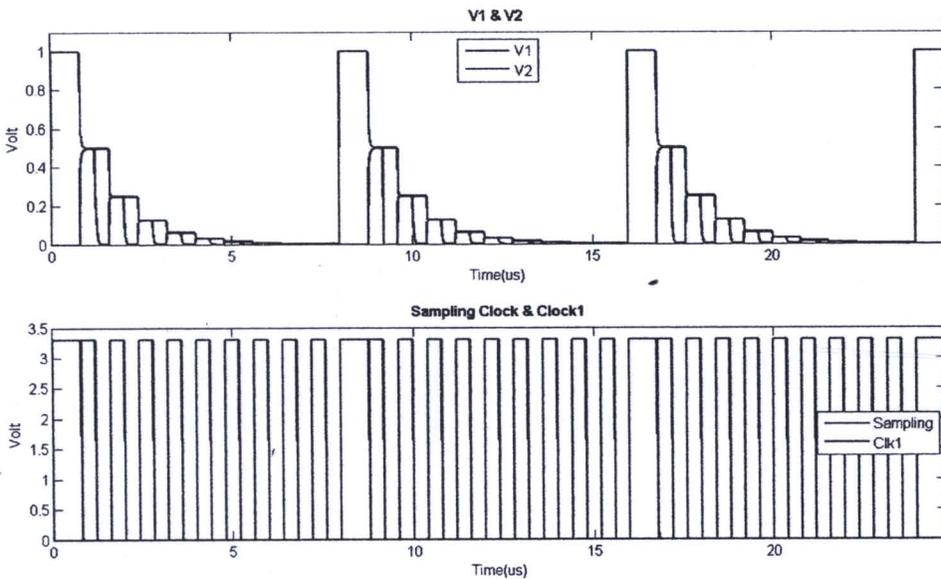
รูปที่ 5-9 กราฟผลต่างแรงดันขาออกวงจรแปลงผันดิจิทัลเป็นแอนะล็อก ( $V_{D/A}$ ) และผลต่างแรงดัน สัญญาณขาเข้าของวงจรแปลงผันแอนะล็อกเป็นดิจิทัล ( $V_{in}$ ) มีค่า 800 มิลลิโวลต์



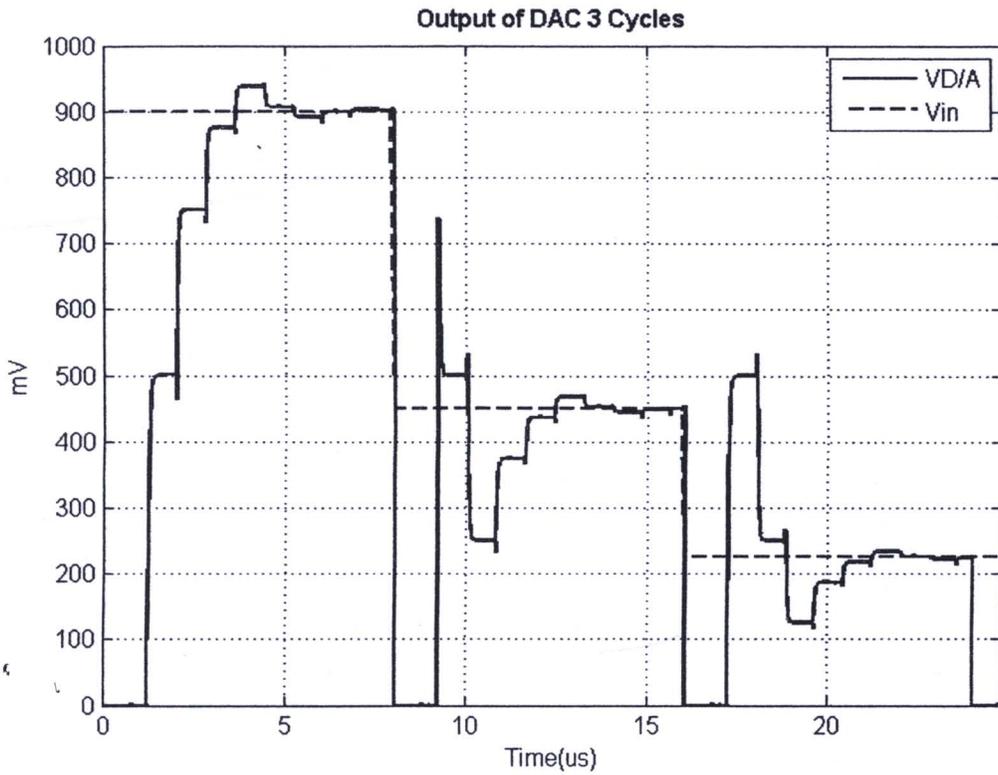
รูปที่ 5-10 สัญญาณดิจิทัลขาออก ( $D_{out}$ ) ซ้อนกับสัญญาณนาฬิกาที่ 2 ( $clk2$ ) เมื่อแรงดันขาเข้าเท่ากับ 800 มิลลิโวลต์

ผลการจำลองสถานะชั่วคราวของแรงดัน  $V_{D/A}$  เมื่อแรงดันขาเข้ามีค่าเท่ากับ 800 มิลลิโวลต์มีแสดงดังรูปที่ 5-9 และ สัญญาณดิจิทัลขาออกมีแสดงดังรูปที่ 5-10 โดยมีค่า 9 บิต ดิจิทัลเท่ากับ 111001100

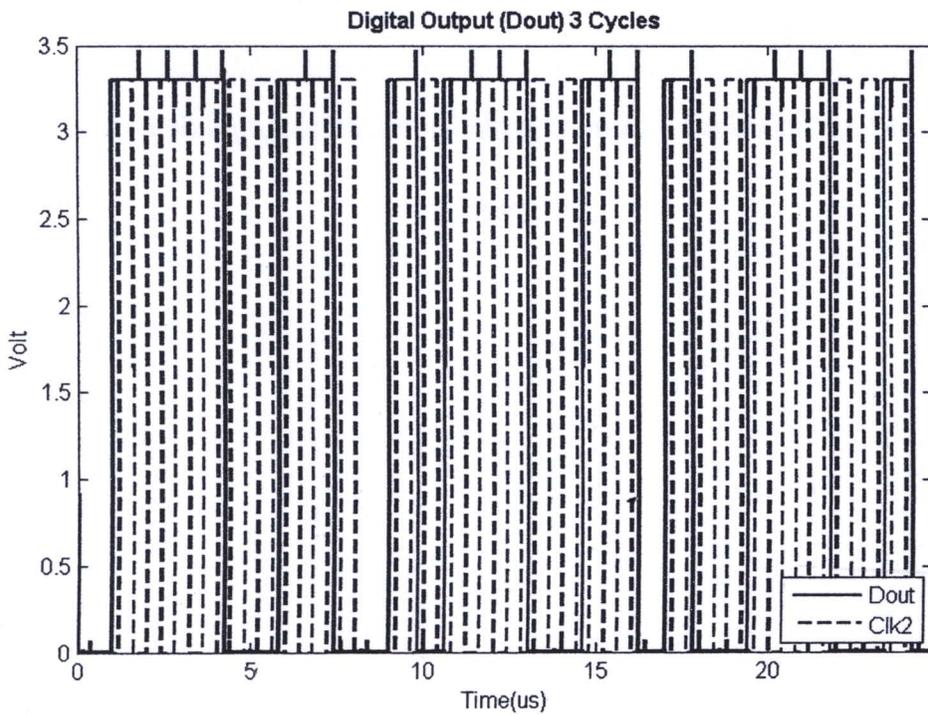
$$\text{Analog Voltage} = (11001100_2 = 204_{10}) \times 3.90625mV = 0.796875V \quad (5-10)$$



รูปที่ 5-11 รูปบน: กราฟผลต่างแรงดัน  $V_1$  และ  $V_2$  3 วัฏจักรการแปลงผัน, รูปล่าง: กราฟสัญญาณนาฬิกาที่ 1 ( $\phi_1$ ) และสัญญาณการซีกตัวอย่าง ( $\phi_s$ ) 3 วัฏจักรการแปลงผัน



รูปที่ 5-12 กราฟผลต่างแรงดันขาออกวงจรแปลงมันดิจิตอลเป็นแอนะล็อก ( $V_{D/A}$ ) และผลต่างแรงดันสัญญาณขาเข้าของวงจรแปลงมันแอนะล็อกเป็นดิจิตอล ( $V_{in}$ ) ที่มีค่าเปลี่ยนแปลง



รูปที่ 5-13 สัญญาณดิจิตอลขาออก ( $D_{out}$ ) ซ้อนกับสัญญาณนาฬิกาที่ 2 ( $clk2$ ) เมื่อแรงดันขาเข้ามีค่าเปลี่ยนไป 3 วัฏจักร

ผลการจำลองสภาวะชั่วคราวของวงจรแปลงผันทำงาน 3 วัฏจักรได้ถูกแสดงในรูปที่ 5-11 ถึงรูปที่ 5-13 โดยแรงดันขาเข้ามีค่าเปลี่ยนแปลงทุกวัฏจักรดังนี้คือ 900 มิลลิโวลต์, 450 มิลลิโวลต์ และ 225 มิลลิโวลต์ และได้ผลการจำลองแรงดัน  $V_{D/A}$  ดังแสดงในรูปที่ 5-12 แรงดัน  $V_{D/A}$  จะลู่เข้าแรงดัน  $V_{in}$  ของวงจรแปลงผันในทุกวัฏจักร สัญญาณดิจิทัลขาออกมีผลแสดงดังรูปที่ 5-13 สามารถอ่านค่าสัญญาณ 8 บิตได้ดังนี้

$$1^{st} \text{ Cycle: Analog Voltage} = (11100110_2 = 230_{10}) \times 3.90625mV = 0.8984375V \quad (5-11)$$

$$2^{nd} \text{ Cycle: Analog Voltage} = (01110011_2 = 115_{10}) \times 3.90625mV = 0.44921875V \quad (5-12)$$

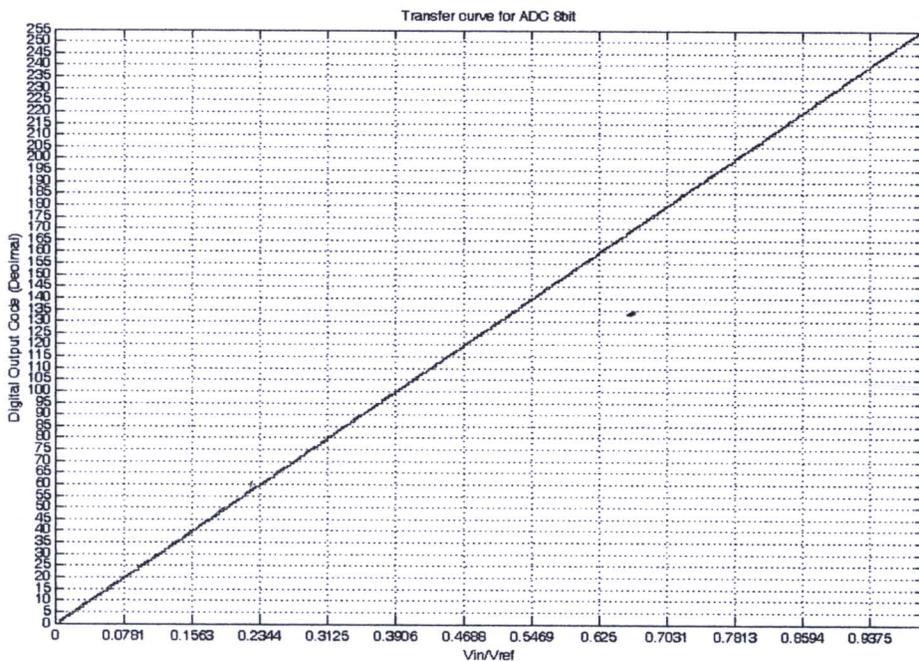
$$3^{rd} \text{ Cycle: Analog Voltage} = (00111001_2 = 57_{10}) \times 3.90625mV = 0.22265625V \quad (5-13)$$

จากการจำลองแสดงให้เห็นถึงการแปลงผันที่ใกล้เคียงกับแรงดันขาเข้าของวงจร และวงจรสามารถทำงานได้ปกติในสามวัฏจักร

### 5.3. ผลความไม่เชิงเส้นผลต่างและความไม่เชิงเส้นผลรวมของวงจรแปลงผัน 8 บิต

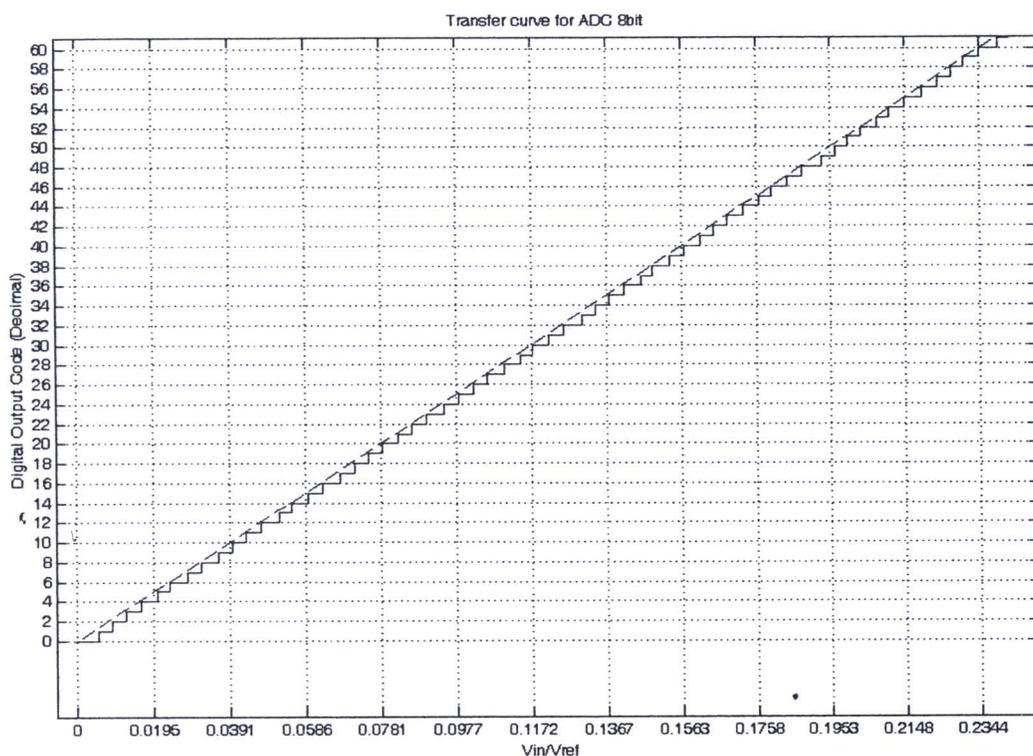
(Differential Nonlinearity and Integral Nonlinearity of 8 bits Proposed ADC)

จากการจำลองสภาวะชั่วคราวของวงจรแปลงผันเมื่อกวาดแรงดันขาเข้าจาก 0 โวลต์ ถึง 1 โวลต์ ทีละ 0.1 บิตความสำคัญน้อยที่สุด (0.1 LSB) ทำให้สามารถหากราฟการถ่ายโอน (Transfer Curve) ของการแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล 8 บิต ได้ดังรูปที่ 5-14

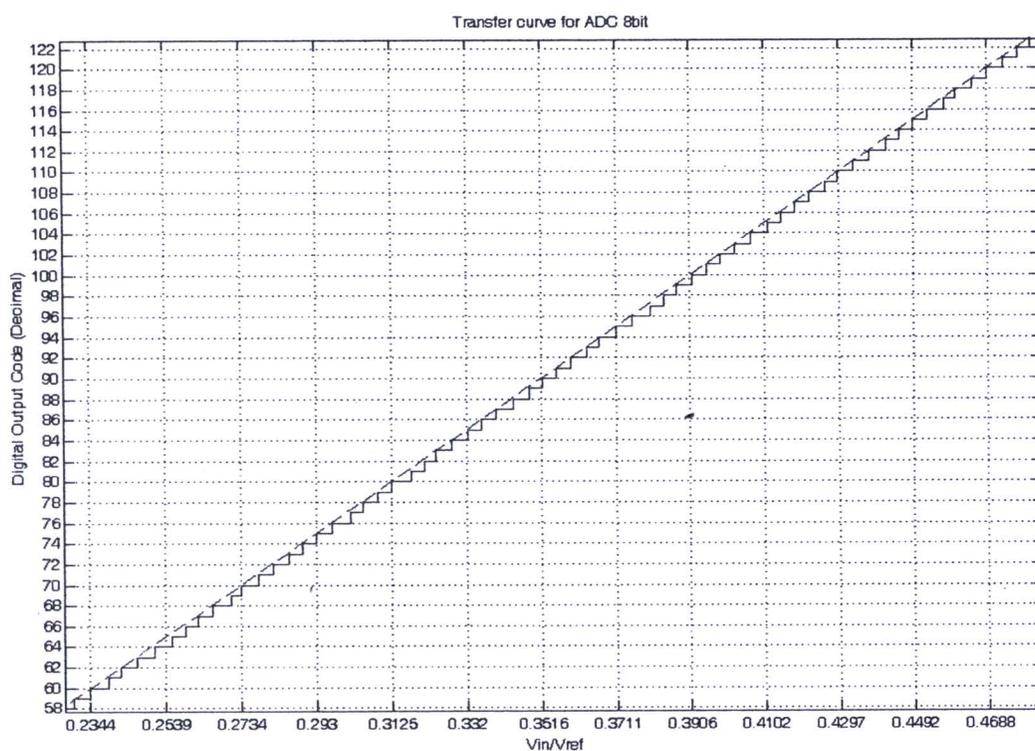


รูปที่ 5-14 กราฟการถ่ายโอนของวงจรแปลงผัน 8 บิต

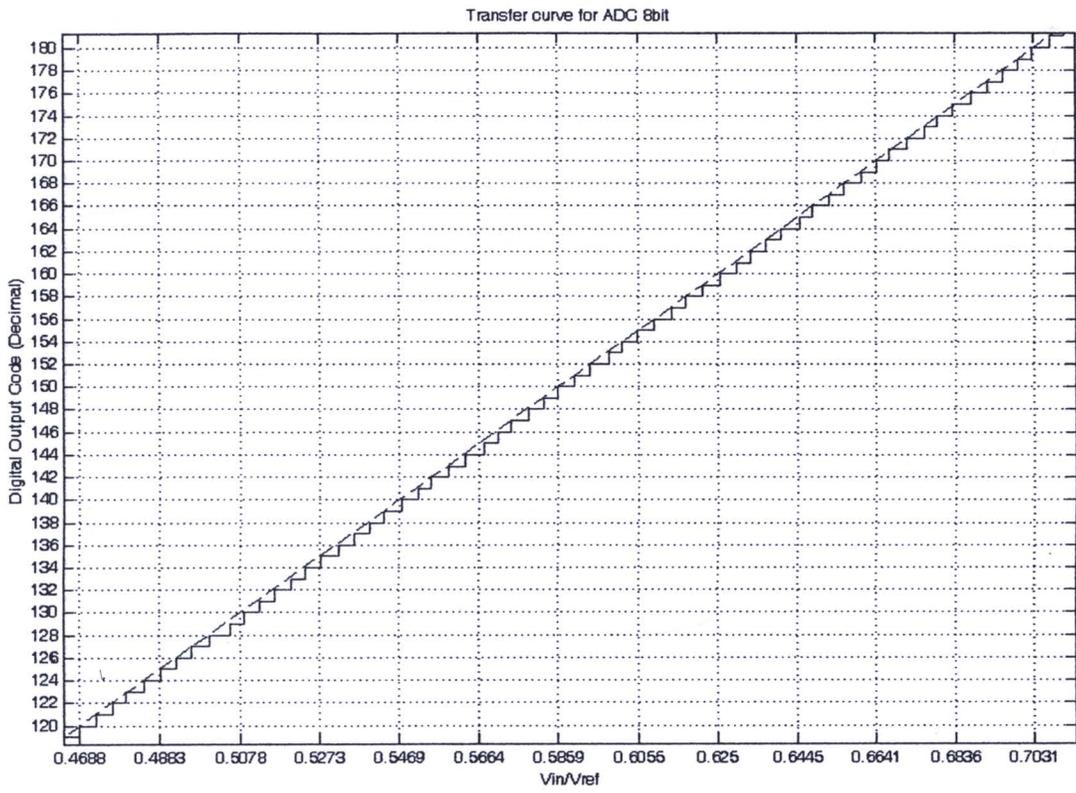
โดยกราฟในรูปที่ 5-14 สามารถขยายได้ดังในรูปที่ 5-15 ถึง รูปที่ 5-18 โดยฟังก์ชันการถ่ายโอนอยู่ในรูปของขั้นบันได(สีน้ำเงิน) และกราฟการแปลงผันอุดมคติ(เส้นประสีแดง)



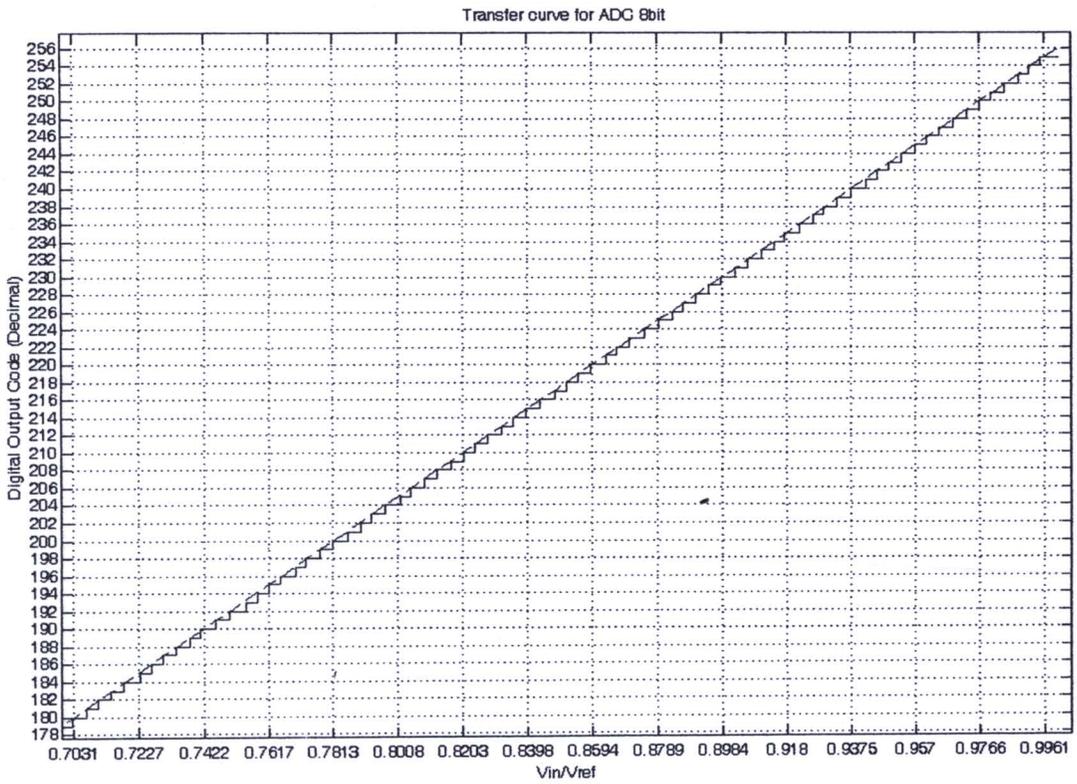
รูปที่ 5-15 กราฟการถ่ายโอนของวงจรแปลงผัน 8 บิตในช่วงบิต 0 ถึงบิต 60



รูปที่ 5-16 กราฟการถ่ายโอนของวงจรแปลงผัน 8 บิตในช่วงบิต 60 ถึงบิต 120

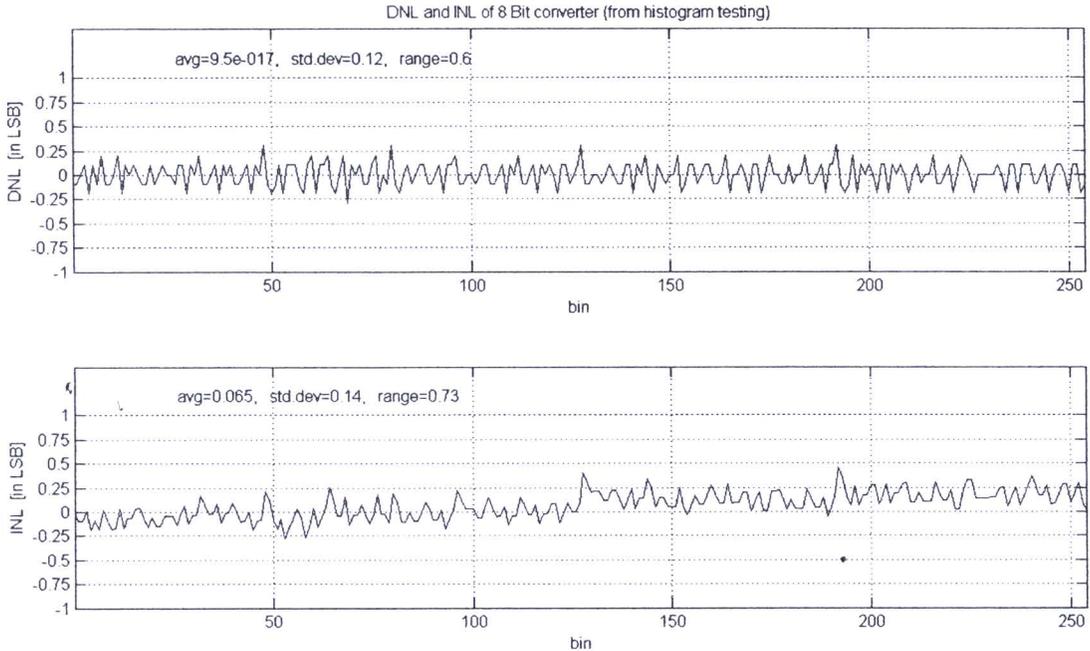


รูปที่ 5-17 กราฟการถ่ายโอนของวงจรแปลงผัน 8 บิตในช่วงบิต 120 ถึงบิต 180



รูปที่ 5-18 กราฟการถ่ายโอนของวงจรแปลงผัน 8 บิตในช่วงบิต 180 ถึงบิต 255

จาก รูปที่ 5-15 ถึง รูปที่ 5-18 เกิดการตัดสินบิตผิดพลาดในบางขั้นของกราฟการถ่ายโอน นำมาวาดกราฟความไม่เป็นเชิงเส้นผลต่างและความไม่เป็นเชิงเส้นผลรวม มีค่าดังรูปที่ 5-19 ความไม่เป็นเชิงเส้นผลต่างและผลรวมมีค่าไม่เกิน  $\pm 0.5 \text{ LSB}$  เพื่อรับประกันว่าวงจรจะไม่มีกรหายของโค้ด (Missing Code) และให้ความละเอียดการแปลงผัน 8 บิตได้จริง



รูปที่ 5-19 ความไม่เป็นเชิงเส้นผลต่างและความไม่เป็นเชิงเส้นผลรวม

#### 5.4. สรุปท้ายบท

ไบบเทนี้กล่าวถึงพลังงานที่ใช้ของวงจรแปลงผันสัญญาณดิจิทัลเป็นสัญญาณแอนะล็อก โดยพลังงานของวงจรแปลงผันในงานวิจัยนี้ขึ้นอยู่กับวงจรออปแอมป์ ในการสะสมประจุ ดังนั้น การลดพลังงานของวงจรออปแอมป์ทำให้วงจรกินกำลังงานที่ต่ำ

อีกทั้งในบทนี้ได้แสดงผลการจำลองสถานะชั่วคราวของวงจรแปลงผันสัญญาณแอนะล็อก เป็นสัญญาณดิจิทัลต้นแบบที่ใช้หลักการแบ่งครึ่งประจุและสะสมประจุซึ่งแสดงค่าความไม่เป็นอุดมคติในการทำงานของสวิตช์ วงจรออปแอมป์สะสมประจุ วงจรเปรียบเทียบ และวงจรแลตช์ พลวัต โดยเปลี่ยนแรงดันขาเข้าค่าต่างๆในการทำงานและให้สัญญาณขาออกตาม 8 บิตรวมถึงผลการหาความไม่เป็นเชิงเส้นผลต่างและผลรวมของวงจรจากการกวาดแรงดันขาเข้าผลต่างเพื่อแสดงให้เห็นถึงการทำงานของวงจรสามารถให้ความละเอียด 8 บิตจริง