บทที่ 1

บทนำ

1.1. ความเป็นมาและความสำคัญในการทำวิจัย

การสื่อสารของมนุษย์ส่วนใหญ่ในอดีตอยู่ในรูปสัญญาณแอนะล็อก เช่น สัญญาณวิทยุ สัญญาณเสียง เป็นต้น ทำให้ระบบอิเล็กทรอนิกส์ไฟฟ้าดั้งเดิมอยู่ในรูปสัญญาณแอนะล็อก แต่ในปัจจุบันมีการพัฒนาการใช้คอมพิวเตอร์และระบบฝังตัว (Computer and Embedded Systems) ซึ่งเป็นอุปกรณ์ที่ใช้สัญญาณดิจิทัลในการประมวลผล (Digital Processing) ดังนั้นเพื่อให้อุปกรณ์เหล่านี้ทำงานร่วมกับสัญญาณแอนะล็อกได้ จึงมีการพัฒนาวงจรแปลงผันแอนะล็อกเป็นดิจิทัล (Analog to Digital Converter, ADC) ขึ้น

วงจรแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลเป็นวงจรที่ใช้กันแพร่หลายในระบบวงจรรวมแบบใหม่ ที่ต้องการความสามารถในการสื่อสารข้อมูล อย่างไรก็ดีในปัจจุบันวงจรรวมต้องการการออกแบบให้มีขนาดเล็ก กินพลังงานต่ำ การออกแบบวงจรแปลงผันสัญญาณดังกล่าวจึงจำเป็นต้องมีการปรับปรุงให้ตอบสนองความต้องการนั้นมากขึ้น

วงจรแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter) มีหลากหลายชนิด ยกตัวอย่างเช่นดังตารางที่ 1-1ที่แสดงวงจรแปลงผันแอนะล็อกเป็นดิจิทัลบางชนิดที่มีอยู่ในปัจจุบัน และสรุปความสามารถในการทำงานในด้านความเร็ว (Speed) และความแม่นยำในการแปลงผัน (Accuracy)

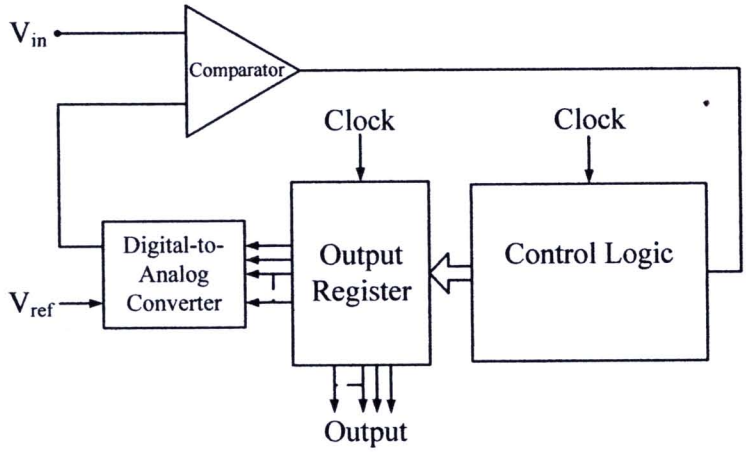
ตารางที่ 1-1 วงจรแปลงผันแอนะล็อกเป็นดิจิทัลชนิดต่างๆในปัจจุบัน

Low-to-Medium Speed, High Accuracy	Medium Speed, Medium Accuracy	High Speed, Low-to-Medium Accuracy
Integrating	Successive Approximation	Flash
Sigma-Delta	Algorithmic	Two-Step
		Pipelined

วงจรแปลงผันในตารางที่ 1-1 มีคุณลักษณะแตกต่างกัน เช่น วงจรแปลงผันสัญญาณแบบแฟลช (Flash) มีข้อดีในเรื่องความเร็วในการแปลงผัน แต่ใช้พลังงานสูงเนื่องจากใช้วงจรออปแอมป์เท่ากับจำนวนบิตข้อมูลที่ต้องการ วงจรแปลงผันสัญญาณแบบอินทิเกรต (Integrating) เป็นวงจรแปลงผันที่มีความละเอียดสูงแต่มีความเร็วต่ำในการทำงานเช่นเดียวกับวงจรแปลงผันแบบซิกมา-เดลต้า (Sigma-Delta)

วงจรแปลงผันแบบการประมาณสืบเนื่องเป็นวงจรที่มีความเร็ว และความแม่นยำในการแปลงผันปานกลางเมื่อเทียบกับประเภทอื่นๆ และมีองค์ประกอบของวงจรไม่มากนักจึงเป็นที่นิยมใช้ในวงจรรวมทั่วๆไปที่ไม่ต้องการใช้ความละเอียดสูง และออกแบบได้ง่าย

โดยทั่วไปวงจรแปลงผันแบบการประมาณสืบเนื่องมีโครงสร้างดังแสดงในรูปที่ 1-1 และมีหลักการทำงานในการค้นหาแบบฐานสอง (Binary Search Algorithm) โดยนำสัญญาณแรงดันอ้างอิง (Reference Voltage) มาเปรียบเทียบกับสัญญาณขาเข้าของวงจรแปลงผัน (Input Voltage) ให้ค่าสัญญาณขาออกในรูปสัญญาณดิจิทัล หรือ บิต (Bit)



รูปที่ 1-1 โครงสร้างโดยรวมของวงจรแปลงผันแบบการประมาณสืบเนื่อง

รูปที่ 1-1 แสดงโครงสร้างโดยรวมของวงจรแปลงผันแบบการประมาณสืบเนื่องที่ประกอบไปด้วยวงจรแปลงผันดิจิทัลเป็นแอนะล็อก (Digital-to-Analog Converter) วงจรควบคุมลอจิก (Control Logic) วงจรเปรียบเทียบ (Comparator) ซึ่งวงจรแปลงผันดิจิทัลเป็นแอนะล็อกทำหน้าที่สร้างแรงดันเปรียบเทียบใหม่ทุกครั้งที่มีการเปรียบเทียบ แรงดันเปรียบเทียบใหม่นั้นถูกนำไปเปรียบเทียบเพื่อให้ได้สัญญาณดิจิทัลผ่านวงจรเปรียบเทียบ และวงจรควบคุมลอจิกมีหน้าที่ตั้งค่าการทำงานของวงจรแปลงผันดิจิทัลเป็นแอนะล็อก

วงจรแปลงผันแบบการประมาณสืบเนื่องแบบซีมอส (CMOS) ที่แพร่หลายในปัจจุบันคือวงจรแปลงผันโดยใช้หลักการกระจายประจุใหม่ (Charge Redistribution) ซึ่งใช้สวิตช์และตัวเก็บประจุที่ทำการถ่วงน้ำหนักค่าความจุแบบฐานสอง (Binary Weighted Capacitance Capacitors)

(C, C/2, C/4,..., $C/2^{n-1}$) แทนวงจรแปลงผันดิจิทัลเป็นแอนะล็อก เพื่อสร้างแรงดันเปรียบเทียบใหม่ และมีโครงสร้างเหมือนรูปที่ 1-1ที่ใช้วงจรเปรียบเทียบในการหาค่าสัญญาณดิจิทัลจากการเปรียบเทียบ โดยในปัจจุบันมีวงจรรวมวงจรแปลงผันแบบนี้ด้วยดังเช่น วงจรรวมเบอร์ TLV571ของบริษัท เทคซัสอินซทรูเมนต์ (Texas Instrument Inc.)ที่ให้ความละเอียด 8 บิต มีอัตราการชักตัวอย่างเท่ากับ 625 กิโลตัวอย่างต่อวินาทีซึ่งมีความเร็วปานกลาง, วงจรรวมเบอร์ AD7653 ที่ให้ความละเอียด 16 บิต ซึ่งมีความเร็วอัตราการชักตัวอย่างสูงเท่ากับ 10 เมกะตัวอย่างต่อวินาที รวมถึงวงจรไมโครคอนโทรลโลเลอร์ เบอร์ MSP430F1122 ที่ประกอบด้วยวงจรแปลงผันประมาณแบบสืบเนื่อง 10 บิต

ข้อดีของวงจรคือ การกินพลังงานต่ำเนื่องจากการกระจายประจุใหม่ในตัวเก็บประจุไม่สูญเสียพลังงานในการอัดประจุใหม่อีกตลอดการทำงาน แต่มีข้อเสียในการใช้พื้นที่มากหากต้องใช้ตัวเก็บประจุขนาดใหญ่เพื่อคงค่าประจุและต้องอาศัยความแม่นยำในการผลิตตัวเก็บประจุให้มีค่าถ่วงน้ำหนักฐานสอง ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงนำเสนอวงจรแปลงผันแอนะล็อกเป็นดิจิทัลแบบการประมาณสืบเนื่องที่ใช้หลักการแบ่งประจุและสะสมประจุที่มีส่วนประกอบจากค่าความจุของตัวเก็บประจุเพียงค่าเดียวในการเพิ่ม/ลด ระดับแรงดันเปรียบเทียบใหม่ในการเปรียบเทียบแต่ละครั้ง วิจัยและทดสอบโดยการจำลองวงจรในคอมพิวเตอร์ รวมถึงทำการวิเคราะห์ในด้านพลังงานและความแม่นยำ

1.2. วัตถุประสงค์ของการวิจัย

1. ศึกษาและออกแบบต้นแบบวงจรรวมซีมอส (CMOS) ที่กินพลังงานต่ำ
2. ออกแบบวงจรต้นแบบแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล
3. วิเคราะห์วงจรด้านพลังงาน ความเร็วและความแม่นยำในการแปลงผัน

1.3. ขอบเขตของการวิจัย

1. นำเสนอต้นแบบวงจรแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลที่มีความละเอียด 8 บิต โดยใช้ทรานซิสเตอร์ซีมอส (CMOS) เทคโนโลยี 0.5um
2. ศึกษาคุณภาพของวงจรด้านพลังงาน ความเร็วและความผิดพลาดในการแปลงผัน
3. ใช้โปรแกรม Hspice ในการออกแบบและทดสอบวงจรในคอมพิวเตอร์

1.4. ประโยชน์ที่คาดว่าจะได้รับ

1. ได้รับความรู้ในการออกแบบวงจรแอนะล็อกดังนี้
    - วงจรสวิตช์และตัวเก็บประจุ (Switched-Capacitor Circuit)
    - วงจรออปแอมป์ (Operational Amplifier Circuit)
    - วงจรเปรียบเทียบ (Comparator Circuit)
    - วงจรแลตช์ (Latch Circuit)
    - วงจรลอจิก (Logic Circuit)

1.5. วิธีดำเนินการวิจัย

1. ศึกษาโปรแกรม Hspice ในการออกแบบและจำลองวงจร
2. ศึกษาวงจรแปลงผันสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัลแบบการประมาณสืบเนื่อง
3. ศึกษาวงจรสวิตช์และตัวเก็บประจุ วงจรออปแอมป์ วงจรเปรียบเทียบ และวงจรลอจิก
4. ออกแบบและทดสอบวงจรแบ่งประจุแบบเลขฐานสอง และวงจรออปแอมป์
5. ออกแบบและทดสอบวงจรเปรียบเทียบ และวงจรลอจิก
6. ออกแบบและทดสอบทั้งระบบวงจรแปลงผันสัญญาณ
7. วิเคราะห์พลังงาน ความเร็วและความแม่นยำของวงจรแปลงผันเปรียบเทียบกับการจำลอง

1.6. ลำดับขั้นตอนในการเสนอผลการวิจัย

วิทยานิพนธ์นี้แบ่งเนื้อหาออกเป็น 6 บท ดังต่อไปนี้ บทที่ 1 เป็นบทนำซึ่งกล่าวถึงที่มาและความสำคัญของปัญหา วัตถุประสงค์ ขอบเขต รวมทั้งประโยชน์ที่คาดว่าจะได้รับและวิธีดำเนินงานวิจัย บทที่ 2 จะกล่าวถึงหลักการและทฤษฎีที่เกี่ยวข้องกับการวิจัย เช่น เทคนิคการประมาณแบบสืบเนื่อง วงจรแปลงผันแอนะล็อกเป็นดิจิทัลโดยการกระจายประจุใหม่ โครงสร้างสวิตช์และตัวเก็บประจุ ส่วนในบทที่ 3 จะกล่าวถึงโครงสร้างและการทำงานในอุดมคติของวงจรแปลงผันดิจิทัลเป็นแอนะล็อกต้นแบบ รวมถึงโครงสร้างโดยรวมของวงจรที่นำเสนอในงานวิจัยนี้ ในบทที่ 4 กล่าวถึงการออกแบบวงจรแปลงผันแอนะล็อกเป็นดิจิทัลที่นำเสนอ ในด้านพลังงานและผลทดสอบจะแสดงไว้ในบทที่ 5 ข้อสรุปและข้อเสนอแนะจากการทำงานวิจัยนี้ถูกกล่าวไว้ในบทสุดท้าย