

วิทยานิพนธ์ ฉบับนี้นำเสนอ เกี่ยวกับวิธี สร้างสัญญาณเกตสำหรับอินเวอร์เตอร์หลายระดับ ชนิดฟลายอิงคาปาซิเตอร์โดยใช้ FPGA การสร้างสัญญาณเกตด้วย FPGA นี้ นอกจากจะช่วยลด จำนวนอุปกรณ์ลอจิกพื้นฐานต่างๆลงแล้ว ยังมีความยืดหยุ่นในการแก้ไขและปรับปรุงวงจรอีกด้วย การออกแบบและโปรแกรม FPGA จะกระทำบนโปรแกรม QuartusII โดยการสร้างบล็อกไดอะแกรม จาก MEGA Function ทำให้สามารถลดข้อผิดพลาดในการออกแบบ และไม่ต้องเรียนรู้ภาษา VHDL ซึ่งใช้ในการโปรแกรม FPGA วงจรที่ได้ออกแบบสามารถเชื่อมต่อกับระบบไมโครโปรเซสเซอร์ ผ่านทางบัสข้อมูล 10 บิต และบัสแอสแอส 3 บิต โดยสามารถควบคุมการเปิด-ปิด สัญญาณเกตได้ ทางไมโครโปรเซสเซอร์ ผลการทดลองมีความสอดคล้องกับผลการจำลองบนคอมพิวเตอร์ และ ยืนยันประสิทธิภาพการทำงานของชุดสร้างสัญญาณเกตด้วย FPGA ที่ทำการพัฒนาขึ้น

ABSTRACT

187739

This thesis proposes application of FPGA for gate signal generation for a flying-capacitor multilevel inverter. The use of FPGA helps reduce the number of basic logic devices and provides flexibility in design and modification. The design and programming of the FPGA are based on the QuartusII program. The design makes use of Mega Function block diagram already included in QuartusII. This can reduce error and require no VHDL programming skill. The designed circuit can interface with microprocessor system via 3-bit address bus and 10 bit databus, and is able to turn-on or turn-off gate signal via the microprocessor. Present from computer simulation and experimental have confirmed the acceptable performance of the proposed system.