

โครงการนี้มีวัตถุประสงค์เพื่อการศึกษา วิจัยออกแบบ และพัฒนาวงจรรวมอนาลอกโดยการใช้งานด้วยเทคโนโลยีซีมอสที่ใช้แรงดันต่ำสำหรับส่วนหน้า (Analog Front-end) ของวงจรรับ-ส่งคลื่นวิทยุ อัลตราไวด์แบนด์ (Ultra Wide Band: UWB) ด้วยสัญญาณอิมพัลส์ที่มีแบนด์วิธระหว่าง 900 เมกกะเฮิร์ต ถึง 1 จิกกะเฮิร์ต และสำหรับงานวิจัยนี้ให้ความสนใจกับวงจรรวมอนาลอกส่วนหน้า โดยเฉพาะอย่างยิ่งวงจรรขยายสัญญาณที่ปรับอัตราขยายได้ (variable gain amplifier: VGA) เนื่องจากปัญหาในเรื่องขนาดของสัญญาณที่รับจากตัวรับ (Receiver) มีขนาดไม่สม่ำเสมอ ดังนั้นวงจร VGA จึงถูกนำมาใช้เป็นส่วนหนึ่งในภาครับส่วนหน้าของวงจรภาครับ เพื่อขยายหรือลดทอนขนาดของสัญญาณอินพุทให้ได้สัญญาณเอาต์พุทที่มีอัตราขยายที่เหมาะสม และเนื่องจากการรับส่งสัญญาณดังกล่าวอยู่ในช่วงรับจิกกะเฮิร์ต ดังนั้นจึงจำเป็นต้องมีการขยายด้วยอัตราขยายที่กว้างด้วย ส่งผลให้วงจร VGA ที่ต้องการออกแบบควรมีค่าแบนด์วิธที่ปรับค่าได้กว้างด้วยเช่นกัน ดังนั้นวัตถุประสงค์และเป้าหมายหลักของงานวิจัยนี้ก็เพื่อมุ่งเน้นการออกแบบวงจร VGA ให้สามารถทำงานได้ที่แบนด์วิธสูงและปรับช่วงอัตราขยายได้กว้าง โดยในการออกแบบอาศัยคุณสมบัติของทรานซิสเตอร์ชนิดมอส จำลองการทำงานโดยใช้โปรแกรม Cadence Spectre™ 0.18 μm

This project is concerned with the design and implementation of low-voltage CMOS analog front-end for Ultra Wide Band (UWB) impulse radio transceiver, with 900 MHz to 1 GHz bandwidth. This project is particularly involved with the design of variable gain amplifier (VGA), which is required to amplify or attenuate incoming RF signals to provide constant output amplitude. The desired VGA should exhibit wide bandwidth and dynamic range. The VGA is designed and simulated by using Cadence Spectre with process parameters from a 0.18- μm CMOS process.