

การลดลักษณะบกพร่องในกระบวนการประกอบแผงวงจรไฟฟ้า

ณัฐวิทย์ เพชรานนท์

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาการจัดการทางวิศวกรรม คณะวิศวกรรมศาสตร์
มหาวิทยาลัยธุรกิจบัณฑิตย์
พ.ศ. 2556

Defect Reduction for Printed Circuit Board Assemblies

Nattawit Bejrananda

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

Department of Engineering Management

Faculty of Engineering, Dhurakij Pundit University

2013