

บทที่ 1

บทนำ

ความสำคัญ และที่มาของปัญหาที่ทำการวิจัย

ในการออกแบบวงจรรวมดิจิทัลในอดีต ผู้ออกแบบอาจจะใช้อุปกรณ์ประเภทไอซี (Integrated Circuit : IC) ตระกูลทีทีแอล (TTL 74XX) หรือซีเอ็มอส (CMOS 40XX) ที่อยู่ในรูปของลอจิกเกตชนิดต่างๆ เช่น OR, AND, NOR, NAND, NOT และ FLIP-FLOP นำมาต่อร่วมกันเป็นวงจรรวมดิจิทัลที่เราต้องการ ทำให้ต้องใช้ไอซีเบอร์ต่างๆ จำนวนมากและต้องใช้สายต่อวงจรจำนวนมากเพื่อต่อวงจร ซึ่งบ่อยครั้งอาจทำให้เกิดความสับสนขณะต่อวงจรที่ได้ออกแบบไว้ ถ้ามีข้อผิดพลาดเกิดขึ้นอาจจะทำให้ค้นหาข้อผิดพลาดได้ยาก อีกทั้งคุณภาพของอุปกรณ์เองยังเป็นปัญหาในการต่อวงจร ทำให้ต้นทุนสูง สิ้นเปลืองงบประมาณ เพราะต้องจัดซื้ออุปกรณ์เพื่อสำรองเก็บไว้เลือกใช้ทดลองต่อวงจรเป็นจำนวนมาก และอาจจะต้องซื้อเครื่องมือทดสอบอุปกรณ์ เพื่อทดสอบอุปกรณ์ว่าดี เสีย อย่างไร นอกจากนี้ผู้ออกแบบยังต้องคำนึงถึงปัญหาของสัญญาณรบกวนที่อาจเกิดขึ้นในการออกแบบลายวงจรอีกด้วย งานวิจัยเรื่อง การสร้างและทดลองหาประสิทธิภาพของชุดทดลองวงจรดิจิทัล ลักษณะงานเป็นการพัฒนาชุดทดลองวงจรดิจิทัลในรูปแบบโมดูล ทำให้การใช้สายต่อวงจรน้อยลง ลดความสับสนและยุ่งยากในการใช้สายต่อวงจรบนบอร์ดพื้นฐานเวลาที่ใช้ในการต่อวงจรน้อยลง แต่ยังคงอยู่ในรูปแบบของไอซีทีทีแอลและซีเอ็มอสอยู่เช่นเดิม (จิระวัฒน์ ใจอ่อนนุ่ม : 2540) ซึ่งยังเป็นปัญหาสำคัญดังสาเหตุที่กล่าวมาแล้ว

วิทยาการด้านการออกแบบวงจรดิจิทัลลอจิกมีความก้าวหน้าไปมาก ได้เปลี่ยนจากการออกแบบด้วยอุปกรณ์ไอซีประเภท TTL หรือ CMOS ธรรมดา ไปเป็นชิพที่โปรแกรมได้และมีความหนาแน่นของลอจิกเกตสูง ที่สามารถทดแทนอุปกรณ์ TTL หรือ CMOS ได้ เป็นระดับหลายร้อยพันเท่าตัว CPLD (Complex Programmable Logic Device) และ FPGA (Filled Programmable Gate Array) เป็นอุปกรณ์สำคัญตัวหนึ่งที่กำลังจะเข้ามาทดแทนการใช้งานของ TTL หรือ CMOS เนื่องจากการออกแบบวงจรลอจิกในปัจจุบันมีความซับซ้อนของระบบและวงจรสูงมาก ผนวกกับการที่ต้องแข่งขันการพัฒนาออกแบบเพื่อนำไปปรับปรุงตัวสินค้า จำเป็นที่ต้องใช้อุปกรณ์ที่มีความยืดหยุ่นในการปรับปรุงเปลี่ยนแปลงวงจร ทำให้มีการนำอุปกรณ์ CPLD และ FPGA มาใช้ในการออกแบบและพัฒนาวงจรดิจิทัลแทนแบบเดิมที่ต้องใช้ ไอซีประเภท TTL หรือ CMOS นำมาต่อวงจรใน Proto board ที่ทำได้ล่าช้า มีโอกาสผิดพลาดมาก กินกำลังไฟมาก และแผงวงจรมีขนาดใหญ่โตมาก ดังนั้นจึงจำเป็นที่ผู้ศึกษาวงจรดิจิทัลแบบเดิมเป็นพื้นฐานมาแล้ว ต้องศึกษาและปฏิบัติเพื่อฝึกทักษะเพิ่มเติมในด้านการออกแบบและพัฒนาวงจรดิจิทัลด้วยชิพ CPLD และ FPGA

ระบบสมองกลฝังตัว คือระบบประมวลผลที่ใช้ชิพไมโครโปรเซสเซอร์ หรือชิพที่ออกแบบมาโดยเฉพาะ (CPLD, FPGA หรือ ASIC) เป็นระบบคอมพิวเตอร์ขนาดเล็กที่นำไปฝังไว้ในอุปกรณ์อิเล็กทรอนิกส์ต่างๆ เพื่อเพิ่มความฉลาดและความสามารถในการให้กับอุปกรณ์เหล่านั้นผ่านทางซอฟต์แวร์ที่ใช้พัฒนาระบบ ระบบสมองกลฝังตัวจะแทรกซึมเข้าไปในสิ่งต่างๆ รอบๆ ตัวเรา ทั้งหมด โดยมีคอมพิวเตอร์ฝังตัวอยู่ในทุกๆ ที่ ไม่จำกัดเฉพาะในหุ่นยนต์เหมือนในภาพยนตร์หลายๆ เรื่องเท่านั้น แต่เครื่องใช้ต่างๆ จะได้รับการติดตั้งระบบสมองกลฝังตัวเพื่อช่วยในการทำงาน ด้วย เพื่อให้สามารถติดต่อสื่อสารและโต้ตอบกับมนุษย์ได้อย่างชาญฉลาดประหนึ่งสิ่งมีชีวิตจริงๆ ซึ่งในการจัดอันดับนวัตกรรมที่จะทวีความสำคัญใน 5 ปี ข้างหน้าของไอบีเอ็ม จัดให้ 1 ใน 5 นวัตกรรมที่พลิกผันวิถีชีวิตคนทั่วโลก คือ โทรศัพท์ฉลาด ที่มีระบบสมองกลฝังตัวควบคุมการทำงาน อย่างไรก็ตาม ปัจจุบันพบว่าประเทศไทยยังขาดแคลนบุคลากรด้านระบบสมองกลฝังตัวอยู่มาก ขณะที่ไทยเป็นฐานการผลิตเครื่องใช้ไฟฟ้า ชิ้นส่วนอิเล็กทรอนิกส์ และรถยนต์ที่สำคัญของนักลงทุนต่างชาติมากมาย โดยเฉพาะญี่ปุ่นซึ่งเป็นเจ้าแห่งเทคโนโลยีระบบสมองกลฝังตัวของโลก จึงสมควรอย่างยิ่งที่ไทยควรเร่งพัฒนาบุคลากรด้านนี้ขึ้นมาโดยเร็ว เพื่อรักษาฐานการผลิตสินค้าพร้อมๆ ไปด้วยกับการสร้างฐานการผลิตระบบสมองกลฝังตัวของตัวเองขึ้นมาอย่างมั่นคง (ศ.ดร.ยงยุทธ ยุทธวงศ์ : 2550)

จากประโยชน์และความสำคัญของเทคโนโลยีการออกแบบวงจรรวมโดยใช้ระบบสมองกลฝังตัว ทำให้หน่วยงานหรือสถานประกอบการทั้งภาครัฐและเอกชนที่เกี่ยวข้องกับการออกแบบผลิตภัณฑ์อิเล็กทรอนิกส์ มีความต้องการที่จะได้บุคลากรที่มีความรู้ความสามารถในการออกแบบวงจรรวมทั้งในภาคทฤษฎีและภาคปฏิบัติ เพราะฉะนั้นสถาบันการศึกษา จึงจำเป็นต้องจัดการเรียนการสอนให้ผู้เรียนมีความรู้ความสามารถทั้งในด้านทฤษฎีและปฏิบัติ เพื่อตอบสนองความต้องการดังกล่าวข้างต้น ในปัจจุบันชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัวสำหรับการทดลองในห้องปฏิบัติการ มีราคาแพงและต้องนำเข้าจากต่างประเทศ จากแผนการพัฒนาการศึกษาแห่งชาติมีนโยบายและเป้าหมายให้ภาครัฐและเอกชนผลิตกำลังคนให้มีศักยภาพในการสร้างและรับการถ่ายทอดเทคโนโลยี มีการวิจัยเพื่อสร้างองค์ความรู้ในการผลิตด้วยเทคโนโลยีแทนการรับมาจากต่างประเทศ และการผลิตบุคลากรให้มีความรู้ความสามารถทางเทคโนโลยี จะต้องจัดการเรียนการสอนทั้งภาคทฤษฎีและภาคปฏิบัติให้เหมาะสม การเรียนการสอนด้วยการปฏิบัติทดลอง จะช่วยให้ผู้เรียนสามารถเรียนรู้ด้วยการปฏิบัติทดลองตามที่กำหนดไว้ ผู้เรียนได้มีโอกาสสัมผัสและได้รับประสบการณ์เกี่ยวกับการออกแบบวงจรจริง เป็นการเสริมทักษะและความรู้ นอกเหนือจากการศึกษาในภาคทฤษฎี ตลอดจนยังช่วยสร้างแรงจูงใจในการเรียน (บรรลัชัย ตูละสกุล : 2546)

จากความสำคัญดังกล่าว ผู้วิจัยจึงสร้างชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัว ทั้งยังเป็นการเสนอแนวทางในการพัฒนาการเรียนการสอน ที่เกี่ยวกับการออกแบบวงจรรวมดิจิทัลในห้องปฏิบัติการทดลอง เพื่อรองรับการพัฒนาบุคลากรที่จะต้องออกไปสู่ภาคอุตสาหกรรมการออกแบบวงจรรวมภายในประเทศ ลดการนำเข้าวงจรรวมสำเร็จรูปและบอร์ดทดลองจากต่างประเทศ ส่งเสริมการถ่ายทอดเทคโนโลยีระบบสมองกลฝังตัวให้แพร่หลายมากยิ่งขึ้น

วัตถุประสงค์ของโครงการวิจัย

เพื่อพัฒนาชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัว

นิยามศัพท์ที่ใช้ในการวิจัย

1. ชุดทดลอง หมายถึง ชุดสื่อการสอนที่สร้างขึ้น เพื่อนำมาใช้ในการเรียนการสอน ภาควิชาวิศวกรรมออกแบบระบบดิจิทัล โดยใช้ไอซี CPLD ตระกูล XC9500 และ MAX7000 เป็นอุปกรณ์หลัก และใช้เครื่องไมโครคอมพิวเตอร์ ร่วมกับเทคโนโลยีระบบสมองกลฝังตัว ในการออกแบบวงจรรวมดิจิทัล ในส่วนของซอฟต์แวร์นั้น ใช้ซอฟต์แวร์ที่เป็น Free Download ซึ่งสามารถนำมาใช้ได้ฟรี และเป็นซอฟต์แวร์ที่พัฒนาขึ้นโดยบริษัทผู้ผลิตไอซี CPLD ตระกูล XC9500 และ MAX7000

2. วงจรรวมดิจิทัล หมายถึง วงจรที่ออกแบบโดยใช้ CPLD (Complex Programmable Logic Device) ซึ่งเป็นชิพที่ใช้ออกแบบวงจรขนาดใหญ่ สามารถออกแบบโดยการเขียนวงจร หรือเขียนโปรแกรม HDL ได้ ใช้เทคโนโลยีการเก็บรักษาวงจรแบบ Flash ที่สามารถคงสถานะของวงจรที่ฝังตัวอยู่ได้ประมาณ 20-40 ปี สามารถโปรแกรมซ้ำได้ประมาณมากกว่า 10,000 ครั้ง ขา I/O เป็นแบบเอนกประสงค์ โดยสามารถกำหนดให้เป็นอินพุต หรือเอาต์พุตแบบต่างๆ ได้ มีจำนวนลอจิกเกตที่สามารถกำหนดให้เป็นเกตอะไรก็ได้ เริ่มตั้งแต่ 800 เกตไปจนถึงหลายแสนเกต และ Flip-Flop 36 ตัว ไปจนถึงหลายพันตัว สามารถรองรับการออกแบบวงจรขนาดใหญ่ๆ และซับซ้อนมากโดยใช้เทคโนโลยีระบบสมองกลฝังตัว

3. ระบบสมองกลฝังตัว หมายถึง ระบบที่ทำงานร่วมกันระหว่างซอฟต์แวร์และฮาร์ดแวร์ เพื่อใช้ในการควบคุมการทำงานของไอซี CPLD ที่ใช้สำหรับการออกแบบวงจรรวมดิจิทัล

ขอบเขตของโครงการวิจัย

1. ขอบเขตสถานที่ทำการวิจัย ได้แก่ ห้องปฏิบัติการคอมพิวเตอร์ โปรแกรมวิชาเทคโนโลยีไฟฟ้า คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏหมู่บ้านจอมบึง ใช้สำหรับการสร้างชุดทดลองออกแบบวงจรรวมดิจิทัล และใช้ในการทดลองและเก็บรวบรวมข้อมูล รวมทั้งการนำข้อมูลมาวิเคราะห์ประมวลผลโดยใช้คอมพิวเตอร์ และห้องปฏิบัติการไมโครอิเล็กทรอนิกส์ ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ สำนักพัฒนาสมรรถนะครูและบุคลากรอาชีวศึกษา กรุงเทพฯ ใช้ในการทดสอบชุดทดลองออกแบบวงจรรวมดิจิทัล

2. ขอบเขตชุดทดลอง ได้แก่ วงจรที่ใช้ในการสร้างชุดทดลอง ประกอบด้วย

- วงจร XC9500 and MAX7000 CPLD
- วงจร ISP (In-System Programming) Download
 - วงจร Power Supply
 - วงจร 16 Bit Logic Monitor
 - วงจร 5x7 Dot Matrix
 - วงจร BCD to 7 Segment
 - วงจร Direct 7 Segment
 - วงจร 8 Bit Input Switch
 - วงจร 8 Bit DIP Switch
 - วงจร 4x4 Matrix Switch
 - วงจร Clock Generator
 - วงจร Buzzer Generator
 - วงจร Pulse Switch Generator
 - วงจร 840 Point Photo Board

ชุดทดลองออกแบบวงจรรวมดิจิทัลที่สร้างขึ้น สามารถรองรับการออกแบบวงจรรวม เพื่อเสริมทักษะภาคปฏิบัติวิชาการออกแบบระบบดิจิทัล แบ่งเป็นหัวข้อการทดลอง 6 หัวข้อ ดังนี้

- การทดลองออกแบบวงจร Combination and Logic
- การทดลองออกแบบวงจร Arithmetic and Logical Unit
- การทดลองออกแบบวงจร Multiplex and Demultiplex
 - การทดลองออกแบบวงจร Decoder and Encoder
 - การทดลองออกแบบวงจร Latch and Flip-Flop
 - การทดลองออกแบบวงจร Synchronous and Asynchronous Counter

ประโยชน์ที่ได้รับ และหน่วยงานที่นำผลการวิจัยไปใช้ประโยชน์

1. ชุดทดลองออกแบบวงจรรวมดิจิทัลที่พัฒนาขึ้น สามารถออกแบบวงจรได้สะดวก มีความรวดเร็วในการทำงาน ประหยัดเวลา และค่าใช้จ่าย
2. ส่งเสริมการถ่ายทอดเทคโนโลยีระบบสมองกลฝังตัวให้แพร่หลายมากขึ้น
3. โปรแกรมวิชาเทคโนโลยี ไฟฟ้า คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏหมู่บ้านจอมบึง และสถานศึกษาต่างๆ ที่มีการเรียนการสอนเกี่ยวกับการออกแบบระบบดิจิทัล