

โครงการวิจัย การพัฒนาชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยี

ระบบสมองกลฝังตัว

ผู้วิจัย สุรศักดิ์ อินทร์จันทร์

คณะ วิทยาศาสตร์และเทคโนโลยี

มหาวิทยาลัย มหาวิทยาลัยราชภัฏหมู่บ้านจอมบึง

ปีการศึกษา 255

2

บทคัดย่อ

งานวิจัยการพัฒนาชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัว จัดทำขึ้นเพื่อใช้เป็นชุดทดลองออกแบบวงจรรวมทางด้านดิจิทัลโดยใช้ชิพ CPLD ตระกูล XC9500 เบอร์ XC95108 PC84-15C และตระกูล MAX7000 เบอร์ EPM7128S LC84-15C เป็นอุปกรณ์หลักในการทดลอง

ชุดทดลองออกแบบวงจรรวมดิจิทัลมีทั้งหมด 10 ชุด แต่ละชุดประกอบไปด้วยวงจรย่อย 14 วงจร ได้แก่ วงจร XC9500 and MAX7000 CPLD, วงจร ISP (In-System Programming) Download, วงจร Power Supply, วงจร 16 Bit Logic Monitor, วงจร 5x7 Dot Matrix, วงจร BCD to 7 Segment, วงจร Direct 7 Segment, วงจร 8 Bit Input Switch, วงจร 8 Bit DIP Switch, วงจร 4x4 Matrix Switch, วงจร Clock Generator, วงจร Buzzer Generator, วงจร Pulse Switch Generator และวงจร 840 Point Photo Board

ทดสอบชุดทดลองออกแบบวงจรรวมดิจิทัลตามหัวข้อการทดลองภาคปฏิบัติรายวิชาการออกแบบระบบดิจิทัล โดยใช้เทคโนโลยีระบบสมองกลฝังตัว 3 วิธี คือ การเขียนวงจร, การเขียนโปรแกรม VHDL และการเขียนโปรแกรม Verilog HDL ภายใต้อำนาจการทดลอง 6 หัวข้อ ได้แก่ Combination and Logic, Arithmetic and Logical Unit, Multiplex and Demultiplex, Decoder and Encoder, Latch and Flip-Flop และ Synchronous and Asynchronous Counter

ผลการทดสอบชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัว ทั้ง 3 วิธี ด้วยซอฟต์แวร์ ISE WebPACK 8.1i และ Quartus II Web Edition 9.1 ชุดทดลองสามารถทำงานได้ถูกต้องและเปอร์เซ็นต์ความผิดพลาดไม่เกิน $\pm 1\%$ ทุกหัวข้อการทดลอง ผลสรุปชุดทดลองออกแบบวงจรรวมดิจิทัลโดยใช้เทคโนโลยีระบบสมองกลฝังตัว สามารถนำไปประยุกต์ใช้ในการเรียนการสอนที่เกี่ยวกับการออกแบบระบบดิจิทัล

Research Title	The Development of Digital Integrated Circuit Design Experimental Sets Using Embedded System Technology
Researcher	Surasak Inchan
Faculty	Science and Technology
University	Muban Chom Bueng Rajabhat University
Academic Year	2009

Abstract

The research, “The Development of Digital Integrated Circuit Design Experimental Sets Using Embedded System Technology”, was conducted to develop some experimental sets for use in digital integrated circuit design by using chip number XC95108 PC84-15C of the CPLD XC9500 family and chip number EMP7128S LC84-15C of the MAX7000 family as the main devices.

There were 10 digital integrated circuit design experimental sets. Each set was assembled with 14 branch circuits. They were composed of XC9500 and MAX7000 CPLD, ISP (In-System Programming) Download, Power Supply, 16 Bit LED, 5x7 Dot Matrix, BCD to 7 Segment, Direct 7 Segment, 8 Bit Input Switch, 8 Bit DIP Switch, 4x4 Matrix Switch, Clock Generator, Buzzer Generator, Pulse Switch Generator and 840 Point Photo Board.

The digital integrated circuit design experimental sets which were designed by using 3 embedded system technology methods: Schematic, VHDL programming and Verilog HDL programming were tested on 6 topics assigned as laboratory work in a digital system design course. The topics were Combination and Logic, Arithmetic and Logical Unit, Multiplex and Demultiplex, Decoder and Encoder, Latch and Flip-Flop, and Synchronous and Asynchronous Counter.

It was found that the experimental sets which were tested using ISE WebPACK 8.1i and Quartus II Web Edition 9.1 software worked accurately and properly in every trial, within $\pm 1\%$ errors. In conclusion, all the digital integrated circuit design experimental sets using embedded system technology could be applied to teaching and learning the digital system design.