พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสีเขียวนี้เพียงแผ่นเดียว

C715661 : MAJOR ELECTRICAL ENGINEERING
KEY WORD: LD-CELP / REAL-TIME / LPC / SPEECH CODING / TMS320C50
POONLAP LAMSICHAN : DEVELOPMENT OF THE LD-CELP SPEECH CODER AT 16 KBPS FOR REAL-TIME IMPLEMENTATION USING TMS320C50.
THESIS ADVISOR : SUVIT NAKPEERAYUTH. 111 PP. ISBN 974-634-937-6

The objective of this study is to implement real-time speech coder at 16 kbps. The implementation uses TMS320C50 fixed-point DSP chip and follows the ITU-T recommendation G.728 .Recommendation G.728 is based on Low-delay Code-excited Linear Prediction (LD-CELP) technic together with analysis-by-synthesis, backward prediction and adaptation, vector quantization and postfilter.

The first step is to develop high level simulation program using MATLAB on microcomputer. This is a floating-point implementation which is used as a referrence model for debugging and evaluating the fixed-point version. Next,the fixed-point assembly program for TMS320C50 can be debugged either by using MS-DOS based simulator or real-time testing on TMS320C50 DSK board which has built-in analog interface circuit.

The real-time decoded test speech output can be evaluated and compared with the floating-point output from MATLAB. The SNR of floating-point is around 17-27 dB and for the fixed-point is in average 2 dB lower.

ภาควิชา วิศวกรรมไฟฟ้า ลายมือชื่อนิสิต พูนลาภ ลำมะสิจันทร์

สาขาวิชา วิศวกรรมไฟฟ้า ลายมือชื่ออาจารย์ที่ปรึกษา

ปีการศึกษา 2539 ลายมือชื่ออาจารย์ที่ปรึกษาร่วม