241479

วิทยานิพนธ์นี้เป็นการนำเสนอการออกแบบวงจรดีมอดูเลเตอร์สำหรับตัวแปลงสัญญาณรีโซลเวอร์ ซึ่งเป็นวิธีการออกแบบที่เรียบง่ายโดยอาศัยสมบัติการทำงานของวงจรหาค่าแอมพลิจูด (Amplitude detector) มาประยุกต์ใช้ในการออกแบบวงจร โครงสร้างของวงจรประกอบด้วยวงจรหาค่าสัมบูรณ์ (Absolute detector) 2 วงจร ต่อร่วมกับวงจรหาค่าแอมพลิจูด 2 วงจร, วงจรขยาย 1 เท่าแบบกลับเฟสและไม่กลับเฟส (±Unity - gain amplifier) 2 วงจร และวงจรสร้างสัญญาณลอจิก (Control logic signal generator) 2 วงจร ซึ่งด้วยวิธีการออกแบบวงจรดังกล่าวนี้จะได้สองสัญญาณเอาต์พุตอยู่ในรูปของสัญญาณไซน์และโคไซน์ที่สัมพันธ์กับค่ามุมการหมุน (θ) ของแกนหมุนของรีโซลเวอร์ โดยไม่ต้องใช้วงจรกรองความถี่ต่ำผ่าน ผลการทดสอบการทำงานของวงจรมีความถูกต้องเป็นไปตามหลักการที่ได้นำเสนอ นอกจากนั้นในวิทยานิพนธ์นี้ ยังได้นำเสนอการออกแบบวงจรหาค่าแอมพลิจูดขึ้นมาใหม่โดยใช้เทคนิคการนับและติดตามค่า ซึ่งโครงสร้างของวงจรประกอบด้วย วงจรตรวจจับค่ายอดสัญญาณ (Peak detector), วงจรแปลงสัญญาณแอนะล็อกเป็นสัญญาณดิจิทัล (Analog to Digital Converter: ADC) และวงจรสร้างสัญญาณลอจิกสำหรับควบคุมการทำงานของวงจร ซึ่งจะให้เอาต์พุตที่เป็นทั้งสัญญาณแอนะล็อกและสัญญาณดิจิทัลขนาด 12 บิต ที่มีค่าแปรผันตรงกับค่าแอมพลิจูดของสัญญาณอินพุต และสัญญาณแอนะล็อกเอาต์พุตที่ได้มีลักษณะราบเรียบไม่เกิดการกระเพื่อม ค่าเวลาที่ใช้สำหรับการตรวจวัดค่าแอมพลิจูดในแต่ละรอบการทำงานมีค่าเท่ากับ 2 คาบของสัญญาณอินพุต จากผลการทดสอบการทำงานพบว่าวงจรสามารถทำงานได้จริงเป็นไปตามหลักการที่ได้นำเสนอ

241479

This thesis is to presents a design of demodulator for resolver converters, which is simple method based on amplitude detector. The proposed demodulator consists of two absolute detectors, two sinusoidal-amplitude detectors, two ± unity-gain amplifiers and the control logic signal generator. Two output voltages are proportional to sine and cosine envelopes of resolver-shaft angle without the use of low-pass filter. Experimental results demonstrating characteristic of the proposed circuit are included. In addition, the new design of sinusoidal-amplitude detector using counting and tracking technique is presented. The proposed circuit consists of a peak detector and an analog-to digital converter (ADC) controlled by designed logic circuit. The proposed detector can produce both analog and 12-bit digital output signals proportional to the amplitude value of analog input signal without low-pass filter requirement. The analog output signal with small ripple can be achieved. The detection time is two cycle periods of input signal. Experimental results of the proposed detector are in good agreement with the expected values.